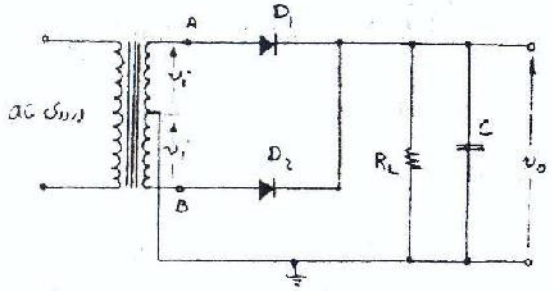
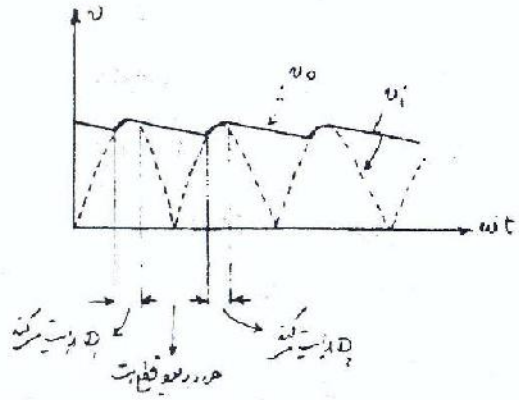


شکل ۲-۲۹ : مدار یکسو کننده تمام موج با فیلتر خازنی .

در حالت اول خازن با ولتاژ حداکثر V_m شارژ شده و همان مقدار را در خود نگه می‌دارد و در نتیجه ولتاژ خروجی کاملاً صاف خواهد بود . در فواصل هر نیم‌دوره D_1 و D_2 قطع هستند ، خازن دوباره تخلیه شده و جریان بار را تأمین می‌کند . در این نوع مدارها معمولاً وسط ترانس را به زمین وصل می‌کنند و ولتاژ ورودی خازن را نسبت به نقطه A (و یا B) اندازه می‌گیرند . ولتاژ دوسر خازن ، همواره با سرعت حرکت یکی از دیودها (D_1 و D_2) بالا کشیده می‌شود و سپس خازن C را شارژ می‌دهد . ولتاژ دوسر خازن ، همواره با سرعت حرکت یکی از دیودها (D_1 و D_2) منطبق بر شکل ولتاژ دوسر است .

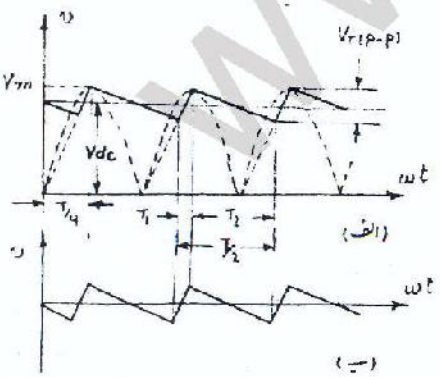


شکل ۲-۳۰ : ولتاژ خروجی یکسو کننده تمام موج با فیلتر خازنی .

با مقایسه شکل‌های ۲-۲۸ و ۲-۳۰ مشاهده می‌شود که با برابر مقادیر یکسان مقاومت بار R_L و خازن C ، ولتاژ خروجی یکسو کننده تمام موج کمتر از یکسو کننده نیم موج است . این واقعیت ، با مساوی قرار دادن مقدار متوسط ولتاژ خروجی با مقدار مؤثر ولتاژ ورودی ، به سادگی قابل اثبات است . اثبات آن را به عنوان تمرین به خواننده واگذار می‌کنیم .

۲-۱۲ : تجزیه و تحلیل کمی مدار یکسو کننده‌ی دولبه با فیلتر خازنی

با توجه به شکل ۲-۳۰ می‌توان ولتاژ خروجی dc را بر حسب پارامترهای ω ، R_L ، C و V_m بدست آورد . ولی این روش نسبتاً پیچیده و مشکل است . معمولاً برای یک روش تقریبی برای تجزیه و تحلیل مدارهای یکسو کننده با فیلتر خازنی می‌توانیم از روابط تقریب کافی برای اکثر کاربردهای مهندسی استفاده کنیم .



شکل ۲-۳۱ : الف) شکل موج تقریبی خطی تکه‌ای برای ولتاژ خروجی یک فیلتر خازنی ؛ ب) ولتاژ ورودی .

به عنوان اولین تقریب می‌توان شکل موج خروجی فیلتر را به صورت خطی تکه‌ای تقریب زد (شکل ۲-۳۱ الف) . با توجه به شکل می‌توان مقدار متوسط ولتاژ خروجی را به صورت تقریبی زیر بدست آورد :

$$V_{dc} = V_m - \frac{V_{r(p-p)}}{2} \qquad (۲-۲۲)$$

www.tmar.ir

در آن $\frac{V_{r(p-p)}}{2}$ مقدار دامنه ولتاژ راپل تقریب شده است . باید دقت کرد که در این رابطه برای هر دو مسیر کشیده‌ی ۲ تا موج دامنه صادق است . برای بدست آوردن ضریب راپل باید مقدار موثر ولتاژ راپل را تقسیم بمقدار متوسط نمود . در شکل ب ۲-۲۱ قسمت مناسب خروجی در همان ولتاژ راپل است ، لصورت تقریب نشان داده شده است . با استفاده از رابطه (۲-۱۴) و تقریب خطی نگاه از نشان داده شده در شکل ب ۲-۲۱ میتوان مقدار موثر ولتاژ راپل را بصورت زیر بدست آورد (بعنوان تمرین بعهده دانشجویان و آنگذار میشود) :

$$V_{r(rms)} = \frac{V_{r(p-p)}}{2\sqrt{3}} \qquad (۲-۲۳)$$

با توجه به روابط (۲-۲۲) و (۲-۲۴) ملاحظه میشود که مقادیر V_{dc} و $V_{r(rms)}$ نسبت به $V_{r(p-p)}$ مستقل شده اند . حال باید مقدار این کمیت را بر حسب پارامترهای مدار تقسیم نمود . با توجه به شکل ۲-۲۱ ب این موج شکل در زمان رشد خازن T_2 است . با فرض اینکه خازن C با جریان ثابت I_{dc} در حال تخلیه میشود ، میتوان تغییرات ولتاژ دو سر آن را در فاصله‌ی زمانی T_2 در همان $V_{r(p-p)}$ است ، از رابطه زیر بدست آورد :

$$V_{r(p-p)} = \frac{I_{dc} \cdot T_2}{C} \qquad (۲-۲۴)$$

با استفاده از شکل موج خروجی تقریب شده (شکل الف ۲-۲۱) میتوان نوشت :

$$\frac{V_{r(p-p)}}{T_1} = \frac{V_m}{T/4}$$

$$T_1 = \frac{V_{r(p-p)} \cdot T/4}{V_m} \qquad (۲-۲۵)$$

از طرفی میتوان نوشت :

$$T_1 + T_2 = \frac{T}{2} \qquad (۲-۲۶)$$

با استفاده از روابط (۲-۲۲) و (۲-۲۵) و (۲-۲۶) در رابطه (۲-۲۴) حاصل میشود :

$$V_{r(p-p)} = \frac{I_{dc}}{2f \cdot C} \cdot \frac{V_{dc}}{V_m} \qquad (۲-۲۷)$$

با کمک روابط فوق در روابط (۲-۲۲) و (۲-۲۳) میتوان مقدار ولتاژ متوسط و مقدار موثر ولتاژ راپل و ضریب راپل برای یکسو کننده تمام موج با فیلتر خازنی را بر حسب پارامترهای مدار بدست آورد :

www.itnar.ir

مکسوکننده‌ی تمام موج

$$V_{dc} = \frac{V_m}{1+(I_{dc}/4fCV_m)} \qquad (۲-۲۸)$$

$$V_{r(rms)} = \frac{I_{dc}}{4\sqrt{3}fC} \cdot \frac{V_{dc}}{V_m} \qquad (۲-۲۹)$$

$$r = \frac{V_{r(rms)}}{V_{dc}} = \frac{I_{dc}}{4\sqrt{3}fC} \cdot \frac{1}{V_m} \qquad (۲-۳۰)$$

تمرین : ثابت کنید در یک مکسوکننده‌ی نیم موج روابط فوق بصورت زیر می‌باشد :

مکسوکننده‌ی نیم موج

$$V_{dc} = \frac{V_m - I_{dc}/4fC}{1+(I_{dc}/4fCV_m)} \qquad (۲-۳۱)$$

$$V_{r(rms)} = \frac{I_{dc}}{4\sqrt{3}fC} \cdot \left(1+\frac{V_{dc}}{V_m}\right) \qquad (۲-۳۲)$$

$$r = \frac{I_{dc}}{4\sqrt{3}fC}\left(\frac{1}{V_{dc}}+\frac{1}{V_m}\right) \qquad (۲-۳۳)$$

راهنمایی : با در نظر گرفتن اینکه روابط (۲-۲۲) و (۲-۲۵) و (۲-۲۶) برای هر دو مکسوکننده‌ی تمام موج و نیم موج بطور حدودی یکسان می‌باشند، می‌توان رابطه‌ی (۲-۲۶) را به صورت $T_1 + T_2 = T$ نوشته و روابط فوق را نتیجه گرفت .

تقریب دیگری که می‌توان در روابط فوق بکار برد، تقریب بار کم[1] است . هنگامی جریان بار متقطع کم بوده و ضریب رایپل نسبتاً کم باشد، در صورت می‌توان با در نظر گرفتن اینکه $V_{dc} \simeq V_m$ است، روابط (۲-۲۸) و (۲-۲۹) و (۲-۳۰) را بصورت زیر در آورد :

مکسوکننده‌ی تمام موج (بار کم)

$$V_{dc} = V_m - \frac{I_{dc}}{4fC} \qquad (۲-۳۴)$$

$$V_{r(rms)} = \frac{I_{dc}}{4\sqrt{3}fC} \qquad (۲-۳۵)$$

$$r = \frac{1}{4\sqrt{3}\,f.C.R_L} \qquad (۲-۳۶)$$

مهندسان بسیار دقیق با استفاده از روابط فوق برای حالتی که $r < 6.5\%$ باشد، خطایی کمتر از ۲۵ درصد در محاسبه‌ی ضریب رایپل بدست خواهد آمد . بنابراین مهندسان معیار $r < 6.5\%$ را معیاری برای تعریف بار کم در نظر گرفتند . با استفاده از تقریب

---

[1] light load

www.tmar.ir

با کم نتایج زیر برای مکسوکننده‌ی تمام موج بدست خواهد آمد :

مکسوکننده تمام موج (با بار کم)

$$V_{dc} = V_m - \frac{I_{dc}}{2fC} \qquad (۲-۴۷)$$

$$V_{r(rms)} = \frac{I_{dc}}{2\sqrt{3}fC} \qquad (۲-۴۸)$$

$$r = \frac{1}{2\sqrt{3}fCR_L} \qquad (۲-۴۹)$$

با توجه به روابط بدست آمده در این قسمت ملاحظه میشود که ضریب راپل و مقدار متوسط ولتاژ راپل برای هر دو نوع مدار مکسوکننده تمام موج و نیم موج، تقریباً یکسان بوده و رابطه عکس با مقدار خازن دارند. بنابراین برای کم کردن ضریب راپل مکسوکننده باید از خازن با ظرفیت بالاتر استفاده نمود و هرچه مقدار جریان بار لازم، بیشتر باشد، مقدار خازن را نیز باید بیشتر در نظر گرفت. البته افزایش مقدار خازن بیشتر از زیاد جریان حداکثر داده شده در برگه قطعه نمود نیز قرار خواهد گرفت. معمولترین خازنها با چنین ظرفیتی خازنهای الکترولیتی[1] هستند، با دقت که در این خازنها دارای پلاریته قطعه مشخص بوده و موقع لحیم آن در مدار باید پلاریته صحیح آن در نظر گرفته شود.

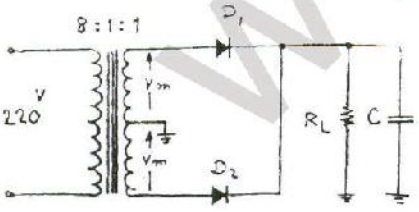
با در نظر گرفتن روابط (۲-۴۷) و (۲-۴۸) ملاحظه میشود که جریان مکسوکننده‌ی تمام موج نیم موج با فیلتر خازنی به طور تقریب یک مدل اولین در نظر گرفت که ولتاژ پایه‌ی آن V_m (برابر دامنه) و مقاومت داخلی آن برای مکسوکننده‌ی تمام موج نیم موج ترتیب برابر $R_0 = \frac{1}{4fC}$ ، $R_0 = \frac{1}{2fC}$ است.

مثال ۳-۲ : مدار شکل ۳۲-۲ یک مدار مکسوکننده‌ی تمام موج با فیلتر خازنی است :

الف) اگر جریان بار $50\ mA$ و $C = 100\ \mu F$ باشد، مقدار ولتاژ dc و ضریب راپل خروجی را بدست آورید.

ب) اگر مقدار خازن $30\ \mu F$ اختیار شود، حالت الف را حل کنید.

ج) روشی برای تنظیم ولتاژ در برابر حالت (ب) پیشنهاد کنید.



شکل ۲-۳۲ : مدار مثال ۳-۲ .

حل : الف) داریم :

$$V_m = \frac{220\sqrt{2}}{8} = 38,9\ V \simeq 39\ V$$

با استفاده از روابط (۲-۴۸) و (۲-۴۹) داریم :

$$V_{dc} = \frac{V_m}{1 + (I_{dc}/4fCV_m)} = \frac{39}{1 + (50\times10^{-3}/4\times50\times100\times10^{-6}\times39)} = 36.6\ V$$

(۱) electrolytic capacitance

www.tnar.ir

$$r = \frac{I_{dc}}{4\sqrt{3}\,fC} \times \frac{1}{V_m} = \frac{50\times10^{-3}}{4\sqrt{3}\times50\times100\times10^{-6}\times39} = 0.037$$

یا

$$r = 3.7\,\%$$

اگر مقدار V_{dc} را از رابطه (۲-۴۲) بدست می‌آوردیم، در این صورت مقدار $V_{dc} = 36.5^{V}$ حاصل می‌شد که در مقایسه با مقدار 36.6^{V} دارای $0.2.7\%$ خطا است که در مقدار ناچیزی است.

ب) در این حالت جریان است:

$$V_{dc} = \frac{39}{1+\dfrac{50\times10^{-3}}{4\times50\times30\times10^{-6}\times39}} = 32.1^{V}$$

$$r = \frac{50\times10^{-3}}{4\sqrt{3}\times50\times30\times10^{-6}\times39} = 0.123$$

یا

$$r = 12.3\,\%$$

در این حالت مشاهده می‌شود با کاهش مقدار خازن C ضریب رایپل افزوده شده و مقدار V_{dc} کاهش پیدا کرده است.

ج) با توجه به اینکه برای این مدار $V_{NL} = V_m = 39^{V}$ و $V_{FL} = 32.1^{V}$ است، با توجه به رابطه (۲-۱۰) می‌توان نوشت:

$$V.R.\,\% = \frac{39-32.1}{32.1}\times100 = 21.5\,\%$$

رابطه‌ی V_{dc} و V_m با ضریب رایپل r

با تلفیق روابط (۲-۲۲) و (۲-۲۳) می‌توان رابطه‌ی بین ولتاژ V_m، V_{dc} و $V_{r(rms)}$ را به صورت زیر بدست آورد:

$$V_{dc} = V_m - \sqrt{3}\,V_{r(rms)} \qquad (۲-۴۰)$$

با تقسیم طرفین رابطه فوق بر V_{dc} و با کمک گرفتن از تعریف ضریب رایپل به صورت $r = \dfrac{V_{r(rms)}}{V_{dc}}$ می‌توان نوشت:

$$1 = \frac{V_m}{V_{dc}} - \sqrt{3}\,r$$

یا

$$\frac{V_m}{V_{dc}} = (1+\sqrt{3}\,r) \qquad (۲-۴۱)$$

همین رابطه را می‌توان در مجموعه‌ی دیگر طرح‌های یکسوکننده با فیلتر خازنی مشاهده و تابع شود.

www.tnar.ir

مثال ۲-٤ : برای مدار یکسو کننده تمام موج در جدول نسبت ترانس 1 : 18 است . یک فیلتر خازنی طراحی کنید که ولتاژ dc آن روی مقاومت 270Ω برابر 16 ولت باشد .

حل : داریم :

$$V_m = \frac{220\sqrt{2}}{18} = 17.3\ V$$

$$\frac{V_m}{V_{dc}} = \frac{17.3}{16} = 1.08$$

با استفاده از رابطه (۲-٤۱) مقدار ضریب رابل بدست آورد :

$$\frac{V_m}{V_{dc}} = 1 + \sqrt{3}r = 1.08$$

$$r = 4.64\ \%$$

با قرار دادن این مقدار در رابطه (۲-۳٦) مقدار خازن این فیلتر بدست می‌آید :

$$r = \frac{1}{4\sqrt{3}\,fCR_L} \qquad C = \frac{1}{4\sqrt{3}\,frR_L}$$

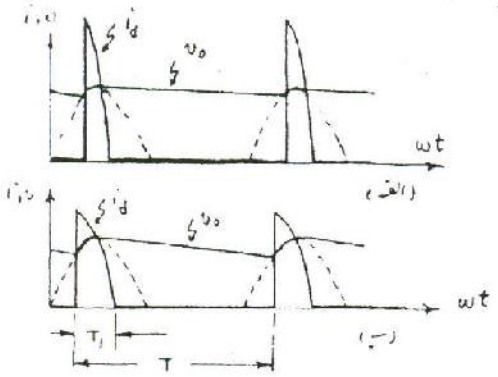
$$C = \frac{1}{4\sqrt{3} \times 50 \times \frac{4.64}{100} \times 270} = 230\ \mu F$$

۲-۱۳ : بررسی هدایت دیود و جریان ماکزیمم آن

همانطور که گفته شد هرچه مقدار ظرفیت خازن فیلتر بزرگتر باشد رابل خروجی کمتر و ولتاژ متوسط آن بیشتر شده ، یا به عبارت دیگر بهتر صاف کند که بهتر می‌شود . افزایش ظرفیت خازن ، گرچه از نظر صاف کنندگی بهتر است ولی این افزایش باعث زیاد شدن جریان حداکثر عبوری از دیود می‌شود و همین علت جریان حداکثر عبوری از دیود و همچنین برای بزرگتر کردن ظرفیت خازن ایجاد می‌شود .

شکل ولتاژ خروجی یک یکسو کننده پل موج تمام را که در شکل ۲-۲۸ رسم شده در نظر می‌گیریم . همانطور که در این شکل ملاحظه می‌شود جریان دیود در فاصله زمانی T_1 برقرار است و در فاصله زمانی T_2 برابر صفر است ، یعنی در فاصله زمانی T_1 دیود هدایت کرده و خازن C را شارژ می‌کند ، و در این حالت شارژ می‌کند . در فاصله زمانی T_2 دیود قطع است ، خازن C جریان بار R_L را تأمین می‌کند . با دقت در شکل جریان متوسط عبوری از دیود ، در طول زمان شارژ (T_1) با جریان متوسط گرفته شده از خازن در مدت زمان دشارژ مساوی می‌باشد . با دقت به شکل ۲-۲۸ مشاهده می‌شود که هرچه ظرفیت خازن بیشتر باشد ، دشارژ آن کندتر صورت گرفته و در نتیجه افت ولتاژ دو سر آن کمتر خواهد شد . این عمل باعث می‌شود که مدت زمان شارژ آن نیز کوتاهتر گردد و در نتیجه زمان کوتاهی در هر سیکل شارژ صورت گیرد ، جریان گرفته از دیود با توجه به جریان متوسط با یکسان باشد و همین

موجب مرشحه در جریان مانزیم گذرنده از آن افزایش یابد. در شکل ۲-۴۳ شکل موج تقریبی جریان دیود برای یک یکسوکننده‌ی نیم موج با فیلتر خازنی برای دو ظرفیت مختلف خازن آن رسم شده است. با دقت کنید که با زیادتر شدن ظرفیت خازن مقدار حداکثر جریان گذرنده از دیود نیز افزایش پیدا می‌کند.



شکل ۲-۴۳ : شکل تقریبی جریان دیود در یک یکسوکننده نیم موج : الف) ظرفیت خازن زیاد ؛ ب) ظرفیت خازن کم.

محاسبه زاویه هدایت و قطع[1] جریان حداکثر دیود

با توجه به شکل ۲-۲۸ می‌توان زاویه‌ای که در آن دیود شروع به هدایت می‌کند را بدست آورد ($\theta_1 = \omega t_1$). در آن نقطه می‌توان نوشت :

$$v = V_m \sin\theta_1 = V_m - V_r(p\text{-}p)$$

و یا :

$$\theta_1 = \sin^{-1}\left[1 - \frac{V_r(p\text{-}p)}{V_m}\right] \qquad (۲\text{-}۴۳)$$

با توجه به رابطه‌ی (۲-۲۴) خواهیم داشت :

$$\frac{V_r(p\text{-}p)}{V_m} = \frac{2\sqrt{3}\, V_{r(rms)}}{V_m} \qquad (۲\text{-}۴۴)$$

با قرار دادن $V_{r(rms)} = 2V_{dc}$ در رابطه‌ی فوق و استفاده از رابطه‌ی (۲-۴۱) می‌توان رابطه‌ی (۲-۴۳) را بصورت زیر نوشت :

$$\theta_1 = \sin^{-1}\left[1 - \frac{2\sqrt{3}\,r}{1+\sqrt{3}\,r}\right]$$

$$\theta_1 = \sin^{-1}\left[\frac{1-\sqrt{3}\,r}{1+\sqrt{3}\,r}\right] \qquad (۲\text{-}۴۵)$$

به این ترتیب زاویه‌ای که دیود در آن شروع به هدایت می‌کند، برحسب ضریب ریپل بدست می‌آید.

برای پیدا کردن زاویه‌ی قطع دیود ($\theta_2 = \omega t_2$)، ابتدا جریان دیود را در حالت هدایت پیدا کرده و از دو آن نقطه قطع ($i_D = 0$) را بدست می‌آوریم. در حالت هدایت دیود، جریان آن توسط ولتاژ دو سر خازن و مقاومت بار تعیین می‌شود (دیود را ایده‌آل در نظر گرفته می‌شود). داریم :

---

(۱) Conduction angle

www.ttnar.ir

$$i_d = V_m \sqrt{\left(\frac{1}{R_L}\right)^2 + \omega^2 C^2}\ \sin(\omega t + \psi) \qquad (۲-۴۶)$$

که در آن :

$$\psi = \tan^{-1} \omega C R_L \qquad (۲-۴۷)$$

است . زاویه ی قطع دیود را می توان با صفر قرار دادن جریان دیود بدست آورد ، در اینصورت خواهیم داشت :

$$\theta_2 = \pi - \tan^{-1} \omega R_L C \qquad (۲-۴۸)$$

محاسبه تقریبی حداکثر جریان دیود

با توجه به شکل ۲-۳۳ مشاهده می شود که اگر جریان دیود را به صورت یک پالس با عرض T_1 در نظر بگیریم با در نظر گرفتن اینکه متوسط جریان گذرنده از دیود برابر جریان متوسط بار (I_{dc}) است می توان نوشت :

$$\frac{I_{peak}}{I_{dc}} = \frac{T}{T_1} \qquad (۲-۴۹)$$

حال مقدار T_1 را برحسب درجه رادیان بدست می آوریم . بدین منظور ابتدا θ_2 را برحسب ۲ می یابیم . با استفاده از رابطه (۲-۴۵) می توان ابتدا مقدار $\omega R_L C$ را برحسب ۲ بدست آورده و سپس آنرا در رابطه (۲-۴۸) جایگزین نمود . با در نظر گرفتن تقریب ۲ی لازم ، رابطه زیر بدست می آید :

$$\theta_2 = \pi - \tan^{-1} \frac{1.814}{2(1+\sqrt{3}2)} \qquad (۲-۵۰) \qquad \text{(مکمل کننده نیم موج)}$$

رابطه (۲-۴۹) را برای مکمل کننده نیم موج ، می توان بصورت زیر نوشت :

$$\frac{I_{peak}}{I_{dc}} = \frac{360^\circ}{\theta_c} \qquad (۲-۵۱) \qquad \text{(مکمل کننده نیم موج)}$$

که در آن $\theta_c = \theta_2 - \theta_1$ زاویه هدایت دیود است . بنابراین با داشتن ضریب رابطه جریان I_{dc} ابتدا می توان از روابط (۲-۴۵) و (۲-۵۰) مقدار θ_1 و θ_2 را بدست آورده و سپس با استفاده از θ_c ، از رابطه (۲-۵۱) جریان حداکثر دیود را می یابیم . در شکل ۲-۳۴ نسبت $\frac{I_{peak}}{I_{dc}}$ برحسب ضریب رابطه رسم شده است .

با روش مشابه برای مکمل کننده تمام موج نیز می توان مقدار جریان حداکثر دیود را یافت . با دقت نمود که در مکمل کننده ی تمام موج ، هر یک دیود تنها در نیم جریان متوسط بار را تأمین می کنند ، بنابراین هر یک از این دیودها تأمین کننده نصف جریان متوسط

www.tnar.ir

با توجه به نتیجه رابطه (۲-۴۹) برای این مبدل کننده باید بصورت زیر نوشت :

$$\frac{I_{peak}}{I_{dc}} = \frac{180^\circ}{\theta_c} \qquad (۲-۵۲)$$

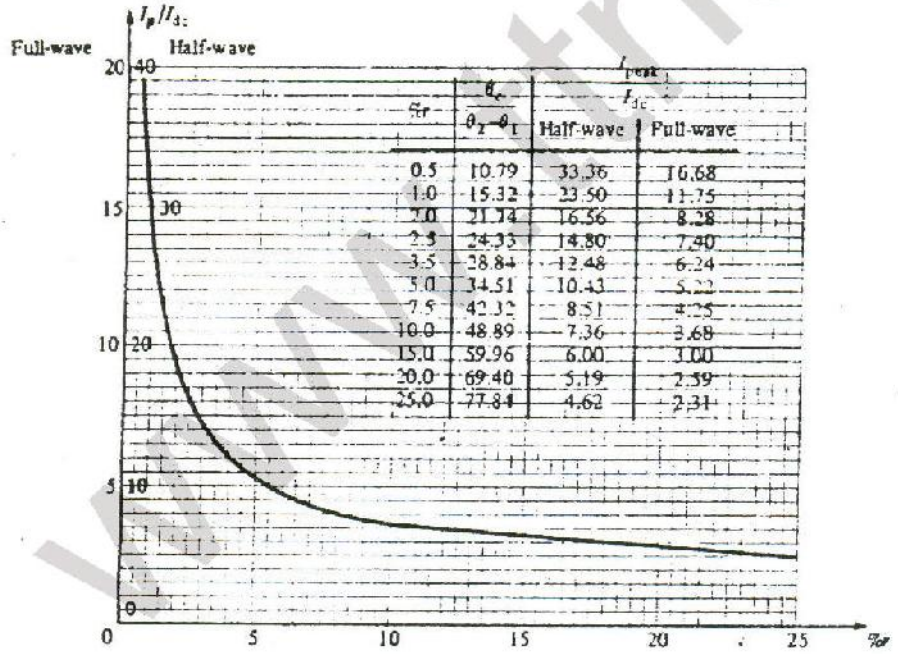
(مبدل کننده تمام موج)

برای این مبدل کننده θ_1 از حل رابطه (۲-۴۵) بدست آمده و برای سه θ_2 با استفاده از روابط (۲-۵۰) و (۲-۴۸) نتیجه زیر حاصل میشود :

$$\theta_2 = \pi - \tan^{-1}\frac{0.907}{r(1+\sqrt{3}r)} \qquad (۲-۵۳)$$

(مبدل کننده تمام موج)

θ_c بدست آمده برای مبدل کننده تمام موج و مبدل کننده نیم موج در جوانب را بصل کم انطباق خوبی دارند. بطوریکه برای ضرایب راسیل کمتر از ۱۵ درصد خطای ناشی از نکسان گرفتن این دو کمتر از ۱۵ درصد است. بنابراین میتوان با تقریب این دو مقدار را برای هر دو مبدل کننده یکسان در نظر گرفت. در اینصورت با توجه به رابطه (۲-۵۱) و رابطه (۲-۵۲) ملاحظه میشود جریان حداکثر دیود در مبدل کننده تمام موج نصف جریان حداکثر در مبدل کننده نیم موج خواهد شد. این وضعیت در شکل ۲-۳۴ نیز نشان داده شده است.



r%	θ_c $\theta_2-\theta_1$	$\frac{I_{peak}}{I_{dc}}$ Half-wave	Full-wave
0.5	10.79	33.36	16.68
1.0	15.32	23.50	11.75
2.0	21.74	16.56	8.28
2.5	24.33	14.80	7.40
3.5	28.84	12.48	6.24
5.0	34.51	10.43	5.22
7.5	42.32	8.51	4.25
10.0	48.89	7.36	3.68
15.0	59.96	6.00	3.00
20.0	69.40	5.19	2.59
25.0	77.84	4.62	2.31

$$\theta_1 = \sin^{-1}\left(\frac{1-\sqrt{3}r}{1+\sqrt{3}r}\right) \qquad \theta_2 = \pi - \tan^{-1}\left[\frac{1.814}{r(1+\sqrt{3}r)}\right] \qquad \theta_c = \theta_2 - \theta_1$$

$$\frac{I_{peak}}{I_{dc}} = \frac{180^\circ}{\theta_c} \text{ (full-wave)}; \quad \frac{I_{peak}}{I_{dc}} = \frac{360^\circ}{\theta_c} \text{ (half-wave)}$$

شکل ۲-۳۴ : نمودار $\frac{I_{peak}}{I_{dc}}$ برحسب r% برای مبدل کننده نیم موج و تمام موج

www.tnar.ir

مثال ۲-۵ : جریان حداکثر دیود های یکسو کننده در تمام موج مثال ۲-۳ را در دو حالت (الف) و (ب) بدست آورید .

حل : الف) داریم

$$I_{dc} = 50\ ^{mA}$$

$$r = 3.7\ \%$$

با مراجعه به شکل ۲-۳٤ برازای $r = 3.7\ \%$ خواهیم داشت :

$$\frac{I_{peak}}{I_{dc}} \simeq 6.5$$

$$I_{peak} = 6.5\ I_{dc} = 6.5 \times 50 = 325\ ^{mA}$$

ب)

$$I_{dc} = 50\ ^{mA}$$

$$r = 12.3\ \%$$

با مراجعه به شکل ۲-۳٤ برازای $r = 12.3\ \%$ خواهیم داشت :

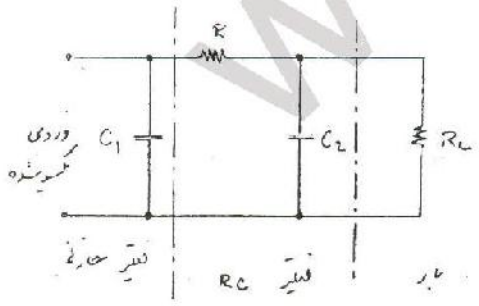
$$\frac{I_{peak}}{I_{dc}} \approx 3.5$$

$$I_{peak} = 3.5 \times 50 = 175\ ^{mA}$$

همانطور که در قسمت (ب) ملاحظه میشود با کاهش مقدار ظرفیت خازن C ، جریان حداکثر دیود ها نیز کاهش یافته و ضریب رایپل زیاد میشود .

۲-۱٤ : فیلتر RC

با افزودن یک فیلتر RC اضافی به دوسر فیلتر خازنی میتوان ضریب رایپل خروجی را کمتر نمود . چنین مداری در شکل ۲-۳۵ نشان داده شده است . با توجه به این شکل مشاهده میشود که ولتاژ رایپل موجود در خازن C_1 نسبت به اکثر خازن C_2 و مقاومت R تقسیم شده و در نتیجه مقدار آن در خروجی فیلتر RC کمتر میشود . در اینجا باید دقت نمود که وجود مقاومت R باعث افت ولتاژ dc نیز خواهد شد . بنابراین افزودن چنین فیلتری موجب زیادتر شدن مقاومت داخلی منبع شده و باید با دقت زیاد در تنظیم آن کار کرد خواهد نمود .

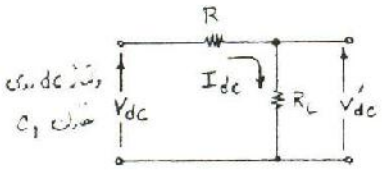


شکل ۲-۳۵ : فیلتر RC .

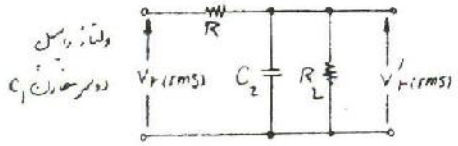
www.tnar.ir

محاسبه تقریبی ضریب رایپل خروجی برای فیلتر RC

حال به محاسبه ضریب رایپل و مقدار ولتاژ dc خروجی در فیلتر RC می‌پردازیم. برای انجام این محاسبات به پیچیدگی می‌باشد، می‌توان از روش تقریبی استفاده نمود. ولتاژ دو سر خازن C_1 را می‌توان به صورت دو مولفه dc و ac در نظر گرفت و تأثیر فیلتر RC را روی این دو مولفه بطور جداگانه به دست آورد. اگر ولتاژ دو سر خازن C_1 را با V_{dc} نشان دهیم در حقیقت مدار معادل برای محاسبه ولتاژ dc خروجی به صورت شکل ۲-۳۶ الف بوده و با توجه به این مدار خواهیم داشت:



(الف)



(ب)

شکل ۲-۳۶: مدارهای معادل dc و ac برای محاسبه ضریب رایپل فیلتر RC؛ الف) مدار معادل dc؛ ب) مدار معادل ac.

$$V'_{dc} = V_{dc} - R I_{dc} = \frac{R_L}{R+R_L} V_{dc} \qquad (۲-۵۴)$$

در رابطه V'_{dc} ولتاژ dc خروجی (دو سر خازن C_2) است. به عبارت دیگر با داشتن ولتاژ دو سر خازن C_1 و مقدار مقاومتها، ولتاژ dc خروجی نیز قابل محاسبه است.

برای بررسی ولتاژ رایپل روی خازن C_2 یا مولفه ac ورودی و مدار معادل ac، نظیر شکل ۲-۳۶ در نظر گرفته شود. شکل مولفه ac و دوره یک ولتاژ فیرسینوسی نظیر ولتاژ رایپل نشان داده شده در شکل ۲-۳۱ است. برای محاسبه دقیق خروجی ابتدا با مولفه‌های فوریه این ولتاژ را با استفاده از سری فوریه به دست آورده سپس خروجی فیلتر RC مربوط به هر یک از این مولفه‌ها را محاسبه و از روی نتیجه به دست آمده مقدار موثر ولتاژ رایپل خروجی را تقریبی تعیین نمود. انجام چنین محاسباتی طولانی است. با استفاده از تقریب مناسب می‌توان ولتاژ رایپل خروجی را به صورت تقریبی تعیین نمود که دارای تقریب کافی برای کاربردهای مهندسی باشد. در این بحث می‌توان ولتاژ رایپل خروجی دو سر خازن C_1 را به صورت یک ولتاژ سینوسی در نظر گرفت که دارای همان مقدار موثر ولتاژ رایپل خروجی ($V_{r(rms)}$) باشد. با چنین فرضی می‌توان ولتاژ رایپل خروجی را به دست آورد:

$$V'_{r(rms)} = \frac{X_{C_2}}{\sqrt{R^2 + X_{C_2}^2}} V_{r(rms)} \qquad (۲-۵۵)$$

در به دست آوردن رابطه فوق به علت اینکه معمولاً $R_L \gg X_{C_2}$ است، اثر R_L حذف نظر شده است. در حالتی که $R \gg X_{C_2}$ باشد می‌توان رابطه فوق را به صورت ساده‌تر زیر به دست آورد.

$$V'_{r(rms)} \simeq \frac{X_{C_2}}{R} V_{r(rms)} \qquad (۲-۵۶)$$

www.tfnar.ir

در بکار بردن روابط فوق، برای محاسبه X_{C_1} باید فرکانس موجه اصلی (سیگنال ورودی فیلتر RC در نظر گرفته شود. مثلاً وقتی که در اکثر نقاط برق شهر 50^{Hz} در نظر گرفته شود، فرکانس سیگنال ورودی تمام موج حدود 50^{Hz} بوده، و بطور تقریبی برای فرکانس برای یکسو کننده تمام موج 100^{Hz} است. بنابراین در استفاده از روابط فیلتر RC باید نوع یکسو کننده نیز در نظر گرفته شود.

با استفاده از روابط (۲-۵۶) و (۲-۵۶) می‌توان ضریب رایپل خروجی را بدست آورد:

$$r' = \frac{V'_{r(rms)}}{V'_{dc}} = \frac{\frac{X_{C_2}}{R} \cdot V_{r(rms)}}{\frac{R_L}{R+R_L} \cdot V_{dc}} = \frac{X_{C_2}}{\frac{R R_L}{R+R_L}} \cdot \frac{V_{r(rms)}}{V_{dc}}$$

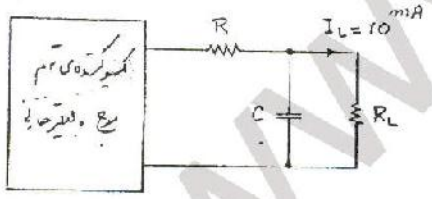
$$r' = \frac{X_{C_2}}{R'} \cdot r \qquad (۲-۵۷)$$

در رابطه $R' = R \parallel R_L$ بوده و r ضریب رایپل فیلتر خازنی C_1 است.

مثال ۲-۶: خروجی یکسو کننده تمام موج با فیلتر خازنی، دارای ولتاژ dc، 20^{V} و مقدار موج 2^{V} است (جریان بار 10^{mA} می‌باشد).

الف) ضریب رایپل یکسو کننده و خروجی منظم آنرا بدست آورید.

ب) هرگاه یک فیلتر RC با $R = 300^{\Omega}$ و $C = 22^{\mu F}$ افزوده شود (شکل ۲-۳۷)، ضریب رایپل خروجی و خروجی منظم آنرا در جریان بار 10^{mA} بدست آورید.



شکل ۲-۳۷: مدار مثال ۲-۶.

حل: الف) در ابتدا داریم:

$$r = \frac{2}{20} = 0.1 \quad \text{یا} \quad 10\,\%$$

برای محاسبه ولتاژ خروجی منظم، ابتدا ولتاژ اوج موج را بدست می‌آوریم (V_m). با استفاده از رابطه (۲-۴۱) می‌توان نوشت:

$$\frac{V_m}{V_{dc}} = 1 + \sqrt{3}\, r$$

$$\frac{V_m}{V_{dc}} = 1 + \sqrt{3} \times 0.1 \qquad V_m \simeq 23.5^{volt}$$

با استفاده از رابطه (۲-۹) داریم:

$$V.R. = \frac{V_m - V_{dc}}{V_{dc}} = \frac{23.5 - 20}{20} = 0.175 \quad \text{یا} \quad 17.5\,\%$$

ب) در اینجا داریم:

$$V'_{dc} = V_{dc} - R I_{dc} = 20 - 300 \times 0{,}01 = 17 \ V$$

$$X_{C_2} = \frac{1}{C_2 \omega} = \frac{1}{22 \times 10^{-6} \times 2\pi \times 100} = 72.3 \ \Omega$$

$$V'_{r(rms)} = \frac{72.3 \times 2}{300} = 0.241 \times 2 = 0.482 \ V$$

$$r' = \frac{0.482}{17} = 0.028 \quad \text{یا} \quad 2.8\%$$

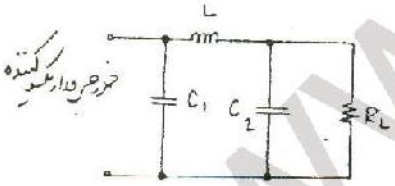
دقت کنید در آنالیز بالا طبق (۲-۵۵) استفاده شد $V'_{r(rms)}$ برابر 0.468 بدست آمده در حالیکه در آنالیز بدست آمده از (۲-۵۶) خیلی اختلاف ندارد. برای بدست آوردن درصد تنظیم ولتاژ داریم:

$$V.R. = \frac{V_m - V'_{dc}}{V'_{dc}} = \frac{23.5 - 17}{17} = 0.382 \quad \text{یا} \quad 38.2\%$$

با توجه به نتایج بدست آمده در قسمت (الف) و (ب) مشاهده میشود که با افزودن فیلتر RC باعث کم شدن ضریب رایپل موج شده، ولی موجب افزایش درصد تنظیم ولتاژ خواهد شد.

۲-۱۵ : فیلتر π

همچنین درصد تنظیم ولتاژ افزایش می‌یابد. برای اینکه افت ولتاژ dc روی R کم شود، باید مقدار R را کم انتخاب کرد و از طرفی برای کم کردن ضریب رایپل خروجی لازم است که مقدار R بیشتر انتخاب شود. برای رفع این اشکال می‌توان از فیلتر نوع π نشان داده شده در شکل ۲-۳۸ یا فیلتر RC استفاده کرد.



شکل ۲-۳۸ : فیلتر نوع π .

در این طبقه مشخص در سلف L یک مقاومت R قرار گرفته است. طوری که سیم سلف L دارای مقاومت dc کم و امپدانس ac آن زیاد است. بنابراین استفاده از L یا R موجب می‌شود که افت ولتاژ dc در آن کم شده و بالعکس افت ولتاژ ac در آن زیاد شود و نتیجتاً ضریب رایپل خروجی کاهش یافته و تقریباً ولتاژ dc بدون تغییر باقی می‌ماند.

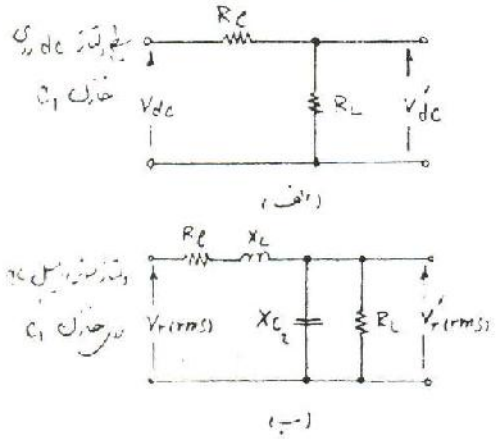
محاسبه تقریبی ضریب رایپل خروجی برای فیلتر π

برای محاسبه ضریب رایپل خروجی از همان روشی که برای فیلتر RC انجام دادیم، استفاده می‌کنیم. در اینجا نیز می‌توان تأثیر فیلتر روی مولفه‌های dc و ac را بطور جداگانه بررسی نمود. برای اینکار از مدارهای معادل نشان داده شده در شکل‌های ۲-۳۹ الف و ب استفاده می‌کنیم. اگر R_L نشان دهنده مقاومت بار سیم پیچ L باشد، با توجه به شکل ۲-۳۹ الف می‌توان نوشت:

www.tnar.ir

$$V'_{dc} = V_{dc} - R_\ell \cdot I_{dc} = \frac{V_{cc} \cdot R_L}{R_\ell + R_L} \qquad (۲-۵۸)$$

برای بدست آوردن مقدار متوسط ولتاژ خروجی، نظر فیلتر RC، سلف ac وارد می‌شود را به صورت مقاومتی تقریب کرده و با توجه به مدار شکل ۲-۳۹ مرتبا بدست آورد:



شکل ۲-۳۹ : مدارهای معادل dc و ac برای محاسبه ضریب رابط فیلتر Π : الف) مدار معادل dc؛ ب) مدار معادل ac.

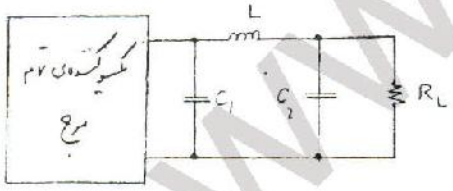
$$V'_{r(rms)} = \frac{X_{C_2}}{|X_{C_2} - X_L|} \cdot V_{r(rms)} \qquad (۲-۵۹)$$

در بدست آوردن رابطه فوق از تقریب $X_L \gg R_\ell$ و $R_L \gg X_{C_2}$ استفاده شده است. همچنین اگر $X_{C_2} \ll X_L$ باشد، مرتبا رابطه فوق را به صورت ساده‌تر زیر درآورد:

$$V'_{r(rms)} \approx \frac{X_{C_2}}{X_L} \cdot V_{r(rms)} \qquad (۲-۶۰)$$

در اینجا نیز برای محاسبه X_{C_2} و X_L باید نوع مکمل کننده در نظر گرفته شود، یعنی برای مکمل کننده‌ی نیم موج فرکانس $50\,Hz$ و برای مکمل کننده‌ی تمام موج فرکانس $100\,Hz$ در رابطه فوق جایگزین گردد.

مثال ۲-۷ : یک فیلتر نوع Π در خروجی یک مکمل کننده تمام موج نظیر شکل ۲-۴۰ نصب شده است. سلف این فیلتر $8\,H$ و مقاومت اهمی آن $200\,\Omega$ بوده و ظرفیت خازن C_2 برابر $22\,\mu F$ است. ولتاژ dc و ولتاژ ac خروجی مدار مکمل کننده بر سر خازن C_1 به ترتیب $40\,V$ و $4\,V$ می‌باشد. اگر مقاومت بار R_L، $4\,k\Omega$ در نظر گرفته شود.



شکل ۲-۴۰ : مدار مثال ۲-۷.

الف) ضریب رابط خروجی (دو سر خازن C_2) و درصد ریپل (دو سر خازن C_1) را بدست آورید.

ب) درصد تنظیم ولتاژ، برای حالتی که خروجی ترتیب از دو سر خازنهای C_1 و C_2 گرفته شود را تعیین کنید.

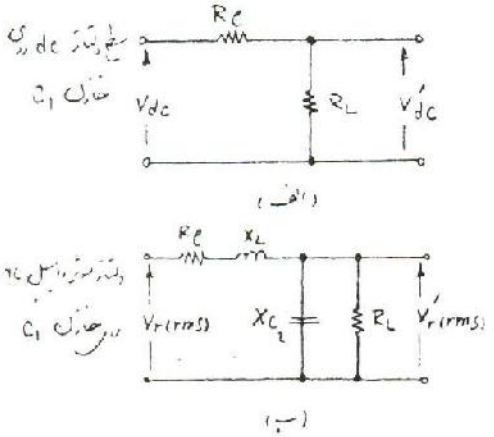
حل: الف) با استفاده از رابطه (۲-۵۸) داریم:

$$V'_{dc} = \frac{40 \times 4}{4 + 0.2} = 38.1\ V$$

www.tnar.ir

$$V'_{dc} = V_{dc} - R_\ell \cdot I_{dc} = \frac{V_{cc} \cdot R_L}{R_\ell + R_L} \qquad (۲-۵۸)$$

برای بدست آوردن مقدار موثر ولتاژ ac خروجی، ظرفیت RC سلف ac وردی را بصورت سلفی تقریب کرده و بلوک به صورت شکل ۲-۳۹ مقابل بدست آمد:



شکل ۲-۳۹ : مدارهای معادل dc و ac برای محاسبه ضریب رپیل فیلتر π : الف) مدار معادل dc؛ ب) مدار معادل ac.

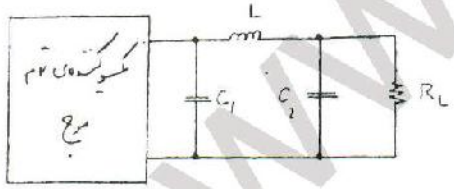
$$V'_{r(rms)} = \frac{X_{C_2}}{|X_{C_2} - X_L|} \cdot V_{r(rms)} \qquad (۲-۵۹)$$

معادله بدست آوردن ولتاژ ac خروجی از تقسیم ولتاژ ac ورودی بین X_{C_2} و X_L بدست می‌آید. در این رابطه $R_L \gg X_{C_2}$ و $X_L \gg R_\ell$ فرض شده است. همچنین اگر $X_{C_2} \ll X_L$ باشد، می‌توان رابطه فوق را به صورت ساده‌تر زیر نوشت:

$$V'_{r(rms)} \simeq \frac{X_{C_2}}{X_L} \cdot V_{r(rms)} \qquad (۲-۶۰)$$

در این رابطه X_{C_2} و X_L باید برای کمترین فرکانس موجود در خروجی یکسوکننده در نظر گرفته شوند، یعنی برای یکسوکننده‌ای که منبع فرکانس $50\,Hz$ دارد برای یکسوکننده‌های تمام موج فرکانس $100\,Hz$ در رابطه فوق جایگزین کنید.

مثال ۲-۷ : یک فیلتر نوع π در مدار یک یکسوکننده تمام موج نظیر شکل ۲-۴۰ نصب شده است. سلف این فیلتر $8\,H$ و مقاومت اهمی آن $200\,\Omega$ بوده و ظرفیت خازن C_2 برابر $22\,\mu F$ است. ولتاژ dc و ولتاژ پیک به پیک ripple خازن C_1 به ترتیب $40\,V$ و $4\,V$ می‌باشد. اگر مقاومت بار R_L، $4\,k\Omega$ در نظر گرفته شود.



شکل ۲-۴۰ : مدار مثال ۲-۷.

الف) ضریب رپیل خروجی (دو سر خازن C_2) و ولتاژ (دو سر خازن C_1) را بدست آورید.

ب) درصد تنظیم ولتاژ، برای حالتی که خروجی ترتیب از دو سر خازنهای C_1 و C_2 گرفته شود را تعیین کنید.

حل: الف) با استفاده از رابطه (۲-۵۸) داریم:

$$V'_{dc} = \frac{40 \times 4}{4 + 0.2} = 38.1\ V$$

$$X_L = L\omega = 2\pi \times 100 \times 8 = 5026.5\ \Omega \cong 5.03\ k\Omega$$

$$X_{C_2} = \frac{1}{C_2\omega} = \frac{1}{22\times10^{-6}\times 2\pi\times 100} = 72.3\ \Omega$$

با توجه به اینکه X_L و $X_{C_2} \ll R_L$ هستند می‌توان از رابطه (۲-۶۰) استفاده کرد:

$$V'_{r(rms)} = \frac{72.3}{5026.5}\times 4 = 0.0575\ V = 57.5\ mV$$

$$r' = \frac{57.5\times10^{-3}}{38.1} = 0.0015 \quad \text{یا} \quad 0.15\%$$

$$r = \frac{4}{40} = 0.1 \quad \text{یا} \quad 10\%$$

ب) با در نظر گرفتن اثر دیود، با توجه به رابطه (۲-۵۹) داریم:

$$\frac{V_m}{V_{dc}} = 1+\sqrt{3}\,r \qquad \frac{V_m}{40} = 1+0.1\times\sqrt{3} \qquad V_m = 46.9\ V$$

$$V.R.(C_1) = \frac{46.9-40}{40} = 0.1725 \quad \text{یا} \quad 17.25\%$$

$$V.R.(C_2) = \frac{46.9-38.1}{38.1} = 0.231 \quad \text{یا} \quad 23.1\%$$

در این مثال مقدار ضربه جریان در لحظه روشن شدن یکسوکننده، با افزودن فیلتر π ضریب رایپل و مقدار ولتاژ dc خروجی افزایش یافته ولی درجه تنظیم خروجی کاهش یافته است.

در جدول ۱-۲ خلاصه مطالب گفته شده در مورد یکسوکننده‌ها و فیلترها آورده شده است.

جدول ۱-۲: روابط مربوط به ضریب رایپل و ولتاژ dc خروجی یکسوکننده‌ها با فیلترهای مختلف.

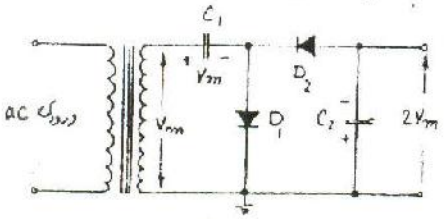
نوع یکسوکننده	ضریب رایپل بدون فیلتر: (r) : I_{dc}	ولتاژ dc بدون فیلتر: $(V_{dc}) = \bar{V}_{dc}$	ولتاژ dc بدون بار V_{NL}	نوع فیلتر
تمام موج	0.48	$0.636\,V_m$	$0.636\,V_m$	بدون فیلتر
نیم موج	1.21	$0.318\,V_m$	$0.318\,V_m$	
تمام موج	$\frac{1}{4\sqrt{3}\,fCR_L}$	$V_{dc} = V_m - \frac{I_{dc}}{4fC}$	V_m	فیلتر خازنی (بار کم) $r \le 6.5\%$
نیم موج	$\frac{1}{2\sqrt{3}\,fCR_L}$	$V_{dc} = V_m - \frac{I_{dc}}{2fC}$	V_m	
تمام موج	$\frac{I_{dc}}{4\sqrt{3}fC}\cdot\frac{V_{dc}}{V_m}$	$\frac{V_m}{1+(I_{dc}/4fCV_m)}$	V_m	فیلتر خازنی (بار زیاد) $r > 6.5\%$
نیم موج	$\frac{I_{dc}}{4\sqrt{3}fC}\left(\frac{1}{V_{dc}}+\frac{1}{V_m}\right)$	$\frac{V_m-(I_{dc}/4fC)}{1+(I_{dc}/4fCV_m)}$	V_m	
نیم موج و تمام موج	$r' = \frac{X_{C_2}}{R'}\cdot r$ $R' = R\|\|R_L$	$V'_{dc} = \frac{R_L}{R+R_L}\cdot V_{dc}$	V_m	فیلتر RC $X_{C_1}\ll R$ $X_{C_2}\ll R_L$
نیم موج و تمام موج	$r' = \frac{X_{C_2}}{X_L}\cdot r$	$V'_{dc} = \frac{R_L}{R_L+R_\ell}\cdot V_{dc}$	V_m	فیلتر π $X_{C_2}\ll R_L, X_L$ $R_\ell \ll X_L$

www.tnar.ir

۲-۱۶ : مدارهای چند برابر کننده ی ولتاژ [1]

با استفاده از مدارهای دیودی می‌توان سطح ولتاژ dc خروجی را به میزان دو، سه، ... برابر بدون حداکثر ولتاژ تفاوت دیودی رساند. چنین مدارهای را مدارهای چند برابر کننده ولتاژ می‌نامند.

در شکل ۲-۴۱ یک مدار دوبرابر کننده ولتاژ [2] نشان داده شده است. خروجی این مدار یک ولتاژ dc است که مقدار آن دو برابر حداکثر دامنه ورودی می‌باشد. حال به بررسی طرز کار این مدار می‌پردازیم. در اولین نیم سیکل مثبت ورودی، دیود D_1 هدایت کرده و خازن C_1 به حداکثر دامنه ولتاژ ورودی (V_m) شارژ می‌شود. در این حالت دیود D_2 قطع است. در نیم سیکل منفی دیود D_1 قطع است، دیود D_2 هدایت کرده و خازن C_2 را شارژ می‌کند. حداکثر ولتاژ شارژ خازن C_2 برابر با حداکثر دامنه سیگنال ورودی خواهد بود. در این حالت با نوشتن KVL در حلقه شامل خازنهای C_1، C_2 و دیود D_2 و با توجه به اینکه در حالت ماندگار می‌توان ولتاژ دو سر خازن C_2 را بدست آورد:



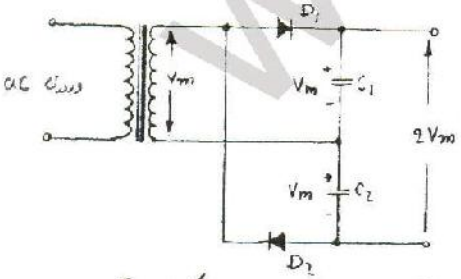
شکل ۲-۴۱ : دوبرابر کننده ولتاژ.

$$-V_{C_2} + V_{C_1} + V_m = 0$$

$$V_{C_2} = 2V_m$$

اگر باری به خازن C_2 متصل نباشد، ولتاژ دو سر این خازن همان مقدار $2V_m$ باقی خواهد ماند. در صورت اتصال باری به این مدار سطح ولتاژ متوسط خروجی از مقدار $2V_m$ کمتر شده و همچنین خروجی دارای ریپل خواهد شد. شکل موج خروجی چنین مداری در حالت اتصال بار، نظیر شکل موج یکسو کننده نیم موج خواهد بود. در این مدار ولتاژ معکوس هر یک از دیودها $2V_m$ است.

در شکل ۲-۴۲ مدار دوبرابر کننده ولتاژ دیگری نشان داده شده است که مدار دوبرابر کننده تمام موج است. در این مدار در طول نیم سیکل مثبت، دیود D_1 هدایت کرده و خازن C_1 به مقدار V_m شارژ می‌گردد، در این حالت دیود D_2 قطع است. در نیم سیکل بعدی دیود D_2 هدایت کرده و خازن C_2 به مقدار V_m شارژ می‌شود (در این حالت دیود D_1 در حالت قطع است). در این حالت اگر باری به خروجی مدار متصل نشود، ولتاژ دو سر هر یک از خازنها V_m بوده و ولتاژ خروجی $2V_m$ خواهد شد.



شکل ۲-۴۲ : مدار دوبرابر کننده نیم موج

---

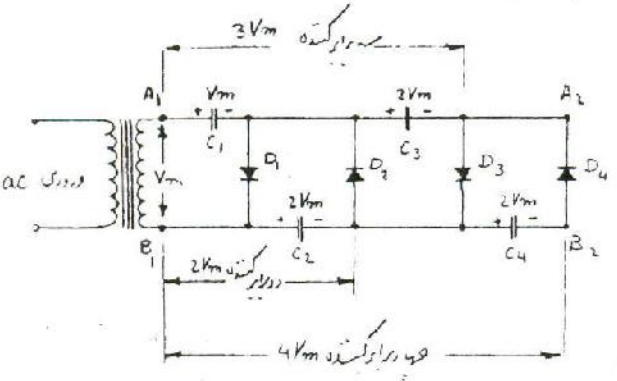
(1) Voltage multiplier

(2) Voltage doubler

www.tmar.ir

سه برابرکننده و چهار برابرکننده ی ولتاژ [1]

شکل ۲-۴۳ مدارهای نشان می دهد که در آن دو مدار دوبرابرکننده ی ولتاژ نیم موج در یک سر هم بسته شده اند، تشکیل یک طبقه است. با استفاده از همین مدارها می توان سه یا چهار برابر دامنه حداکثر ورودی را بدست آورد. به همین ترتیب می توان با افزودن دیود و خازن به تعداد مناسب به این مدار می توان ولتاژ خروجی پنج و شش و ... برابر V_m را نیز تولید کرد.



شکل ۲-۴۳ : سه برابرکننده و چهار برابرکننده ولتاژ.

همانطور که گفته شد در این مدار نیز در اولین نیم سیکل مثبت ورودی، خازن C_1 از طریق دیود D_1 به مقدار حداکثر V_m شارژ می شود. در نیم سیکل بعدی خازن C_2 از طریق دیود D_2 به مقدار $2V_m$ شارژ خواهد شد. در طول نیم سیکل مثبت بعدی دیود D_3 بایاس کرده و خازن C_3 از طریق حلقه ای شامل دیود D_3 و خازنهای C_1، C_2 و C_3 و بالاخره ترانسفورماتور شارژ می شود. همین ترتیب در نیم سیکل منفی بعدی، دیود D_4 بایاس کرده و خازن C_4 از طریق حلقه ای شامل دیود D_4 و خازنهای C_1، C_2، C_3 و C_4 و بالاخره ترانسفورماتور شارژ است، به مقدار $2V_m$ شارژ خواهد شد. با توجه به شکل ۲-۴۳ به خط می شود که اگر خروجی بین نقاط A_1A_2 دریافت شود، مقدار آن سه برابر دامنه حداکثر ورودی بوده و اگر بین نقاط B_1B_2 گرفته شود، مقدار آن چهار برابر دامنه حداکثر ورودی خواهد شد. در این مدار نیز ولتاژ معکوس حداکثر دیودها برابر $2V_m$ است.

۲-۱۷ : کاربردهای دیگر - آشکارساز دامنه ی حداکثر [2]

از مدارهای نشان داده شده در شکل الف ۲-۲۷ می توان برای اندازه گیری دامنه حداکثر یک شکل موج ورودی استفاده کرد. همانطور که گفته شد با اگر $R_L = \infty$، خازن C به مقدار V_{max} ورودی شارژ می شود، دیود ایده آل دیود D قطع شده و ولتاژ خروجی در V_{max} ثابت باقی می ماند (در این فرض می شود که خازن C ایده آل بوده و دارای هیچ جریان نشتی نباشد).

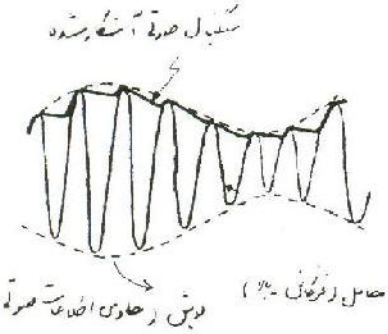
سیگنال رادیویی AM از یک ولتاژ متناوب با فرکانس خیلی زیاد [3] (حامل [4]) که دامنه آن متناسب با اطلاعات صوتی تغییر کند، تشکیل شده است. چنین سیگنالی را مدولاسیون دامنه [5] نامیده و خلاصتاً به آن AM می گویند. در شکل ۲-۴۴ یک سیگنال رادیویی AM نشان داده شده است. همانطور که گفته شد اطلاعات صوتی در پوش [6] این سیگنال قرار داشته که در شکل ۲-۴۴

---

(1) voltage trippler and quadrupler
(2) peak detector
(3) high-frequency
(4) carrier
(5) amplitude modulation
(6) envelope

www.tinar.ir

بصورت نقطه چین مشخص شده است. گرفتن اطلاعات صوتی از روی این سیگنال را آشکارسازی[1] یا دمدولاسیون[2] می‌نامند.



شکل ۲-۴۴ : یک سیگنال AM و سیگنال صوتی آشکارشده.

هرگاه چنین سیگنالی را به ورودی مدار شکل الف ۲-۲۷ اعمال نماییم، بدلیل خصوصیت خازنی آن، شکل موج خروجی بصورت منفی پرتاب نشان داده شده در شکل ۲-۴۴ خواهد شد. در اینحالت با مناسب بودن ثابت زمانی مدار RLC به روشی انتخاب شده باشد تا روی سیگنال AM همان اطلاعات صوتی است، در خروجی مدار ظاهر گردد. یعنی RLC را باید بقدری کوچک انتخاب نمود، تا خازن در زمان پوش تغییرات بارش، ولتاژ خروجی متناسب این تغییرات را دنبال کند. از طرفی کم کردن بیش از حد RLC سبب ایجاد ریپل در خروجی می‌شود. بنابراین RLC باید در مقابله با ریپل سیگنال صوتی (۲۰ Hz ~ ۲۵ kHz) کوچک و در مقابله با ریپل فرکانس موج حامل (مثلاً $f = 1\ MHz$) بزرگ انتخاب شود. با توجه به مطالب فوق ملاحظه می‌شود فرکانس موج حامل حداقل 50 برابر فرکانس اطلاعات صوتی است. بنابراین اگر شکل ۲-۴۴ با مقیاس واقعی رسم شود، سیگنال صوتی آشکارشده نسبت به پوش AM خیلی کوچک خواهد بود. با توجه به ملاحظه می‌شود با استفاده از مدار شکل الف ۲-۲۷ می‌توان پوش سیگنال AM را بدست آورد. بهمین علت چنین مداری را آشکارساز پوش یا دمدولاتور پوش می‌نامند.

۲-۱۸ : کاربردهای دیود زنر

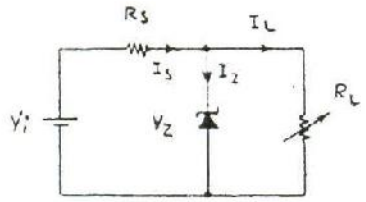
اگر از کاربرد زنر بعنوان رگولاتور ولتاژ صرفنظر کنیم، استفاده از آن برای تثبیت ولتاژ است. از خاصیت ثابت بودن ولتاژ دو سر این دیود در ناحیه شکست، از آن بعنوان ولتاژ مبنا[3] در مدارهای مقایسه کننده و یا بعنوان منبع تغذیه با ولتاژ ثابت استفاده می‌شود. هرگاه در مدارهای مکسوکننده‌ای مختلف ملاحظه شد، ولتاژ dc خروجی دارای مقدار ولتاژ حداکثر و مقدار ثابت باشد، تغییر هرکدام از این عوامل، ولتاژ خروجی مکسوکننده را بعنوان منبع ولتاژ dc دچار مشکل خواهد کرد. برای تغذیه سیستم‌های الکترونیکی، تغییر ولتاژ dc مناسب نیست. در مدارهای الکترونیکی ثابت بودن ولتاژ تغذیه از اهمیت خاصی برخوردار است، زیرا همانطور که قبلاً ملاحظه خواهد شد، تغییر ولتاژ تغذیه در مدار باعث تغییر نقاط کار ترانزیستور و یا سایر عناصر مدار شده و در نتیجه عملکرد مدار تغییر خواهد کرد. بنابراین با استفاده از یک دیود زنر می‌توان ولتاژ خروجی یک منبع dc با جریان تثبیت نسبتاً ثابت را در محدوده وسیعی از تغییرات جریان بار و یا تغییرات ولتاژ ورودی در حدود کمتری ثابت نگاه داشت. علاوه بر این، استفاده از دیود زنر می‌تواند دامنه خروجی منبع را نیز ثابت نگاه دارد.

---

(1) detection (2) demodulation (3) reference voltage

www.tmar.ir

ساده‌ترین مداری که برای تثبیت ولتاژ خروجی یک منبع لازم می‌باشد، در شکل ۲-۴۵ نشان داده شده است. حال به بررسی عملکرد این مدار می‌پردازیم. ابتدا دیود زنر را با مشخصه ایده‌آل در نظر می‌گیریم، یعنی فرض می‌کنیم که ولتاژ دوسر آن در ناحیه شکست کاملاً ثابت بوده و با تغییر جریان در آن تغییر نمی‌کند. بجای اینکه دوسر بار R_L ولتاژ ثابت داشته باشیم، باید ولتاژ V_i بیشتر از V_Z انتخاب گردد. در اینصورت جریانی که در مقاومت R_S برقرار می‌شود (I_S) برابر است با:



شکل ۲-۴۵ : مدار تثبیت کننده زنری.

$$I_S = I_L + I_Z \qquad (2-11)$$

که در آن I_Z و I_L ترتیب جریان دیود زنر و جریان بار هستند. حال اگر مقاومت R_L تغییر کند در اینصورت جریان بار نیز تغییر خواهد کرد. تغییر جریان بار به دنبال تغییر جریان دیود زنر خواهد شد، طوری که جریان منبع (I_S) همان مقدار ثابت قبلی خود را خواهد داشت، بدین ترتیب افت ولتاژ روی R_S ثابت مانده و نتیجتاً ولتاژ خروجی نیز ثابت خواهد ماند. در اینصورت می‌توان گفت که منبع ولتاژ دارای مقاومت داخلی صفر و دیگر منبع تنظیم ولتاژ صفر است. البته باید دقت کرد که در این حالت با ازای تغییر بار در محدوده مشخص برقرار است و اگر مقاومت R_L طوری کم شود (جریان بار افزایش یابد) که جریان دیود زنر به صفر برسد، در اینصورت با کم کردن مقاومت R_L دیود زنر از ناحیه شکست خارج شده و دیگر ولتاژ دوسر آن ثابت نخواهد ماند. بنابراین در هر مدار تثبیت کننده زنری برای حداقل مقدار مقاومت بار R_L محدودیتی وجود دارد که بر اساس حداقل جریان دیود زنر که آنرا در ناحیه شکست وارد می‌کند، تعیین می‌شود. حداقل جریان دیود زنر برای زنرهای ایده‌آل صفر و برای دیود زنر واقعی برابر جریان زانو است.

حال فرض می‌کنیم که ولتاژ ورودی V_i تغییر کند، در اینصورت جریان I_S تغییر خواهد کرد. برای ثابت ماندن ولتاژ خروجی، جریان بار باید ثابت باشد. در اینصورت باز جریان دیود زنر تغییر می‌کند تا جریان بار را ثابت نگه دارد. در طرح یک منبع تغذیه با تثبیت کننده زنری با توجه به محدوده تغییرات ولتاژ ورودی و با تغییرات مقاومت بار، مقاومت R_S را می‌توان مقدار مناسبی انتخاب نمود. این مقاومت باید طوری انتخاب گردد که در حداقل ولتاژ ورودی بتواند، حداکثر جریان بار را تأمین نماید. همچنین باید دقت کرد که در هیچ شرایطی مدار جریان دیود زنر از مقدار ماکزیمم آن تجاوز نکند.

مثال ۲-۸ : در مدار شکل ۲-۴۵ هرگاه $V_Z = 7.2\ V$ بوده و جریان بار از $12\ mA$ تا $100\ mA$ تغییر نماید، مقدار مناسب R_S را بدست آورید. $V_i = 12\ V$ در نظر گرفته شود.

حل: با در نظر گرفتن دیود زنر ایده‌آل می‌توان حداقل جریان آنرا صفر در نظر گرفت:

$$I_{Z\,min} = 0$$

www.itnar.ir

باید مقاومت R_S را طوری انتخاب نمود که در برابر تغییرات جریان بار حداکثر بار، جریان زنر صفر نشود. به این ترتیب با توجه به رابطه (۲-۶۱) خواهیم داشت:

$$I_S = I_{Z\min} + I_{L\max}$$

$$I_S = 0 + 100 = 100^{mA}$$

$$R_S = \frac{V_i - V_Z}{I_S} = \frac{12 - 7.2}{0.1} = 48^{\Omega}$$

واضح است در مقدار فوق اگر مقدار حداکثر برای مقاومت R_S لوده و سپس مقدار R_S را کمتر از مقدار فوق انتخاب نمود. ولی باید دقت کرد که در اینکه مقدار R_S مقدار جریان زنر افزایش یافته و متعاقب آن نباید از حداکثر توان مجاز تجاوز نماید. اگر مقدار R_S همان 48^{Ω} انتخاب شود، در این صورت باید زنر با طوری انتخاب گردد که در بدترین حالت بار باز، قادر به تحمل توان تلف شده باشد. توان تلف شده زنر در حالت بار باز ($R_L \to \infty$) از رابطه زیر است:

$$P = (7.2)(100) = 720^{mW}$$

زنر این مدار باید دارای توان ماکزیمم بیشتر از 720^{mW} باشد.

در بررسی عملکرد مدار شکل ۲-۴۵، زنر به صورت ایده‌آل در نظر گرفته شد. برای بررسی زنر واقعی سری توان از مدل تقریبی شده در مورد زنر معمولی در بخش پیش مدار آن کمک گرفت.

مثال ۹-۲: اگر زنر در مدار شکل ۲-۴۵ دارای مشخصه نشان داده شده در شکل ۲-۴۶ باشد. تغییرات ولتاژ خروجی در حضور تنظیم خروجی را برای تغییر جریان بار از 12^{mA} تا 100^{mA} بدست آورید. در این مثال $R_S = 40^{\Omega}$ در نظر گرفته شود.

حل: ابتدا معادله خط بار را برای این مدار بدست می‌آوریم:

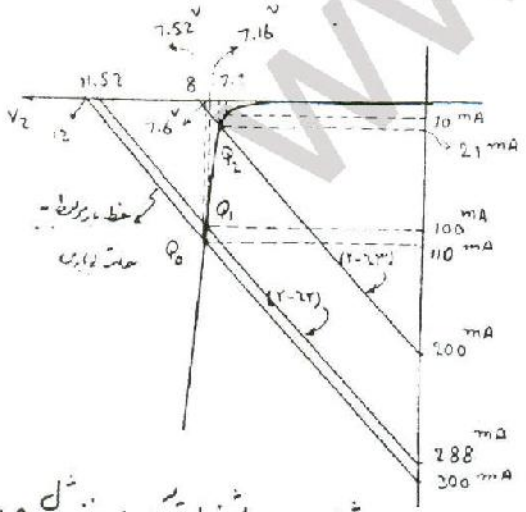
$$V_Z = 12 - 0.04(I_L + I_Z)$$

معادله خط بار به ازای دو مقدار حدی جریان بار تعیین می‌کنیم:

$$V_Z = 11.52 - 0.04 I_Z \qquad (۲-۶۲)$$

$$V_Z = 8 - 0.04 I_Z \qquad (۲-۶۳)$$

روابط (۲-۶۲) و (۲-۶۳) نواری مشخصه زنر را تعیین می‌کنند. با رسم کردن دقیق تقاطع آنها با مشخصه زنر بدست می‌آوریم:



شکل ۲-۴۶ مشخصه دینامیک زنر در مثال ۹-۲.

www.tnar.ir

$$V_{Z_1}\Big|_{I_{L\min}} = 7.52^{V}$$

$$V_{Z_2}\Big|_{I_{L\max}} = 7.16^{V}$$

بنابراین با ازای تغییر بار از 12^{mA} تا 100^{mA} ولتاژ خروجی از 7.52^{V} تا 7.16^{V} تغییر خواهد کرد.

در حالت بی‌باری ($I_L = 0$) رابطه خط بار بصورت $V_Z = 12 - 0.04 I_Z$ بوده و ترسیم این معادله مربوط به ولتاژ حالت بی‌باری را نیز تعیین میکند. در اینصورت خواهیم داشت:

$$V_{NL} \simeq 7.6^{V}$$

با توجه به مقادیر فوق میزان رگولاسیون ولتاژ بصورت زیر بدست آورد:

$$V.R. = \frac{V_{NL} - V_{FL}}{V_{FL}} \times 100 = \frac{7.6 - 7.16}{7.16} \times 100 = 6.1\,\%$$

همانطور که گفته شد استفاده از دیود زنر باعث کاهش رپل و نویز نیز میشود. این بعلت مقاومت کم دیود در حالت روشن بصورت منبع ولتاژ است.

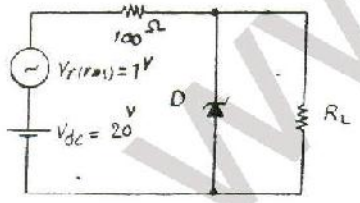
مثال ۲-۱۰ : دیود زنر بکار رفته در مدار نشان داده شده در شکل ۲-۴۷ دارای مشخصات $V_Z = 10^{V}$ و $R_Z = 5^{\Omega}$ است.

الف) ولتاژ dc خروجی با ازای $R_L = 1^{k}$ بدست آورده

و حد تنظیم خروجی را تعیین نمائید.

ب) مقدار موثر ولتاژ رپل خروجی را بدست آورده و

ضریب رپل را با ازای $R_L = 1^{k}$ محاسبه کنید.



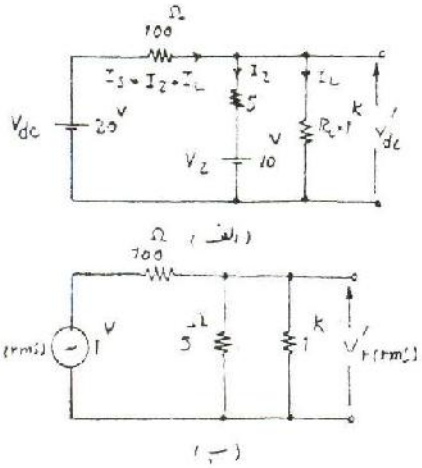
شکل ۲-۴۷ : مدار مثال ۲-۱۰.

حل: ابتدا مدار معادل dc را در نظر میگیریم. در اینصورت میزان رگولاسیون دیود زنر از یک منبع 10^{V} و مقاومت 5^{Ω} استفاده میکند.

این مدار در شکل (الف) ۲-۱ نشان داده شده است. با توجه به این شکل داریم:

$$20 - 10 = 100(I_Z + I_L) + 5 I_Z$$

$$10 = 105 I_Z + 100 I_L \qquad (۲-۲۶)$$



شکل ۲-۴۸ : مدارهای معادل مدار شکل ۲-۴۷ :
الف) مدار معادل dc ؛ ب) مدار معادل ac .

و

$$1000\, I_L = 5 I_Z + 10 \qquad (۲-۶۵)$$

با استفاده از روابط (۲-۶۴) و (۲-۶۵) خواهیم داشت :

$$I_L = 10.43 \text{ mA}$$

$$V'_{dc} = 10.43 \text{ V}$$

در حالت بار برای $I_L = 0$ لازم است از رابطه (۲-۶۴) استفاده شود داشت :

$$I_Z = 95.24 \text{ mA}$$

و در نتیجه می‌توان نوشت :

$$(V'_{dc})_{NL} = 10 + 5 I_Z = 10.48 \text{ V}$$

در این حالت خواهیم داشت :

$$V.R. = \frac{10.48 - 10.43}{10.43} \times 100 = 0.48\ \%$$

ب) با توجه به شکل ب ۲-۴۸ می‌توان نوشت :

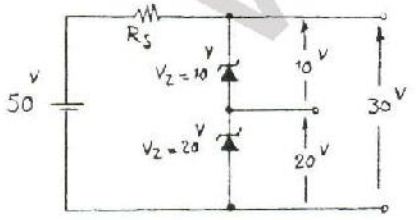
$$V'_{r(rms)} = \frac{5 \Omega \,\|\, 1\text{k}}{100 + 5 \Omega \,\|\, 1\text{k}} \cdot V_{r(rms)} \approx \frac{5}{100+5} \times 1 = 0.048 \text{ V}$$

$$r' = \frac{V'_{r(rms)}}{V'_{dc}} = 0.0046 \ ; \ 0.46\%$$

به ترتیب ملاحظه می‌شود که با استفاده از دیود زنر علاوه بر کاهش دامنه تغییرات ولتاژ ، ضریب ریپل را نیز کاهش می‌دهد .

کاربردهای دیگر دیود زنر

علاوه بر کاربرد فوق که برای دیود زنر بیان شد ، این دیود را می‌توان در مدارهای دیگر نیز بکار برد . از جمله می‌توان از دیود زنر به عنوان تقسیم ولتاژ و تبدیل یک ولتاژ به ولتاژهای متعدد استفاده نمود. نحوه استفاده از دیود زنر در مدار شکل ۲-۴۹ نشان داده شده است . نحوه عمل مدار شکل با استفاده از دو دیود زنر 10 V و 20 V از یک منبع ولتاژ 50 V ولتاژهای 10 V ، 20 V یا 30 V بدست آمده است .



شکل ۲-۴۹ : مدار تقسیم ولتاژ توسط دیود زنر .

از دیود زنر می‌توان در مدار برش نیز به عنوان محدود کننده ولتاژ استفاده نمود که هر کدام از مدارات آن در قسمت ۲-۳ بررسی شده است .

www.tnar.ir

فصل ۳

ترانزیستور BJT

۳-۱ : مقدمه

در طول سالهای ۱۹۰۴ تا ۱۹۴۷ لامپ[1] تنها عنصری بود که در الکترونیک کاربرد داشت و روز بروز توسعه بیشتری می‌یافت. همانطور که قبلاً در فصل(۱) گفته شد، در سال ۱۹۰۴ دیود لامپی توسط جی - ا - فلمینگ[2] ساخته شد. کمی بعد، یعنی در سال ۱۹۰۶ لی د فارست[3] با افزودن یک الکترود دیگر به این لامپ [که شبکه‌ی کنترل[4] نامیده می‌شد] ترایود[5] را اختراع نمود که خاصیت تقویت کنندگی داشت. در سالهای بعد به علت کاربرد فراوان این لامپ در صنعت رادیو و تلویزیون، تکنولوژی ساخت و استفاده از آن توسعه یافت. میزان تولید این عنصر از حدود ۲ میلیون در سال ۱۹۲۲ به حدود ۱۰۰ میلیون در سال ۱۹۳۷ رسید. در اوائل سالهای ۱۹۳۰ لامپ‌های الکترونی تتراود[6] [با چهار الکترود] و پنتود[7] [با پنج الکترود] به بازار عرضه شد. در سالهای بعد، صنعت الکترونیک در زمینه‌های طراحی، روشهای ساخت عناصر، کاربرد و توان و فرکانس کار تغییرات زیادی حاصل نمود که از اهمیت خاصی برخوردار گشت.

در ۲۳ دسامبر سال ۱۹۴۷، صنعت الکترونیک وارد مرحله‌ی جدیدی شد. در این تاریخ برای اولین بار دکتر والتر - اچ - براتن[8] و جان باردین[9] در آزمایشگاه تلفن بل[10] خاصیت تقویت کنندگی ترانزیستور را برای اولین بار کشف نمودند. اولین ترانزیستوری که در این آزمایشگاه مورد استفاده قرار گرفت که ترانزیستور نیقطه‌ای[11] نامیده می‌شود (شکل ۳-۱) نشان داده شده است. مزیت این عنصر نیمه‌هادی نسبت به لامپ در داشتن حجم و وزن کم و احتیاج نداشتن به حرارت و مصرف حرارتی فوراً تشخیص داده شد. با وجود این عنصر نسبت به لامپ به مقدار مصرف کمتر خود عنصر، بیشتر است، ضمناً به علت اینکه این عنصر احتیاج به زمان گرم شدن نداشت لذا همواره برای استفاده آماده است. همچنین کارکرد این عنصر با ولتاژ کم امکان پذیر است. در مراحل اولیه، انواع ترانزیستورها از نظر توان کم و فرکانس پائین محدود می‌شد. امروزه با پیشرفت تکنولوژی در زمینه‌ی ساخت، عناصر نیمه‌هادی در تمام زمینه‌ها از نظر محدوده‌ی فرکانسی و توان با لامپ‌ها برابری می‌کنند و تقریباً جایگزین آنها گشته‌اند.

---

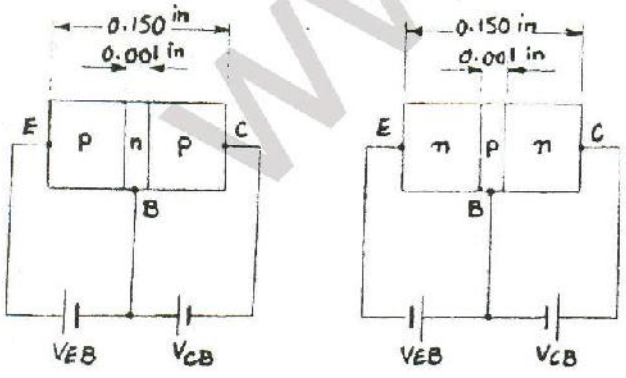
1) tube
2) J. A. Fleming
3) Lee De Forest
4) control grid
5) triode
6) Four-element Tetrode
7) Five-element Pentode
8) Walter H. Brattain
9) Jhon Bardeen
10) Bell Telephone Laboratories
11) point-contact
12) three-termial solid state device

شکل ۱-۳ ، اولین ترانزیستور .

به‌طور کلی در ابتدای ساخته شدن ترانزیستور ، لایه‌ها و دیگر با تعداد جور و جا و حتی الکترودهای جیبری ساخته شدند ، ترانزیستورها با ترکیبات انواع مختلف با تعداد سری جیبری ساخته شدند . در بخش ۹ مدت بیشتر قرار خواهیم گرفت .

۲-۳ : ساختمان ترانزیستور

ترانزیستور یک عنصر نیمه‌ای سه لایه است که از دو لایه‌ی n و یک لایه‌ی p و یا از دو لایه‌ی p و یک لایه‌ی n تشکیل می‌شود . چنین عنصری به ترتیب ترانزیستور pnp و یا npn می‌نامند . هر دو نوع ترانزیستور بایاس شده در شکل ۲-۳ با بایاس dc مناسب نشان داده شده است . لایه‌های بیرونی ترانزیستور ، مواد نیمه‌هادی با غلظت زیاد[1] می‌باشند که دارای پهنای جیبری نسبت به لایه‌ی وسطی (ماده نوع n یا p) می‌باشند . برای ترانزیستورهای نشان داده شده در شکل ۲-۳ نسبت پهنای کلی به پهنای لایه‌ی وسطی $0.150/0.001 = 150:1$ می‌باشد . غلظت لایه‌ی وسطی (طور نمونه‌ای[2]) ۱۰:۱ یا کمتر) می‌باشد . این تراکم کم[3] باعث داشتن حاصل‌ضرب آزاد[4] کمتر ، باعث کاهش جریان و افزایش مقاومت لایه‌ی وسطی می‌گردد .



شکل ۲-۳ ، انواع ترانزیستور : (الف) pnp ؛ (ب) npn .

۱) heavily doping
۲) typically
۳) lower doping
۴) "free" carriers

www.ttnar.ir

برای بایاسینگ[1] نشان داده شده در شکل ۲-۳ برای ترانزیستور، حروف بزرگ E برای امیتر[2]، C برای کلکتور[3]، B برای بیس[4] مشخص شده اند، دلیل انتخاب این علائم برای سرعه ترانزیستور هنگام تشریح نحوه کارکرد ترانزیستور مشخص خواهد شد.

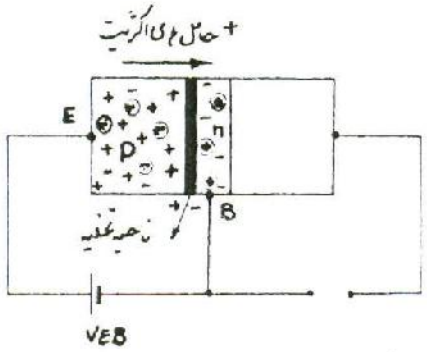
این نوع ترانزیستور را گاهی ترانزیستور دوقطبی پیوندی[5] می نامند و برای مشخص کردن آن از علامت اختصاری BJT استفاده می کنند.

بکاربردن عبارت دوقطبی برای این عنصر از این واقعیت که در کارکرد آن دو عنصر الکترون و حفره دخالت می کنند، ناشی می شود. اگر در کارکرد عنصری فقط یکی از حاملهای (الکترون و یا حفره) دخالت داشته باشد چنین عنصری را یک قطبی[7] می نامند.

۳-۳ : عملکرد ترانزیستور

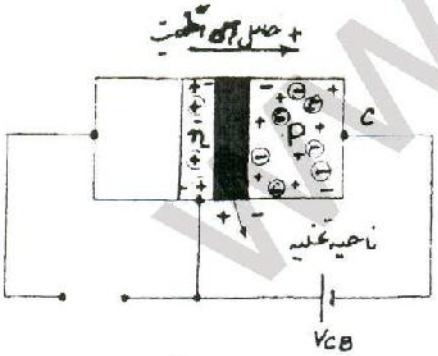
حال با استفاده از ترانزیستور pnp شکل ۱ الف ۲-۳ به بررسی عملکرد ترانزیستور می پردازیم. عملکرد ترانزیستور npn نیز نظیر همان ترانزیستور pnp است، منتها با این تفاوت که در آن نقش حاملهای حفره و الکترون با هم عوض می شود.

شکل ۳-۳ یک ترانزیستور pnp را در حالت بایاس کلکتور-بیس نشان می دهد. به شباهت این حالت با یک دیود معمولی که بایاس مستقیم شده (فصل ۱) دقت نمائید. اتصال بایاس مستقیم به پیوند EB، پهنای ناحیه تخلیه[8] را کاهش داده و باعث برقراری جریان حاملهای اکثریت از قسمت p به قسمت n می گردد.



شکل ۳-۳ : پیوند بایاس مستقیم یک ترانزیستور pnp.

حال فرض می کنیم که برای این ترانزیستور بایاس پیوند بیس-امیتر مانند داده شده در شکل ۱ الف ۲-۳ حذف شود. چنین حالتی در شکل ۴-۳ نشان داده شده است. در واقع این حالت را می توان با یک دیود معمولی بایاس معکوس که در قسمت ۴-۱ بررسی شده، مشابه دانست. همانطوری که در پیوند بایاس معکوس جریان حاملهای اکثریت به صفر رسید و فقط حاملهای اقلیت از پیوند عبور می کنند. بطور کلی اگر هر دو پیوند را با هم در نظر بگیریم ملاحظه می شود که یکی از پیوندهای ترانزیستور بصورت مستقیم و دیگری بصورت معکوس بایاس شده است.



شکل ۴-۳ : پیوند بایاس معکوس یک ترانزیستور pnp.

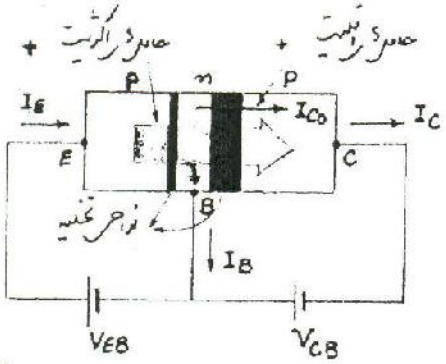
---

1) biasing
2) emitter
3) collector
4) base
5) notation
6) bipolar junction transistor
7) unipolar
8) depletion layer

www.tnar.ir

در شکل ۵-۳ هر دو نوع ترانزیستور همراه جریان حامل‌های اقلیت و اکثریت آن نشان داده شده‌اند. با توجه به شکل ملاحظه می‌شود که بنابر قوانین تخلیه بطور وضع نوع بایس مستقیم و معکوس پیوند را مشخص می‌کنند. همانطور که در شکل ۵-۳ دیده می‌شود تعداد زیادی از حامل‌های اکثریت از پیوند مستقیم p-n عبور کرده و به قسمت n تزریق[1] می‌شوند. سئوال در این مرحله اینست که آیا این حامل‌ها بطور مستقیم در جریان بیس I_B شرکت خواهند کرد یا اینکه از بیس عبور کرده و وارد لایه p کلکتور خواهند شد؟ چون لایه‌ی n واقع شده بین دو لایه‌ی دیگر خیلی باریک بوده و هدایت کمتری نیز دارد، لذا تعداد خیلی کمی از این حامل‌ها می‌توانند این مسیر با مقاومت زیاد را طی کرده و به سر بیس برسند.

[مقدار جریان بیس بطور نمونه معمولاً حدود میکرو آمپر است در صورتیکه جریان کلکتور حدود میلی آمپر می‌باشند]. تعداد زیادی از حامل‌های اکثریت که از پیوند مستقیم عبور کرده و وارد بیس شده‌اند از پیوند بایس معکوس نیز عبور کرده و به قسمت p (سر کلکتور) وارد خواهند شد [شکل ۵-۳]. دلیل اینکه این حامل‌ها



شکل ۵-۳ : جریان حامل‌های اکثریت و اقلیت در یک ترانزیستور pnp.

اکثریت نسبتاً به آسانی می‌توانند از پیوند بایس معکوس عبور کنند به سادگی قابل فهم است، زیرا همانطور که قبلاً ملاحظه شده در این حامل‌های اکثریت برای عبور از بایس معکوس نظیر حامل‌های اقلیت در مقابل نوع n عمل خواهند کرد. به عبارت دیگر، به این ترتیب یعنی توسعه بایس مستقیم پیوند امیتر-بیس، مقدار حامل اقلیت به مقابل نوع n بیس تزریق خواهد شد. با در نظر گرفتن این مطلب، و با توجه به این واقعیت که در یک پیوند معکوس تمام حامل‌های اقلیت موجود در ناحیه تخلیه از پیوند معکوس عبور خواهند کرد، مفهوم جریان شکل ۵-۳ روشن خواهد شد.

اگر ترانزیستور را فقط یک گره فرض کنیم، در اینصورت با عمل قانون جریان کیرشهف[2] به ترانزیستور شکل ۵-۳ می‌توان نوشت:

$$I_E = I_C + I_B \qquad (۳-۱)$$

با توجه به این رابطه مشخص می‌شود که جریان امیتر مجموع جریان‌های کلکتور و بیس می‌باشد. همانطور که در شکل ۵-۳ نشان داده شده است جریان کلکتور از دو مولفه جریان حامل‌های اکثریت و اقلیت تشکیل می‌شود. مولفه جریان حامل‌های اقلیت را جریان نشتی[3] نامیده و با علامت I_{C_0} (جریان I_C با سر باز امیتر) نشان می‌دهند. بنابراین می‌توان جریان کلکتور را بصورت زیر نوشت:

$$I_C = I_{C_{\text{اکثریت}}} + I_{C_{0\ \text{اقلیت}}} \qquad (۳-۲)$$

برای کاربرد عمومی[4] ترانزیستورهای I_C در حدود میلی آمپر، I_{C_0} در حدود میکرو یا نانو آمپر است.

---

1) diffuse
2) Kirchhoff's current law
3) leakage current
4) general-purpose transistors

www.ttnar.ir

I_{CO} نظیر I_S در دیود بایاس معکوس، به درجه حرارت وابسته بوده و هنگام استفاده از ترانزیستور در محدوده وسیعی از تغییرات درجه حرارت، باید این وابستگی مورد نظر قرار گیرد. خوشبختانه مربوط به تأثیر جریان I_{CO} در عملکرد ترانزیستور، در فصل ٤ هنگام بحث پایداری در نظر گرفته خواهد شد.

با بهبود روشهای ساخت ترانزیستور، جریان I_{CO} لمقدار قابل ملاحظه‌ای در ترانزیستور کاهش یافته، بطوری که می‌توان از آن صرف نظر نمود. ولی باید در نظر داشت که برای ترانزیستورهای توان بالا، مقدار جریان I_{CO} در حدود میلی آمپر می‌باشد.

ترکیب[1] نشان داده شده در شکل ۲-۳ برای ترانزیستورهای pnp و npn، ترکیب بیس-مشترک[2] نامیده می‌شود. زیرا هر دو قطب در ملاحظه شرط سر جمع قطب مشترک بوده و قطب بیس مشترک بین امیتر و کلکتور مورد استفاده قرار داده شده است. برای مقادیر ثابت V_{CB} در این ترکیب، نسبت تغییرات کوچک جریان I_C با اثر تغییرات کم جریان I_E در حالت دائم، مدار اتصال کوتاه بیس مشترک[3] نامیده شده و با علامت α (آلفا) مشخص می‌شود.

مقدار α را می‌توان بصورت رابطه زیر بیان کرد:

$$\alpha = \left.\frac{\Delta I_C}{\Delta I_E}\right|_{V_{CB}=\text{Constant}} \qquad (۳-۳)$$

عبارت اتصال کوتاه در تعریف α، نشان دهنده این واقعیت است که هنگام تعیین α یا اتصال کوتاه شده است. با توجه به این مسأله و فرم اتصال کوتاه آن، در عملکرد مدار، با در نظر گرفتن روابط فیزیکی (۳-۳) در فصل ۵ که در آن مدارهای مختلف بررسی می‌شوند، تغییر خواهد شد. مقادیر نمونه‌ای α از ۰.۹ تا ۰.۹۹۸ تغییر می‌کند. برای بیشتر کارهای عملی، بعنوان اولین تقریب[4] [که معمولاً با حدود چند درصد خطا همراه است] می‌توان α را از رابطه زیر بدست آورد:

$$\alpha \approx \frac{I_C}{I_E} \qquad (۳-٤)$$

که در آن I_C و I_E مقادیر جریانهای کلکتور و امیتر هستند و یک نقطه شخص را روی مشخصات ترانزیستور نشان می‌دهند.

معادلات (۳-۳) و (۳-٤) مقدار α را با توجه به مشخصات ترانزیستور و با توابط مدار تعیین می‌نمایند. البته، با بیان دقیقتر می‌توان α را تنها اندازه‌ای از درصد حفره‌ها (حاملهای اکثریت) در ناحیه نوع P امیتر برشمرد که توسط کلکتور دریافت می‌شود تعریف نمود [شکل ۵-۳]. بنابراین با توجه به رابطه (۲-۳) می‌توان نوشت:

$$I_C = \underset{\text{اکثریت}}{\alpha I_E} + \underset{\text{اقلیت}}{I_{CO}} \qquad (۳-۵)$$

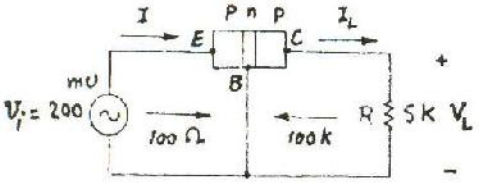
---

1) Configuration
2) Common-base
3) Common-base, short-circuit amplification factor
4) first approximation

www.tmar.ir

۳-۴ : عملکرد تقویت کنندگی ترانزیستور

حال با استفاده از شکل ۳-۶ عنوان عملکرد اساسی تقویت ولتاژ ترکیب بیس مشترک را تشریح نمود . با این ترکیب مقاومت ورودی بین سرهای بیس و امیتر بطور معمولی از 20 تا $200\,\Omega$ تغییر میکند ، در صورتی که مقاومت خروجی ممکن است از $100\,k$ تا $1\,M$ اهم تغییر نماید . علت اختلاف این مقاومت ها در اینست که مقاومت ورودی (بین امیتر) بصورت مستقیم و مقاومت خروجی (بین کلکتور) بصورت معکوس بایاس شده است . با در نظر گرفتن مقادیر متوسط برای جریان و ولتاژ همچنین یک مقدار متوسط $100\,\Omega$ برای مقاومت ورودی ، میتوان نوشت :



شکل ۳-۶ : عملکرد اساسی تقویت ولتاژ ترکیب بیس مشترک .

$$I = \frac{200 \times 10^{-3}}{100} = 2\ mA$$

با در نظر گرفتن مقدار تقریبی $\alpha = 1$ ($I_C = I_E$) خواهیم داشت :

$$I_L = I = 2\ mA$$

و

$$V_L = I_L R = (2 \times 10^{-3})(5 \times 10^{+3})$$

$$V_L = 10\ V$$

بنابراین بهره تقویت ولتاژ برابر است با :

$$A_V = \frac{V_L}{V_i} = \frac{10}{200 \times 10^{-3}} = 50$$

بهره تقویت ولتاژ برای ترکیب بیس مشترک معمولاً بین 20 تا 100 میباشد . بهره تقویت جریان برابر است عموماً از واحد کمتر خواهد بود ($I_C/I_E < 1$) . دلیل این امر با توجه به اینکه $I_C = \alpha I_E$ بوده و α نیز از یک کوچکتر است ، روشن است . بطوری که ملاحظه شد بهره تقویت در ترانزیستور بر اثر انتقال[1] جریان I از مقاومت کم به مقاومت زیاد صورت پذیرفت . با توجه به این واقعیت نام ترانزیستور نیز از ترکیب این دو کلمه بدست آمده است یعنی :

transfer + resistor → transistor

۳-۵ : ترکیب بیس مشترک

شکل ۳-۷ طرز نمایش معمولی مورد استفاده برای ترانزیستورهای pnp و npn در ترکیب بیس مشترک ، که در اکثر کتابهای درسی و مشخصات[2] ترانزیستور بکار میروند ، را نشان میدهد . در این کتاب جهت جریان تا آنجا منطبق بر جهت قراردادی جریان (جهت حرکت حفره)

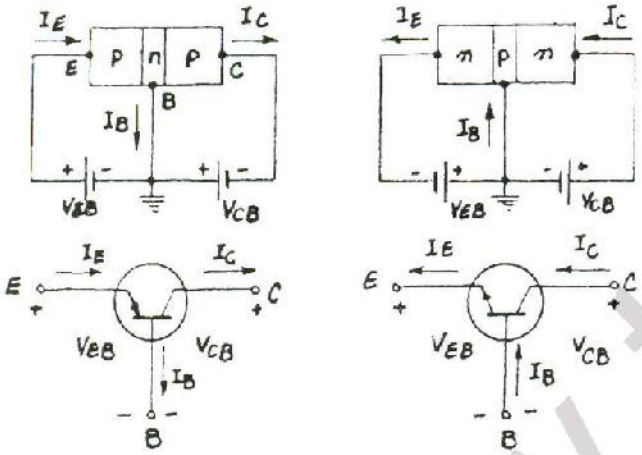
---

۱) transferring
۲) resistance
۳) text-book
۴) data-book

www.tmair.ir

مربوط . دلیل این انتخاب مبتنی بر این واقعیت است که در این جهت ، جریان رسانش وجود دارد و مشخصات مربوط به مهندسی برق الکترونیک معمولاً به جریان در این جهت قراردادی جریان نگاشته شده است .

در بعضی از کتابها جهت جریان در ترانزیستور را تنها جهت جریان قراردادی در نظر می‌گیرند و در بررسی عملکرد ترانزیستور برای جریانهایی که جهت قراردادی آنها با آنچه در شکل وضع مطابقت نداشته باشد علامت منفی منظور می‌کنند . در اینجا برای سادگی بررسی ، جهت تمام جریانها در ترانزیستور [همانطور که در شکل ۳-۷ نشان داده شده است] جهت قراردادی جریان در ناحیه فعال[1] نشان می‌دهند . دقت کنید که فلش[2] نشان داده شده در علامت ترانزیستور همواره جهت جریان I_E [منطبق بر جهت قراردادی] می‌باشد . در اوراق مشخصات[3] ترانزیستور معمولاً علائم منفی را برای حالتی در نظر می‌گیرند که تمام جریانها در ترانزیستور بصورت داده شده در آن در نظر گرفته شده باشند .



شکل ۳-۷ ، طرز نمایش علائم برای ترکیب بیس مشترک :
(الف) ترانزیستور pnp ؛ (ب) ترانزیستور npn .

برای ترکیب بیس مشترک ترانزیستورها نسبت به ترمینال بیس در نظر گرفته شده و در نتیجه بصورت V_{EB} و V_{CB} نوشته می‌شوند . به عبارت دیگر اندیس[4] دوم همواره نوع ترکیب مداری ترانزیستور را نشان خواهد داد . در هر دو نوع ترانزیستور pnp و npn اندیس اول ترمینال نقطه مرجع بالاتری را نشان می‌دهد [شکل ۳-۷] . بنابراین برای ترانزیستور pnp ، V_{EB} مثبت و V_{CB} منفی (چون باتری V_{CB} در کلکتور ترمینال منفی قرار می‌گیرد) است و این در مشخصات ترانزیستور نشان داده شده در شکل ۳-۸ بوضوح دیده می‌شود . برای ترانزیستور npn ، V_{EB} منفی و V_{CB} مثبت خواهد بود .

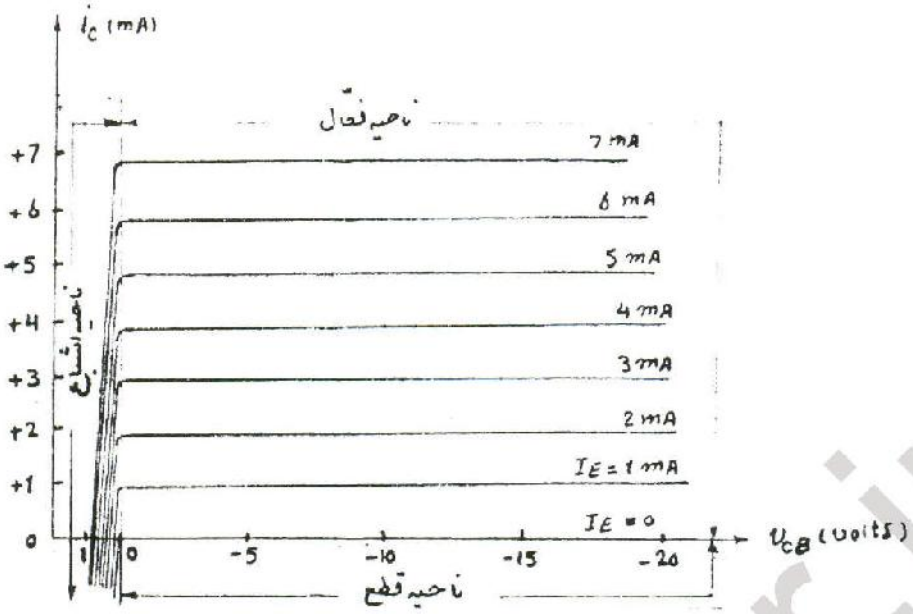
برای نشان دادن رفتار ترانزیستور [نشان داده شده در شکل ۳-۷] در ترکیب بیس مشترک از مجموعه مشخصات ورودی و خروجی لازم است .

مشخصات خروجی یا کلکتور در شکل ۳-۸ (الف) نشان داده شده اند . و منظور از کلکتور ، ولتاژ کلکتور به بیس و جریان کلکتور است . مشخصات کلکتور از سه ناحیه اساسی در رابطه ترانزیستور مورد نظر ما بشدت تشکیل یافته و این سه ناحیه همانطور که در شکل (الف) ۳-۸ نشان می‌دهد عبارتند از : ناحیه قطع[5] ، ناحیه فعال[6] ، و ناحیه اشباع[7] .

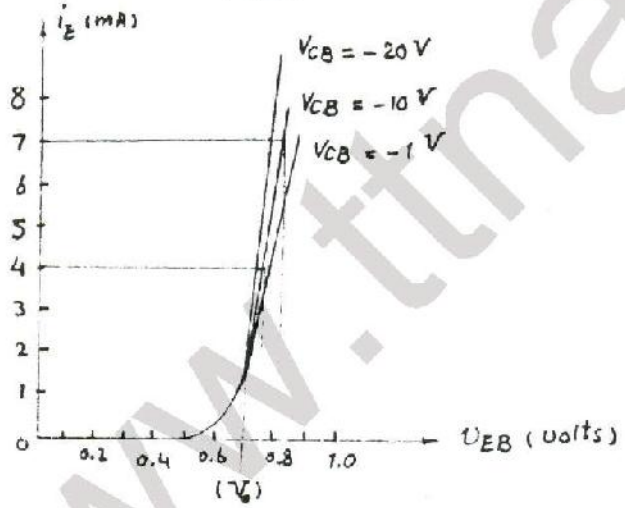
---

1) active region
2) arrow
3) specification sheets
4) subscript
5) Cut off region
6) saturation region

www.tmart.ir



(الف)



(ب)

شکل ۳-۸ : مشخصات کموتراتر ترانزیستور pnp در ترکیب بیس مشترک :
الف) مشخصات کلکتور ؛ (ب) مشخصات امیتر .

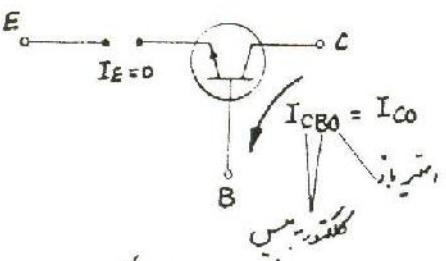
در ناحیه‌ی فعال پیوند کلکتور بطور معکوس بایاس شده ، درصورتیکه بایاس پیوند امیتر مستقیم است . این شرایط با توجه به دیاگرام شکل ۳-۵ برای ناحیه فعال مبین شده است . ناحیه فعال تنها ناحیه‌ای است که در آن تقویت سیگنال با کمترین مقدار اعوجاج[1] بکار میرود . هنگامیکه جریان امیتر (I_E) مساوی صفر باشد در اینصورت مرتبا گفته در جریان کلکتور فقط از جریان اشباع معکوس I_{CO} تشکیل میشود . چون مقدار جریان I_{CO} (حدود میکرو آمپر) در مقایسه با مقادیر مختلف جریان I_C (حدود میلی آمپر) خیلی کم است ، بهمین

1) distortion

www.ttnar.ir

علت منحنی $I_E=0$ در شکل الف ۳۸ بصورت خط افقی $I_C=0$ نشان داده شده است .

شکل ۹-۳ حالتی که دوتان برای ترکیب بیس مشترک ، $I_E=0$ مربوطه را نشان میدهد . علتی که برای I_{C_0} در نظر گرفته اوراق مایکرو بیشتر مخصوص لگاریتمی I_{CBO} میباشد . با همین توضیح مختصر مقدار I_{CBO} برای ترانزیستورها در کاربردهای عمومی (مخصوصاً سیلیکن) و بخصوص توانهای کم و متوسط دارای مقدار بسیار کمی است در حدود آن صرف نظر کرد . البته برای ترانزیستورهای توان بالا ، I_{CBO} در حدود میکرو آمپر خواهد بود . همچنین باید مخاطره است در I_{CBO} نظیر I_S برای دیود [که هر دو جریان اشباع معکوس هستند] نسبت به تغییرات دما بسیار حساس میباشد . در درجه حرارتهای بالا ، برای هر سطح توان ، تاثیر I_{CBO} محسوس خواهد بود زیرا حداکثر درجه حرارت اتصال با افزایش درجه حرارت سریعاً افزایش خواهد یافت .



شکل ۹-۳ : جریان اشباع معکوس

با توجه به شکل (الف ۸-۳) مشاهده میشود که با افزایش جریان امیتر جریان کلکتور نیز بمیزان اندازه یک کمتر (چون $\alpha < 1$ است) افزایش خواهد یافت . همچنین ملاحظه میشود که تغییرات V_{CB} در ناحیه فعال اثر کمی روی تغییر جریان کلکتور دارد . این یعنی که بطور وضوح اولین تقریب رابطه بین جریانهای I_C و I_E در ناحیه فعال که بصورت $I_C = I_E$ می باشد را نشان میدهد .

در ناحیه قطع پیوندهای کلکتور و امیتر هر دو بصورت معکوس بایاس شده و بایستی که جریان کلکتور مقدار ضعیف کمی در حالت حد نظر کردن است برسد [شکل الف ، ۸-۳] .

با توجه به شکل الف ۸-۳ ملاحظه میشود که در محدوده افقی رقمی کمتر از 5^{V} نشان داده شده است . با ازدیاد ولتاژ V_{CB} مثبت در ناحیه ای در ناحیه ی اشباع نامیده میشود ، هر دو پیوند امیتر و کلکتور بصورت مستقیم بایاس شده و بایستی تغییرات ناچیز جریان کلکتور با ازدیاد تغییرات کم ناچیز کلکتور بیس برگردد .

شخصیت دیگری با امیتر در شکل (ب) ۸-۳ تنها برای یک ناحیه محدود نظیر ناحیه فعال نشان داده شده است . نظیر که ملاحظه میشود برای مقادیر مثبت ولتاژ کلکتور (V_{CB}) ، با ازدیاد افزایش ناچیز امیتر بیس ، جریان امیتر نظیر شکل نشان داده شده ، افزایش میابد . افزایش مقدار V_{CB} باعث کاهش در مقادیر V_{EB} برای جریان ثابت امیتر خواهد شد .

با توجه به شکل ذکر شده مشاهده میشود که منحنی های دیودی در یک محدوده بسیار از تغییرات V_{CB} خیلی هم کوتاه هستند . علاوه بر آن ، مشاهده میشود که چگونه مقدار متوسط منحنی ها از نقطه صفر $V_0 = 0.7^{V}$ (برای ترانزیستور سیلیکن) شروع به افزایش میکند . برای ترانزیستور سیلیکن در حالت dc اولین تقریب برای پیوند بیس امیتر که مستقیم بایاس شده $V_{EB} = 0.7^{volt}$ برای تمام مقادیر V_{CB} خواهد بود .

مثال ۱-۳ : با استفاده از مشخصات ترانزیستور نشان داده شده در شکل ۸-۳ :

(الف) جریان کلکتور را به ازای $I_E = 3\ mA$ و $V_{CB} = -10\ V$ بدست آورید .

(ب) جریان کلکتور را به ازای $V_{EB} = 750\ mV$ و $V_{CB} = -10\ V$ بدست آورید .

(ج) ولتاژ V_{EB} را برای شرایط $I_C = 5\ mA$ و $V_{CB} = -1\ V$ تعیین کنید .

حل :

(الف)
$$I_C \approx I_E = 3\ mA$$

(ب) با توجه به مشخصات ورودی و به ازای $V_{EB} = 750\ mV$ و $V_{CB} = -10\ V$ خواهیم داشت : $I_E = 3.5\ mA$ و

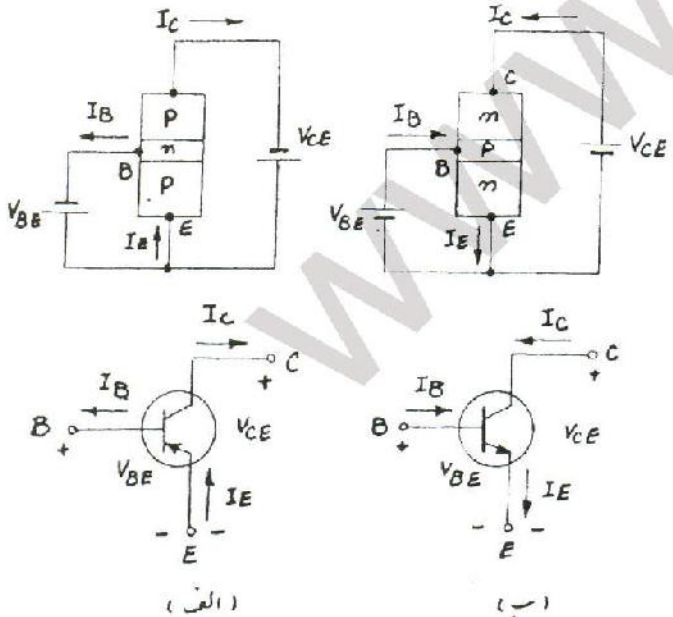
$$I_C \approx I_E = 3.5\ mA$$

(ج)
$$I_E \approx I_C = 5\ mA$$

با توجه به مشخصات ورودی و به ازای $I_E = 5\ mA$ و $V_{CE} = -1\ V$ خواهیم داشت : $V_{EB} \approx 800\ mV = 0.8\ V$

۳-۶ : ترکیب امیتر مشترک[1]

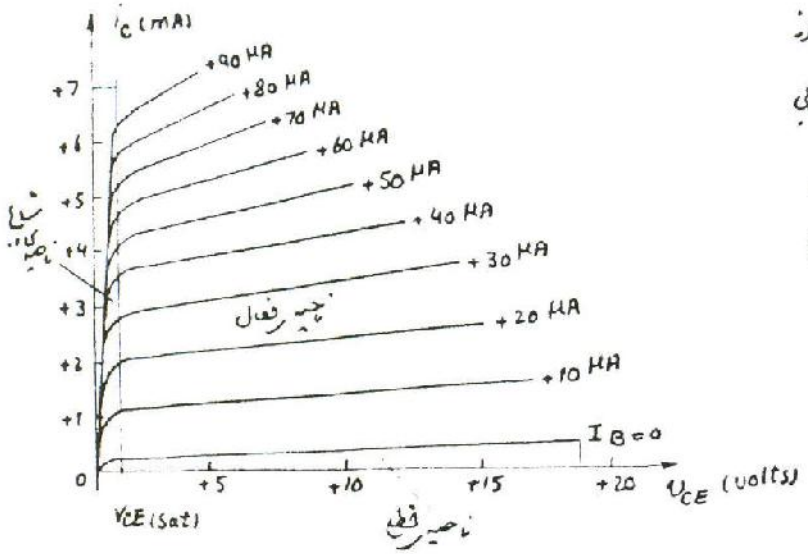
ترکیب نشان داده شده در شکل ۱۰-۳ (برای ترانزیستورهای pnp و npn) از متداولترین ترکیبات مداری ترانزیستور می‌باشد . این ترکیب را ترکیب امیتر مشترک می‌نامند ، چون در آن سرامیتر بین سرهای بیس و کلکتور ، مشترک می‌باشد . برای اینکه بتوان رفتار چنین ترکیبی را در کامل‌ترین حالت بررسی کرد ، لحداً به دو مشخصه احتیاج داریم : یکی مشخصه مداری ورودی بیس ، و دیگری مشخصه مداری خروجی یا کلکتور . این مشخصات در شکل ۱۱-۳ نشان داده شده‌اند .



شکل ۱۰-۳ : طرز نمایش علائم برای ترکیب امیتر مشترک :
(الف) ترانزیستور pnp ؛ (ب) ترانزیستور npn .

جریان مبنای امیتر ، کلکتور ، و بیس نشان داده شده در شکل ۱۰-۳ جهت قراردادی برقراری جریان را نشان می‌دهند . حروف بزرگ نشان داده شده در این دو آرایه ، E مشخص می‌کند که نوع ترکیب مداری را امیتر مشترک می‌نامند . گرچه در اینجا ترکیب مداری عوض شده است ولی روابط بین جریانها کماکان برای مدار بیس مشترک صادق است ، برای این مدار نیز برقرار است .

1) Common-emitter configuration



شکل ۳-۱۱ : مشخصات کمیتهای ترانزیستور npn در ترکیب امیتر مشترک

الف) مشخصات کلکتور ؛

ب) مشخصات بیس .

برای بدست آوردن مشخصات خروجی نمودارهای از جریان ورودی (I_B) و جریان خروجی (I_C) بر حسب تغییرات ولتاژ خروجی (V_{CE}) رسم می‌شود. همچنین مشخصات ورودی یعنی تغییرات جریان ورودی (I_B) بر حسب ولتاژ خروجی (V_{CE}) و ولتاژ ورودی (V_{BE}) نشان می‌دهد.

با توجه به شکل ۳-۱۱ مشاهده می‌شود که در مشخصات I_B بر حسب میکرو آمپر و مشخصات I_C بر حسب میلی آمپر رسم می‌شود. همچنین ملاحظه می‌شود که در بخش I_B نقطه مشخص I_E در ترکیب بیس مشترک ظاهر نمی‌شود. این امر مبین این مطلب است که تغییر ولتاژ کلکتور - امیتر در مقدار جریان کلکتور تاثیر چندانی ندارد.

ناحیه فعال برای ترکیب امیتر مشترک قسمتی از ناحیه بالای صفحه مشخصات است که در آن، مشخصات دارای بیشترین حالت خطی می‌باشند. یعنی، ناحیه‌ای که در آن I_B تقریباً خطی است و با فواصل مساوی از هم واقع شده‌اند. (رجوع کنید به شکل ۳-۱۱ الف). این ناحیه در سمت راست خط $V_{CE} = V_{CE(sat)}$ و بالای منحنی $I_B = 0$ قرار دارد. ناحیه سمت چپ خط $V_{CE} = V_{CE(sat)}$ ناحیه اشباع نامیده می‌شود. در ناحیه فعال پیوند کلکتور بصورت معکوس و پیوند بیس بصورت مستقیم بایاس شده‌اند. لازم بتذکر است که این شرایط برای حالت فعال، همان شرایطی است که برای بدست آوردن بیس مشترک در ناحیه فعال ذکر شد. از ناحیه فعال ترکیب امیتر مشترک برای تقویت ولتاژ، جریان، و توان استفاده می‌شود.

ناحیه قطع ترکیب امیتر مشترک نظیر ترکیب بیس مشترک تعریف می‌شود. با توجه به مشخصات کلکتور در شکل (الف) ۱۱-۳ ملاحظه می‌شود که برای حالت $I_B = 0$ جریان کلکتور (I_C) مساوی صفر نیست. برای بدست آوردن بیس مشترک شبیه‌سازی که در آن جریان ورودی (I_E) مساوی صفر می‌شد، جریان کلکتور تنها از جریان اشباع معکوس I_{CO} تشکیل می‌شد، اما در اینجا $I_E = 0$ و ولتاژ اعمال شده منطبق می‌شود. جریان کلکتور تنها از جریان اشباع معکوس I_{CO} تشکیل می‌شد، اما در اینجا $I_E = 0$ و ولتاژ اعمال شده منطبق می‌شود. جریان کلکتور با افزایش $I_B = 0$ و ترکیب امیتر مشترک به همین ترتیب با استفاده از روابط (۱-۳) و (۵-۳) بدست

www.tmar.ir

آورد . عملیات مربوط به عنوان نمونه به عهده دانشجو واگذار می شود . نتیجه بصورت زیر در می آید :

$$I_C = \frac{I_{C0}}{1-\alpha} + \frac{\alpha I_B}{1-\alpha} \qquad (۳-۶)$$

اگر شرایط $I_B = 0$ را در نظر گرفته و در رابطه (۳-۶) قرار دهیم به صورت خواهیم داشت :

$$I_C = \frac{I_{C0}}{1-\alpha}\Big|_{I_B=0} \qquad (۳-۷)$$

با ازای $\alpha = 0.996$ داریم :

$$I_C = \frac{I_{C0}}{1-0.996} = \frac{I_{C0}}{0.004}$$

$$I_C = 250\, I_{C0}\Big|_{I_B=0}$$

که نشان دهنده این واقعیت است که در ترکیب اتصال مشترک با ازای $I_B = 0$ جریان کلکتور مساوی صد برابر جریان مربوط به بالا خواهد بود.

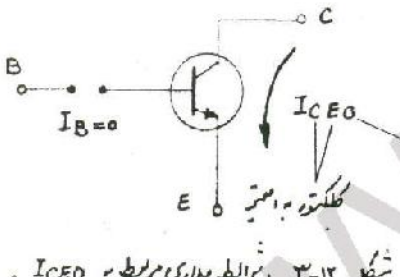
جریان کلکتور تعریف شده توسط رابطه (۳-۷) را می توان بصورت زیر نشان داد :

$$I_{CEO} = \frac{I_{C0}}{1-\alpha}\Big|_{I_B=0} \qquad (۳-۸)$$

شکل ۳-۱۲ شرایط را در مدار این جریان را مشخص کرده [با جهت قراردادی جریان] ، نشان داده است .

مقدار نمونه ای I_{CEO} برای ترانزیستورهای سیلیکن خیلی کمتر از ژرمانیم می باشد . برای ترانزیستورهای سیلیکن ، I_{CEO} برای نوع سیلیکن در حدود میکرو آمپر برای ژرمانیم حدود چند صد میکرو آمپر می باشد .

برای کاربردهای تقویت کنندگی (در ناحیه ای با اعوجاج کمتر) ، ناحیه قطع برای مدار امیتر مشترک توسط $I_C = I_{CEO}$ تعیین می شود . به عبارت دیگر برای اینکه سیگنال خروجی دارای اعوجاج کمتری باشد باید از کار ترانزیستور در ناحیه ای زیر $I_B = 0$ جلوگیری نمود آورد (برای کاربرد تقویت کنندگی) .



شکل ۳-۱۲ : شرایط مداری مربوط به I_{CEO} .

هنگام استفاده از ترانزیستور به عنوان کلید[1] در مدارهای منطقی[2] کامپیوتر[3] ، دو ناحیه برای کار ترانزیستور مورد نظر خواهد بود : یک ناحیه قطع و دیگری ناحیه اشباع . در حالت ایده آل برای هر دو نقاط قطع ترانزیستور $I_C = 0$ و V_{CE} شرایط قطع ترانزیستور می شود . چون مقدار I_{CEO} برای ترانزیستورهای سیلیکن کم است ، لذا برای سوئیچ در این نوع ترانزیستورها بصورت کلید بکار برده هنگامی که $I_B = 0$ و $I_C = I_{CEO}$ باشد قطع اتفاق خواهد افتاد .

---

1) switch
2) logic circuit
3) Computer

www.tmar.ir

و یا برای ترانزیستور ژرمانیم، حالت قطع زمانی خواهد بود که جریان $I_C = I_{CBO} = I_{CO}$ باشد. این مقادیر برای ترانزیستور ژرمانیم هشتاد برابر جریان مربوط به سیلیسیم می‌باشد. البته در حدود چند میکرو آمپر است که معمولاً قابل صرفنظر کردن می‌باشد.

مثال ۲-۳ : با استفاده از مشخصات نشان داده شده در شکل ۱۱-۳ :

الف) به ازای $V_{BE} = +800\ mV$ و $V_{CE} = +10\ V$ مقدار I_C را بدست آورید.

ب) به ازای $I_C = +4\ mA$ و $I_B = 40\ \mu A$ مقادیر V_{CE} و V_{BE} را بدست آورید.

حل :

الف) با استفاده از مشخصات ورودی در محل تقاطع $V_{BE} = 800\ mV$ با منحنی مربوط به $V_{CE} = 10\ V$ خواهیم داشت :

$$I_B \simeq 50\ \mu A$$

با استفاده از مشخصات خروجی به ازای $I_C = +4\ mA$ و $I_B = +40\ \mu A$ مقدار V_{CE} برابر خواهد بود با :

$$V_{CE} = +6.2\ V$$

با استفاده از مشخصات ورودی به ازای $I_B = +40\ \mu A$ و $V_{CE} = 6.2\ V$ نتیجه می‌شود :

$$V_{BE} \simeq 770\ mV$$

در قسمت ۳-۳ برای رسم تقویت جریان ترکیب بیس مشترک از عدد آلفا (α) استفاده نمودیم. برای ترکیب امیتر مشترک، نسبت تغییرات کوچک جریان کلکتور به ازای تغییرات جریان بیس و ولتاژ ثابت کلکتور امیتر (V_{CE})، با علامت بتا (β) نشان داده شده و معمولاً ضریب تقویت جریان مستقیم امیتر مشترک[1] نامیده می‌شود. اگر این تعریف را به رابطه بیان کنیم، رابطه مقابل خواهیم داشت :

$$\beta = \frac{\Delta I_C}{\Delta I_B}\Big|_{V_{CE} = \text{constant}} \qquad (۳-۹)$$

با تقریب خوب و به خاطر اینکه تقریب متداول β را از رابطه زیر مشخص کنیم :

$$\beta = \frac{I_C}{I_B} \qquad (۳-۱۰)$$

که در آن I_C و I_B مقادیر جریانهای کلکتور و بیس روی نقطه کار در ناحیه خطی می‌باشند. یعنی جایی که منحنی‌های I_B در مشخصات ترکیب امیتر مشترک

---

1) common-emitter forward current amplification factor

www.ttnar.ir

سوارى در شاخص یکسان از هم قرار گرفته اند] واقع شده است . چون در رابطه (۳-۱۰) جریان I_C و I_B مقدار ثابت یا dc هستند ، لذا مقدار بدست آمده برای (β) از این رابطه بنای dc (β_{dc}) نامیده میشود ، بهمین ترتیب مقدار بدست آمده برای β از رابطه (۳-۹) را مقدار دینامیک یا ac مینامند . مقدار نمونه ای β معمولاً از 20 تا 600 تغییر میکند . با استفاده از روابط (۳-۱) و (۳-۴) روابط زیر بدست میآیند :

$$\beta = \frac{\alpha}{1-\alpha} \qquad (۳-۱۱)$$

یا

$$\alpha = \frac{\beta}{\beta+1} \qquad (۳-۱۲)$$

از قرار چون $I_{CEO} = \frac{I_{CO}}{1-\alpha} = \frac{I_{CBO}}{1-\alpha}$ میباشد بنابراین میتوان نوشت :

$$I_{CEO} = (\beta+1)\, I_{CBO} \approx \beta\, I_{CBO} \qquad (۳-۱۳)$$

مثال ۳-۳ : (الف) با استفاده از مشخصات نشان داده شده در شکل ۳-۱۱ ، مقدار β_{dc} را در نقطه کار $V_{CE} = 10^{V}$ ، و $I_C = +3^{mA}$ بدست آورید .

(ب) مقدار α را در این نقطه کار تعیین کنید .

(ج) مقدار I_{CEO} را در $V_{CE} = +10^{V}$ بدست آورید .

(د) با استفاده از β_{dc} بدست آمده در قسمت (الف) مقدار تقریبی I_{CBO} را تعیین نمائید .

حل :

(الف) در محل تقاطع $V_{CE} = 10^{V}$ ، و $I_C = +3^{mA}$ لذا $I_B = +25^{\mu A}$ و بنابراین میتوان نوشت :

$$\beta_{dc} = \frac{I_C}{I_B} = \frac{3\times10^{-3}}{25\times10^{-6}} = 120$$

(ب)

$$\alpha = \frac{\beta}{\beta+1} = \frac{120}{121} \approx 0.992$$

(ج)

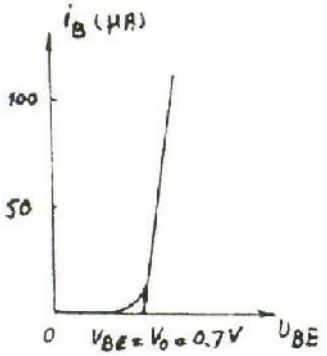
$$I_{CEO} = 600\ \mu A$$

(د)

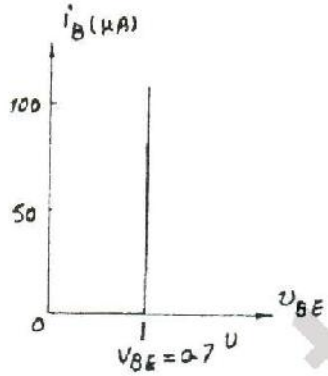
$$I_{CBO} \approx \frac{I_{CEO}}{\beta} = \frac{600}{120} = 5\ \mu A$$

www.tnar.ir

مشخصات ورودی ترکیب امیتر مشترک خیلی شبیه مشخصات دیودی است که برای ترکیب بیس مشترک قبلاً بدست آورده‌ایم (شکل ۱۱-۳) . دلیل این موضوع با افزایش تدریجی پایل مستقیم بیس امیتر، جریان ورودی بسرعت افزایش خواهد یافت . همچنین ملاحظه می‌شود که تغییرات ولتاژ خروجی (V_{CE} برای ترکیب CE و V_{CB} برای ترکیب CB) باعث جابجایی زیادی در مشخصه ورودی نخواهد شد . در حقیقت می‌توان با یک تقریب خوب از تغییرات ولتاژ بیس ـ امیتر بر اثر تغییرات ولتاژ خروجی برای سطوح dc صرف نظر نمود . براین اساس اگر مقدار متوسط منحنی ورودی را برای ترکیب CE بکار بریم در بایاس مستقیم شکل ۱۳-۳ نتیجه خواهد شد . بطوری که در شکل مشاهده می‌شود این منحنی نظیر مشخصه یک دیود سیلیکن می‌باشد . بنابراین در تجزیه و تحلیل مدارهای dc ترانزیستوری می‌توان منحنی شکل ۱۳-۳ را با مشخصه نشان داده شده در شکل ۱۴-۳ تقریب کرد که در عنوان اولین تقریب ولتاژ بیس ـ امیتر یک ترانزیستور سیلیکن را $V_{BE} \approx 0.7\ V$ و ژرمانیم را $0.3\ V$ در نظر گرفت . اگر مقدار ولتاژ بایاس مستقیم بیس امیتر از $0.7\ V$ کمتر باشد (برای ترانزیستور سیلیکن) در اینصورت ترانزیستور می‌تواند در ناحیه فعال عمل نماید . در فصل ۴ راجع به کاربردهای این تقریب بیشتر بحث خواهد شد . همانطوری که گفته شد مشخصات ورودی CB شبیه مشخصات دیودی CE می‌باشد [این برای ترکیب CC که بعداً مورد بررسی قرار می‌گیرد نیز صدق است] . بنابراین می‌توان چنین نتیجه گرفت که در عنوان اولین تقریب برای تجزیه و تحلیل dc یک ترانزیستور BJT می‌توان فرض کرد که در ناحیه فعال، ولتاژ بیس امیتر برابر V_γ است .



شکل ۱۳-۳ : مشخصه ورودی شکل (ب) ۱۱-۳ بدون در نظر گرفتن اثر V_{CE} .



شکل ۱۴-۳ : تقریب شکل ۱۳-۳ برای تجزیه و تحلیل dc .

همچنین برای مشخصات خروجی ترکیب CB رابطه $I_C = I_E$ نظیر تقریبی برقرار می‌باشد . برای ترکیب CE ، $I_C = \beta I_B$ که در آن β توسط شرایط کار مدار تعیین می‌شود .

در کاتالوگ‌ها و اوراق مشخصه برای ترانزیستورها ، اغلب مشخصات امیتر مشترک داده می‌شود . مشخصات بیس مشترک را معمولاً از مشخصات امیتر مشترک [با استفاده از روابط بین جریان‌ها که در بخش قبل مورد بحث قرار گرفت] بدست آورد . بعبارت دیگر با داشتن هر نقطه از مشخصات امیتر مشترک می‌توان با استفاده از روابط یاد شده ، نقاط مورد نظر برای مشخصه بیس مشترک را بدست آورده و در آن این مشخصه را ترسیم نمود . البته این عمل باعث اتلاف وقت خواهد شد ، ولی بهرحال مشخصات مطلوب را برای ما بدست خواهد داد .

۳-۷ : ترکیب کلکتور مشترک[1]

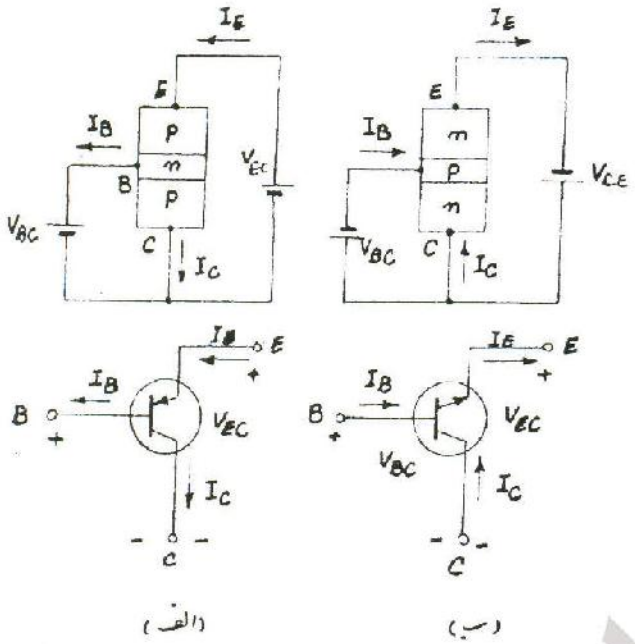
1) Common - Collector Configuration

www.tnar.ir

سومین و آخرین ترکیب ، ترکیب کلکتور مشترک می‌باشد ، در شکل ۱۵-۳ جهت قراردادی جریان و ولتاژ نشان داده شده است .

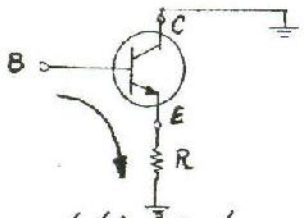
ترکیب کلکتور مشترک را اصولاً برای تطبیق امپدانس بکار می‌برند ، زیرا این ترکیب برخلاف حالتهای بیس مشترک ، و امیتر مشترک ، دارای امپدانس ورودی خیلی زیاد و امپدانس خروجی خیلی کم می‌باشد .

مدار کلکتور مشترک معمولاً با مقاومت بار متصل شده به امیتر که همان نیز به زمین وصل شده است نظیر شکل ۱۶-۳ نشان داده می‌شود . گرچه از این شکل تراز لیستور نظیر حالت امیتر مشترک نشان داده شده ولی باید دقت کرد که در آن کلکتور زمین شده است . از نقطه نظر خواص ، برای قطبش و اتصال با برقراری مدار شکل ۱۶-۳ جهت جریان و مشخصات ترکیب کلکتور مشترک تثبیت . برای این منظور می‌توان از مشخصات ترکیب امیتر مشترک در رقمت ۶-۳ تشریح شد ، استفاده نمود . برای تأمین کار تقویت عملی ، مشخصات خروجی ترکیب کلکتور مشترک همان مشخصات خروجی ترکیب امیتر مشترک می‌باشد . مشخصات



شکل ۱۵-۳ : طرز نمایش جهتهای جریان و قطبیت ولتاژ در ترکیب کلکتور مشترک : (الف) تراز لیستور pnp ؛ (ب) تراز لیستور npn .

خروجی ترکیب کلکتور مشترک نمودارهای از تغییرات جریان امیتر (I_E) برحسب تغییرات (V_{CE}) و برای مقادیر مختلف I_B می‌باشد . مشابه با هر ترکیب امیتر مشترک و کلکتور مشترک جریان ورودی یکسان می‌باشد . طرز اتصال ولتاژ ترکیب کلکتور مشترک را می‌توان با تغییر علامت ولتاژ کلکتور - امیتر در مشخصات امیتر مشترک بدست آورد [چون $V_{EC} = -V_{CE}$ می‌باشد] . چون $\alpha \cong 1$ است لذا مقادیر محور عمودی جریان (I_C) مشخصات امیتر مشترک تقریباً همان جریان (I_E) را نشان می‌دهد و بنابراین برای بدست آوردن مشخصات خروجی ترکیب کلکتور مشترک می‌توان محور جریان I_C را با جریان I_E جایگزین نمود . برای مدار ورودی ترکیب کلکتور مشترک استفاده از مشخصات ورودی امیتر مشترک و بکار بردن قانون ولتاژ کیرشهف[1] در مدار ورودی با یک سری عملیات ریاضی ، بسادگی می‌توان اطلاعات لازم را بدست آورد .



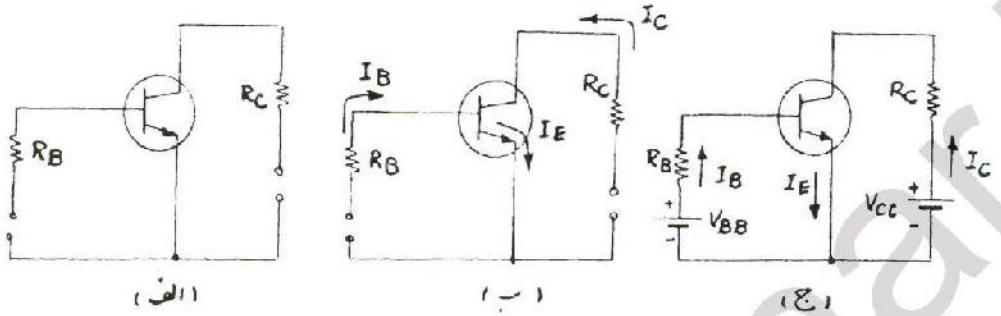
شکل ۱۶-۳ ، ترکیب کلکتور مشترک که به مدار آن تطبیق امپدانس انجام می‌شود .

1) Kirchhoff's voltage law

www.ttnar.ir

۳-۸ : بایاس[1] کردن ترانزیستور

حال با بررسی روشی می‌پردازیم که توسط آن می‌توان ترانزیستور را بطور صحیح بایاس نمود . در ابتدا از این مطلب که فلش نشان داده شده روی علامت ترانزیستور ، جهت قراردادی جریان امیتر را نشان می‌دهد ، استفاده خواهیم کرد . بعنوان مثال ، ترانزیستور pnp شکل (الف) ۱۷-۳ را در ترکیب CE در نظر می‌گیریم . در شکل (ب) ۱۷-۳ جهت قراردادی جریان برای I_B و I_C بالاتر به اینکه جریان امیتر ، مجموع جریانهای بیس و کلکتور است ، نیز مشخص شده‌اند . یعنی ، اگر جریان امیتر از ترانزیستور خارج شود در اینصورت جریانهای بیس و کلکتور باید بترتیب بطرف بیس و کلکتور وارد شوند . حال باید بین ولتاژ بیس و امیتر یک باتری طوری قرار داد که جریان بیس را در جهت نشان داده شده برقرار نماید [باید یادآوری



شکل ۱۷-۳ : مراحل مختلف برای در نظر گرفتن بایاس درست برای ترانزیستور : (الف) مدار بدون بایاس ؛ (ب) جهت جریان و قراردادی ؛ (ج) مدار با بایاس صحیح برای برقراری جریانهای لازم .

نمود که جهت قراردادی جریان در داخل باتری از قطب منفی به قطب مثبت می‌باشد] . این عمل در شکل (ج) ۱۷-۳ برای شبکه ، هم کلکتور و بیس نشان داده شده است . باین ترتیب سه قرارداد ترانزیستور بطور صحیح بایاس شده‌اند . این روش را در مورد آن از جهت قراردادی جریان امیتر استفاده می‌کنیم برای بایاس کردن هر دو نوع ترانزیستور pnp و npn مرتبا نظر کنید .

یک راه ساده برای نگاه داشتن جهت فلش در ترانزیستورهای pnp و npn اینست که همواره باید بیاد داشته باشیم در ترانزیستور pnp جهش فلش بداخل (Pointing in) و در ترانزیستور npn خارج (not Pointing in) می‌باشد .

۳-۹ : مقادیر نامی ماکزیمم ترانزیستور[2]

اولین مشخصه استفاده از ترانزیستور معمولا برای این عنصر حداکثر مقدار ماکزیمم را مشخص می‌نمایند : تلفات کلکتور[3] ، ولتاژ کلکتور ، و جریان کلکتور .

برای ترانزیستوری که مشخصاتش در شکل ۱۱-۳ نشان داده شده است ، این مقادیر عبارتند از :

$$P_{C_{max}} = 30\ mW$$

---

1) biasing
2) transistor maximum rating
3) collector dissipation

www.tinar.ir

$$I_{C_{max}} = 6 \ mA$$

$$V_{CE_{max}} = 20 \ V$$

توان تلف شده عبارت است از حاصلضرب ولتاژ و جریان کلکتور می باشد . بنابراین برای ترانزیستور مفروض داریم :

$$P_{C_{max}} = V_{CE} I_C \qquad (۳-۱۴)$$

رابطه (۳-۱۴) یک منحنی غیرخطی برای مقادیر I_C و V_{CE} را نشان میدهد که در شکل ۳-۱۸ ترسیم شده است . این منحنی با استفاده از انتخاب مقادیر مختلف برای V_{CE} (یا I_C) و بدست آوردن مقدار دیگر توسط رابطه (۳-۱۴) بدست آمده است .

بعنوان مثال در $V_{CE} = 10 \ V$ داریم :

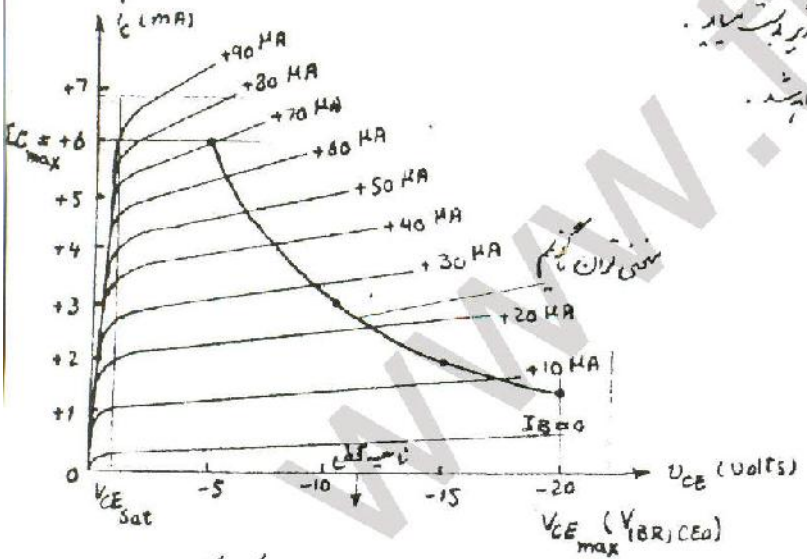
$$I_C = \frac{P_{C_{max}}}{V_{CE}} = \frac{30 \times 10^{-3}}{10} = 3 \ mA$$

و این مقدار در شکل ۳-۱۸ روی منحنی نشان داده شده است . در طراحی سیستم نباید نقاط بالای این منحنی مورد استفاده قرار گیرند ، تا مقدار تلفات توان کلکتور از مقدار مجاز ماکزیمم تجاوز نکند . حداکثر مقدار مجاز ولتاژ کلکتور در شکل ۳-۱۸ ، خط عمودی $V_{CE} = V_{CE_{max}}$ ، و همچنین مقدار ماکزیمم جریان با خط افقی $I_C = I_{C_{max}}$ نشان داده شده اند .

برای ترکیب بین تلفات کلکتور از رابطه زیر بدست میاید .

در نهایت مقدار ماکزیمم ولتاژ کلکتور توسط V_{CB} داده میشود .

$$P_{C_{max}} = V_{CB} I_C \qquad (۳-۱۵)$$



شکل ۳-۱۸ : ناحیه کار برای تقویت کننده .

هنگام بررسی ترانزیستور بعنوان تقویت کننده استفاده میشود باید از کار آن در نواحی غیرخطی اشباع و قطع اجتناب نمود . ناحیه اشباع در شکل ۳-۱۸ توسط خط عمودی $V_{CE} = V_{CE_{sat}}$ و ناحیه قطع توسط $I_B = 0$ نشان داده شده اند . ناحیه ای که در این شکل سایه خورده برای عمل تقویت کنندگی مناسب میباشد . گرچه بنظر میرسد با این ترتیب ناحیه عملکرد موثر ترانزیستور کم میشود ولی باید توجه داشت که حتی از سیگنالهایی که توسط ترانزیستور تقویت میشوند دارای دامنه کم نیز در حدود میکرو ولت یا میلی ولت میباشند و این در مقایسه با مقادیر فوق افقی و قائم مشخصه ترانزیستور مقدار کمی است . علاوه بر مقادیر ماکزیمم بعضی از مشخصه ترانزیستور دارای اطلاعات مهم دیگری در رابطه با عملکرد آن میباشند .

www.tiran.ir

در تعریف کامپوننت‌ها پارامتر، این اطلاعات مورد بررسی قرار خواهند گرفت.

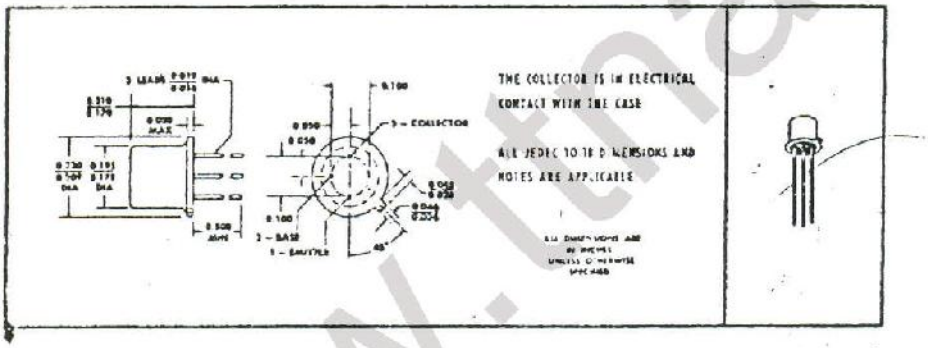
با استفاده از اوراق مشخصات TI [1] اطلاعات مربوط به ترانزیستور سیلیکن npn، نوع 2N4104 در این صفحه و صفحه ۲۰ نشان داده شده است. این ترانزیستور خاص، برای تقویت کننده‌ی توان کم [2]، با نویز کم [3] بکار می‌رود.

TYPE 2N4104
N-P-N SILICON TRANSISTOR

DESIGNED FOR USE IN LOW-LEVEL, LOW-NOISE AMPLIFIERS

- Guaranteed Low-Noise Characteristics at 10 Hz, 100 Hz, 1 kHz and 10 kHz
- Very High Guaranteed h_{FE} at $I_C = 10\ \mu A$: 400 Minimum

*mechanical data



*absolute maximum ratings at 25°C free-air temperature (unless otherwise noted)

Collector-Base Voltage	60 V
Collector-Emitter Voltage (See Note 1)	60 V
Emitter-Base Voltage	10 V
Continuous Collector Current	50 mA
Continuous Device Dissipation at (or below) 25°C Free-Air Temperature (See Note 2)	0.3 W
Continuous Device Dissipation at (or below) 25°C Case Temperature (See Note 3)	1.2 W
Storage Temperature Range	−65°C to 200°C
Lead Temperature ⅛ Inch from Case for 10 Seconds	300°C

NOTES. 1. This value applies between B and 10 mA when the base-emitter diode is open-circuited.

2. Derate linearly to 175°C free-air temperature at the rate of 2 mw/°C.

3. Derate linearly to 175°C case temperature at the rate of 8 mw/°C.

*JEDEC registered data

USES CHIP N11

TEXAS INSTRUMENTS
INCORPORATED

۱) Texas Instruments incorporated ۲) low power ۳) low noise

www.tnar.ir

TYPE 2N4404
N-P-N SILICON TRANSISTOR

*electrical characteristics at 25°C free-air temperature (unless otherwise noted)

PARAMETER		TEST CONDITIONS	MIN	MAX	UNIT
$V_{(BR)CBO}$	Collector-Base Breakdown Voltage	$I_C = 10\ \mu A$, $I_E = 0$	60		V
$V_{(BR)CEO}$	Collector-Emitter Breakdown Voltage	$I_C = 10$ mA, $I_B = 0$, See Note 4	40		V
$V_{(BR)EBO}$	Emitter-Base Breakdown Voltage	$I_E = 10\ \mu A$, $I_C = 0$	10		V
I_{CBO}	Collector Cutoff Current	$V_{CB} = 35$ V, $I_E = 0$		10	nA
		$V_{CB} = 35$ V, $I_E = 0$, $T_A = 150°C$		10	μA
I_{EBO}	Emitter Cutoff Current	$V_{EB} = 5$ V, $I_C = 0$		10	nA
h_{FE}	Static Forward Current Transfer Ratio	$V_{CE} = 1$ V, $I_C = 1\ \mu A$	20		
		$V_{CE} = 1$ V, $I_C = 10\ \mu A$	40	800	
		$V_{CE} = 1$ V, $I_C = 100\ \mu A$	80		
		$V_{CE} = 1$ V, $I_C = 1$ mA	100		
		$V_{CE} = 1$ V, $I_C = 10$ mA	100	400	
		$V_{CE} = 1$ V, $I_C = 150$ mA	50		
		$V_{CE} = 2$ V, $I_C = 500$ mA	20		
V_{BE}	Base-Emitter Voltage	$V_{CE} = 1$ V, $I_C = 10$ mA	0.6	0.75	V
$V_{CE(sat)}$	Collector-Emitter Saturation Voltage	$I_B = 1$ mA, $I_C = 10$ mA		0.4	V
		$I_B = 5$ mA, $I_C = 50$ mA		0.75	
h_{ie}	Small-Signal Common-Emitter Input Impedance	$V_{CE} = 10$ V, $I_C = 1$ mA, $f = 1$ kHz	1.0	15	kΩ
h_{fe}	Small-Signal Common-Emitter Forward Current Transfer Ratio		40	500	
h_{re}	Small-Signal Common-Emitter Reverse Voltage Transfer Ratio			1.5×10^{-4}	
h_{oe}	Small-Signal Common-Emitter Output Admittance		1.0	30	μmho
$\lvert h_{fe} \rvert$	Small-Signal Common-Emitter Forward Current Transfer Ratio	$V_{CE} = 10$ V, $I_C = 20$ mA, $f = 100$ MHz	2.5	12	
C_{obo}	Common-Base Open-Circuit Output Capacitance	$V_{CB} = 10$ V, $I_E = 0$, $f = 1$ MHz		6.5	pF
C_{ibo}	Common-Base Open-Circuit Input Capacitance	$V_{EB} = 0.5$ V, $I_C = 0$, $f = 1$ MHz		30	pF

حرف o که در انتهای اندیس پنج پارامتر اول در مشخصات فوق نگاشته شده است نشان دهنده این مطلب است که بررسی در حالت اتصال مشترک امیتر انجام شده است . اصطلاحات h_{FE} ، h_{ie} ، $|h_{fe}|$ و غیره در فصل پنج بررسی خواهند شد . یادآوری این نکته لازم است که در عدم h_{FE} و β_{dc} مترادف می‌باشند . با توجه به مشخصات ملاحظه می‌شود که حتی با در نظر گرفتن مقدار ماکزیمم h_{FE} یعنی 800 و $I_{CBO} = 10^{mA}$ مقدار $I_{CEO} \approx \beta I_{CBO}$ می‌باشد $8 = 0.008 \times 800$. $I_B = 0$ در حالت مشخص شده در جدول I_C در حدود mA است تا در ناحیه خطی و بایست مشخص شده در جدول $I_B = 0$ در ناحیه فعال منطبق گردد . ولی باید دقت نمود که در درجه حرارت $150^{\circ}C$ مقدار I_{CBO} به $10^{\mu A}$ افزایش یافته و در این درجه حرارت مقدار ماکزیمم h_{FE} برابر 400 است . در این درجه حرارت $I_{CEO} = 400 \times 10^{\mu A} = 4^{mA}$ مشخص می‌شود که دیگر نمی‌توان از آن صرف نظر نمود . در ترانزیستور نیز نظر به تنوع محصول ، بین تولید کنندگان مختلف آن (یا حتی در یک سری محصول) و چون ترکیب بین ترانزیستورهای مشترک غیب دارای کاربرد فراوانی بالا نگهداری شده مقادیر این پارامترها در برگه ترانزیستور معمولاً مشخص می‌شوند .

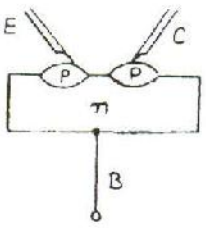
www.ftnar.ir

۱۰-۳ : روشهای ساخت ترانزیستور[1]

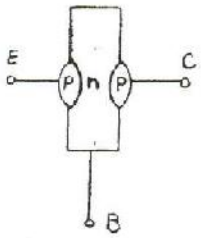
تنها روشهایی که امروزه تمایز یکار می‌روند، از نسل همان روشهایی است که برای ساخت دیودهای نیمه‌رسانا در صدر استفاده قرار می‌گرفت. این روشها عبارتند از روش اتصال نقطه‌ای[2]، پیوند آلیاژی[3]، پیوند کشتی[4]، و دیفوزیون[5] می‌باشند. ذیلاً هرکدام از این روشها را بطور مختصر بررسی کرده و اساس هرکدام از این روشها را مورد بحث قرار می‌دهیم. مکث و خوبیت هرکدام از این روشها احتیاج به مباحث جداگانه‌ای دارد.

اتصال نقطه‌ای

ترانزیستور اتصال نقطه‌ای را با روشی خیلی شبیه به آنچه در مورد ساخت دیود نیمه‌رسانا بصورت اتصال نقطه‌ای گفته شد، می‌سازند. در این روش نظیر شکل ۱۹-۳ دو سیم روی یک دیفر[6] نوع n قرار داده شده و سپس با اعمال پالس ولتاژ یکباره این سیمها روی سطح بین فلز و دیفر نیمه‌رسانا یک پیوند p-n بوجود می‌آورد. ترانزیستورهای pnp بترتیب ساخته می‌شوند، یک ترانزیستور pnp نظیر شکل ۱۹-۳ خواهد بود. این روش امروزه محدود به ساختن ترانزیستورهای فرکانس بالا و توانهای کم می‌باشد و روشی است که در ابتدای ساختن اولین ترانزیستور (نشان داده شده در شکل ۱-۳) بکار رفت.



شکل ۱۹-۳ : ترانزیستور اتصال نقطه‌ای



شکل ۲۰-۳ : ترانزیستور پیوند آلیاژی

پیوند آلیاژی

تکنیک ساخت پیوند آلیاژی نیز توسعه روشی است که برای ساخت دیودهای آلیاژی بکار می‌رود. برای ساخت ترانزیستور، در اولین یک دیفر نیمه‌رسانا در دمای خاصی است، در نقطه از ناخالصی گونه مخالف دیفر قرار داده و سپس جسم مجموعه را حرارت می‌دهند تا این ناخالصی ذوب شده و با دیفر ترکیب شده و پیوند pn را نظیر شکل ۲۰-۳ [۱۳] (همان صورتی که در مورد دیود گفته شد) بوجود آورد.

نقطه کلکتور در یکی پیوند کلکتور نزدیکتر از امیتر ساخته می‌شود تا قدرت تحمل جریان و توان زیاد، در پیوند کلکتور جمع آوری شود. گرچه این روش نسبت به روش دیفوزیون در زیر تشریح داده می‌شود، لکن هنوز در صنعت ولی هنوز هم بطور وسیعی در ساخت دیودهای توان مورد استفاده قرار می‌گیرد.

پیوند کشتی

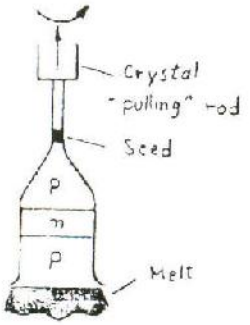
برای ساختن پیوندهای pn یک ترانزیستور، پیوند کشتی از روش Czocharlski [که در قسمت ۱-۴ بررسی شد] استفاده می‌شود.

---

1) transistor fabrication
2) point - contact
3) alloy - junction
4) grown junction
5) diffusion
6) Wafer

www.tmar.ir

این روش همانطور که در شکل ۳-۲۱ نشان داده شده است، ابتدا یک بلور ناخالص کنترل شده و سرعت پس نشینی[1] معلوم پیدا می‌شود در مذاب سیلیسیم که سطح ناخالصی n و p مقادیر مناسبی دارند. ترانزیستورهای اپی در این روش ساخته می‌شوند. عموماً دارای توانایی کمتر از $1/4\ W$ می‌باشند.



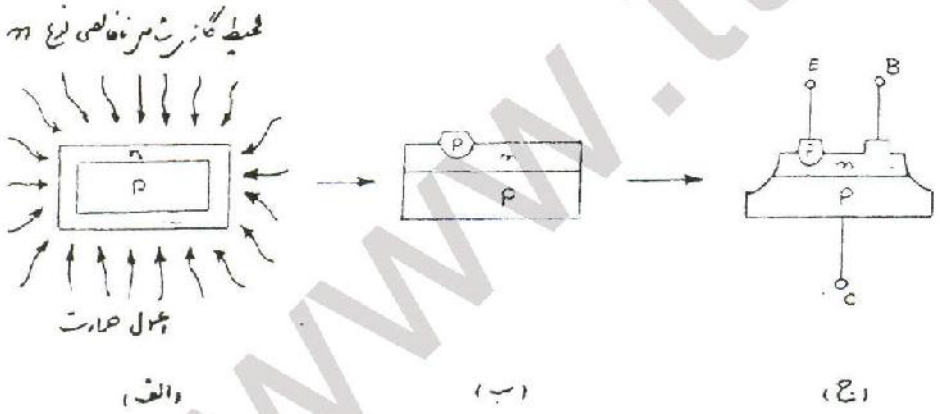
شکل ۳-۲۱ : ترانزیستور پیوند کشتی

دیفوزیون

معمولترین روشی که امروزه برای ساختن ترانزیستور بکار می‌رود تکنیک دیفوزیون می‌باشد. مراحل اصلی این روش در بحث ساخت دیفوزیون شرح داده مورد بررسی قرار گرفت. روش دیفوزیون در ساخت ترانزیستورهای مسا[2] و صفحه‌ای[3] بکار می‌رود که هر یک از انواع نامبرده می‌توانند از نوع دیفوزه[4]، یا اپی تاکسیال[5] باشند.

در ساخت ترانزیستور مسای pnp از نوع دیفوزیون، اولین مرحله، تزریق یک ناخالصی نوع n داخل یک بلور نوع p است در این عمل با ایجاد نشکیر اکسید سیلیسیم[6] [شکل ۳-۲۲]. برای کاهش کاپستیو پیوند کلکتور عمل Etching صورت می‌گیرد. همانطور که قبلاً در مبحث ساخت دیود گفته شد، با روش دیفوزیون میتوان کنترل خیلی زیادی روی سطح تزریق و ضخامت نواحی مختلف بعمل آورد.

مهمترین اختلاف بین ترانزیستورهای اپی تاکسیال مسا و ترانزیستورهای مسا افزودن یک لایه اپی تاکسیال روی زمینه[7] کلکتور اصلی می‌باشد. کلمه اپی تاکسیال از کلمات یونانی اپی (epi) به معنی روی، و تاکسی (Taxi) به معنی ترتیب گرفته شده، نشکیر می‌شود.



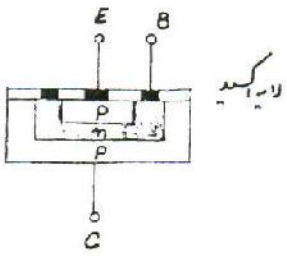
شکل ۳-۲۲ : ترانزیستور مسا : (الف) مرحله دیفوزیون؛ (ب) مرحله آلیاژ؛ (ج) مرحله Etching

در مرحله لازم نشکیر لایه اضافی را تصفیه می‌کند. زمینه اصلی نوع P (کلکتور در شکل ۳-۲۳) در یک محفظه نسبتاً بزرگ از مذاب حاوی ناخالصی نوع n قرار داده می‌شود. با کنترل صحیح درجه حرارت اتمهای ناخالصی نوع n در زمینه آن قرار گرفته و ترتیب‌بندی ناخالصی نوع P می‌نشیند و نتیجه لایه اپی تاکسیال نشان داده شده در شکل ۳-۲۳ را تشکیل می‌دهند. هنگامی که این لایه تشکیل شد، مرحله ساخت ترانزیستور

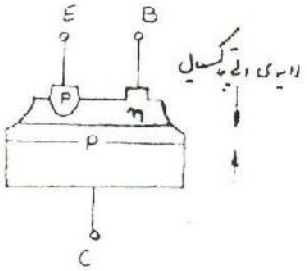
---

1) withdrawal
2) mesa
3) planar
4) diffused
5) Epitaxial
6) Substrate

نظیر آنچه در باره ترانزیستور مسطح گفته شد ادامه می‌یابد تا آنکه نوع جنس و مقدار تشکیل شود. زمینه‌ی نوع P اصطلاحاً دارای سطح تراکم[1] بیشتری است و در نتیجه مقاومت آن از لایه‌ی اپیتاکسیال کمتر می‌شود. در نتیجه برای اتصال کلکتور مقاومت کمتری ایجاد شده و لذا افت ناشی از عبور جریان از ترانزیستور کاهش می‌یابد.



شکل ۳-۲۴ : ترانزیستور صفحه‌ای.



شکل ۳-۲۳ : ترانزیستور مسطحی اپیتاکسیال.

ترانزیستور صفحه‌ای و صفحه‌ای اپیتاکسیال با استفاده از هر مرحله‌ی دفیوژن برای ثبت نوع جنس و مقدار ساخته می‌شود. ترانزیستور صفحه‌ای همانطور که در شکل ۳-۲۴ نشان داده شده است دارای سطح پهنی است و همین خاطر به آن صفحه‌ای گفته می‌شود. لایه‌ی اکسید نظیر شکل ۳-۲۴ برای حذف پیوند ریدوباز[2] بکار می‌رود که در بسامد[3] می‌تواند افت ناشی از جریان نشتی سطحی[4] را کاهش دهد [جریانهای سطحی در اثر عبور از پیوند در سطح جاری می‌شوند].

۳-۱۱ : مشخصات بدنه[5] و پایه‌های[6] ترانزیستور

بعد از انکه با استفاده از یکی از روشهای فوق پیوندهای ترانزیستور ساخته شد، پایه‌ی آن را در معرض از نقاط نظیر، مثلاً آلومینیم، با منگل است همان اضافه کنید و ۳ عنصر را درون محفظه‌ای نظیر شکل ۳-۲۵ قرار دهند. محفظه‌ها یا دارای قوطی[7] یا خنک کننده[8] می‌باشند، عناصر آن زیاد لحیم کاری نمی‌شوند که در کمک هستند (دارای کلاه می‌باشند) و یا بدنه‌ی پلاستیکی دارند عناصر آن کم یا متوسط می‌باشند.

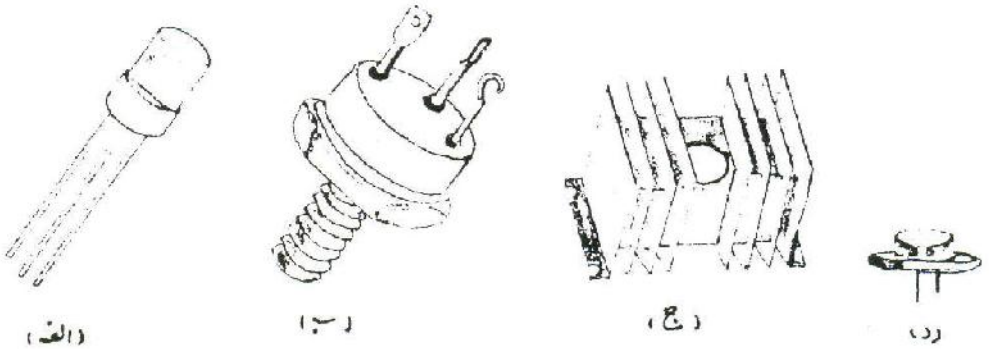
در بعضی از موارد، بدنه‌ی ترانزیستور دارای علامتی است که توسط آن پایه‌های ترانزیستور تشخیص می‌شود. چیدن پایه‌ی معمول در تشخیص گوناگون پایه‌های ترانزیستور در شکل ۳-۲۶ نشان داده شده است.

۳-۱۲ : آزمایش ترانزیستور

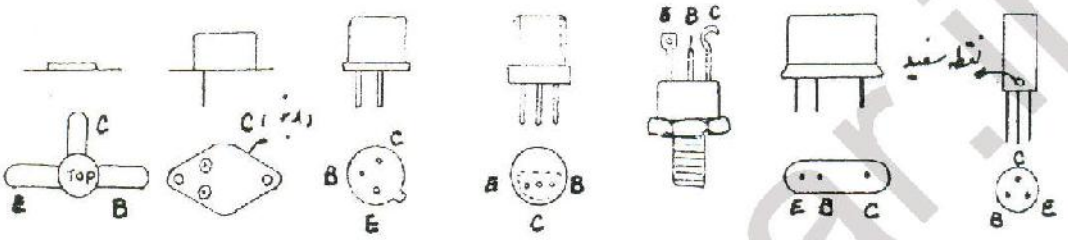
---

۱) doping level
۲) exposed junction
۳) surface leakage current
۴) case
۵) terminal
۶) stud
۷) heat sink

www.ttnar.ir



شکل ۳-۲۵ ، انواع ترانزیستور ها .

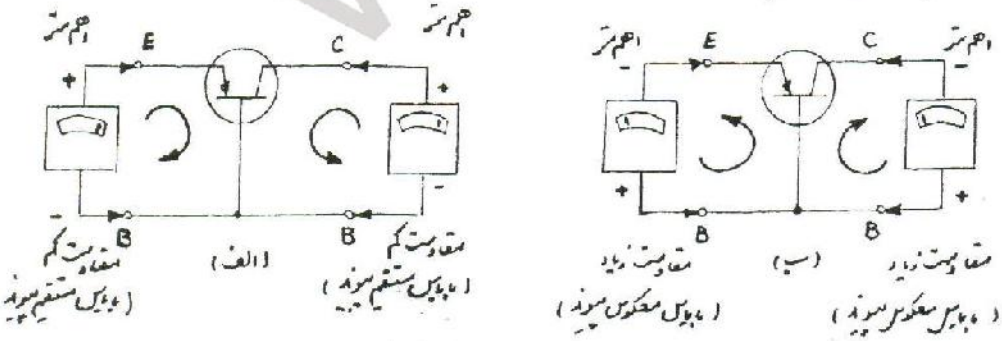


شکل ۳-۲۶ ، مشخصات سرپی ترانزیستور .

با استفاده از یک اهم متر[1] میتوان آزمایش ساده ای را برای یک ترانزیستور بانجام داد . اولین آزمایشی که توصیه میشود تعیین حالتهای اتصال کوتاه یا مدار باز این عنصر میباشد .

آزمایش مدار اتصال کوتاه یا مدار باز

اگر سر ترانزیستور و نوع آن (npn یا pnp) مشخص باشد میتوان با بینش مقاومت پیوند ها نظیر شکل ۳-۲۷ این سالم بودن ترانزیستور را مطمئن حاصل کرد . برای ترانزیستور pnp سالم نتایج آزمایش در شکل ۳-۲۷ نشان داده شده است . در صورتیکه سر اهم متر سیاه و سر دیگر مقدار کمی را نشان دهد ، پیوند در حالت اتصال کوتاه است و در غیر اینصورت مدار باز خواهد بود . برای ترانزیستور npn نتایج قرائت اهم متر عکس ترانزیستور pnp است .



شکل ۳-۲۷ ، آزمایش مدار اتصال کوتاه و مدار باز ترانزیستور pnp .

---

1) Ohmmeter

www.tnar.ir

تعیین پایه بیس

مقاومت بین پایه‌های ترانزیستور را دوبدو می‌سنجیم . در حالتی که اهم متر برای دو اتصال مختلف (یا بلا پتانسیل معکوس) مقاومت زیاد از خود نشان دهد ، در اینصورت در اینحالت پایه بیس نیست .

تعیین نوع ترانزیستور (pnp یا npn)

سر منفی اهم متر (سر سیاه) را روی پایه بیس و سر مثبت (سر قرمز) آزمایش پایه دیگر (امیتر یا کلکتور) قرار می‌دهیم . در حالتی اهم متر نظیر شکل (الف) ۲۷ـ۳ مقاومت کم نشان داد ، ترانزیستور pnp و در غیر اینصورت npn است .

تعیین اینکه کدام سر کلکتور و کدام سر امیتر است

برای ترانزیستور pnp اهم متر را نظیر شکل (الف) ۲۷ـ۳ بر مقیاس کلکتور و امیتر می‌بندیم . ترمینالی که در جهت بایاس مستقیم بایاس ، مقاومت زیادتری نشان داد ، امیتر می‌باشد . برای ترانزیستور npn اهم متر را بعکس حالت pnp بست . در اینصورت نیز مقاومت بیس ـ امیتر در جهت مستقیم کمتر از مقاومت بیس کلکتور خواهد بود .

مسائل

§ ۳ـ۲

۱ ـ نام هرکدام از دو نوع ترانزیستور را بنویسید . شکل هرکدام را سمبل و حاصل ضرب اکثریت آنها را در جهت بایاس نشان دهید . آیا این شکل را برای مواد ژرمانیم و سیلیکن متفاوت است ؟

۲ ـ مهمترین فرق بین یک عنصر کنترل و دو قطبی چیست ؟

§ ۳ـ۳

۳ ـ برای عملکرد صحیح ترانزیستور پیوند را چگونه باید بایاس نمود ؟

۴ ـ منبع جریان تشنج در یک ترانزیستور چیست ؟

۵ ـ برای بایاس مستقیم پیوند یک ترانزیستور npn شکل نظیر شکل ۳ـ۳ رسم نمود و حرکت حامل‌های اکثریت و اقلیت را نشان دهید .

۶ ـ برای پیوند بایاس معکوس یک ترانزیستور npn شکل نظیر شکل ۴ـ۳ رسم نمود و حرکت حامل‌ها را در آن تشریح نمائید .

۷ ـ برای یک ترانزیستور npn شکل نظیر ۵ـ۳ رسم کنید و با نشان دادن جریان حامل‌های اکثریت و اقلیت در آن ، جریان متصل را تشریح نمائید .

۸ ـ برای یک ترانزیستور با $\alpha = 0.98$ اگر جریان کلکتور $2\ mA$ تغییر کند ، جریان امیتر چقدر تغییر خواهد کرد ؟

۹ ـ اگر جریان امیتر در ترانزیستور با $\alpha = 0.99$ ، $8\ mA$ باشد ، جریان کلکتور چقدر است ؟

www.tnar.ir