مدارهای مخابراتی

مدرس: دکتر خلیل مافی نژاد

نویسنده: علیرضا شیخ
تهیه و تنظیم: مصطفی خانیکی

نیم سال اول ۹۰-۱۳۸۹
دانشگاه فردوسی مشهد - دانشکده مهندسی
گروه مهندسی برق

Subject :
Year . Month . Date . ( )

* مباحث مدارهای مخابراتی

۱ - مدلینگ

۲ - سیستم ارتباطی (سیستم گیرنده)

۳ . نویز (LNA)

۴ - تقویت کننده RF

۵ - اسیلاتورها

۶ - mixer (مخلوط کننده‌ها) ← تبدیل فرکانس بالا به پایین و سیگنال تا تقویت در باندهای پایین انجام شود. در آنجا) تمام شود

۷ - PLL

۸ - تقویت کننده‌های IF (تقویت شده فرکانس میانی)

۹ - P-AMP ← تقویت کننده‌های سوئیچینگ ← راندمان ۱۰۰٪ می‌باشد
حذف شده است

AGC ← اتوماتیک Gain - Controll

۱۰ - آنتن‌های گیرنده‌ها

کتاب : kravss

Communication circuits

Clark - Hess

* مدل‌های ریاضی:

کمیت‌ها را بر حسب ولتاژ و جریان پایانه‌های ورودی و خروجی آن (کمیت‌ها) بر حسب مدل های مختلفی مدل کرد:

نکته ← مدل‌های ذکر شده‌ی زیر مربوط به حالت AC است نه DC

روابط حاکم بر اساس سیگنال‌های کوچک به صورت تقریبی که مقادیر AC را در بر دارد می‌باشد

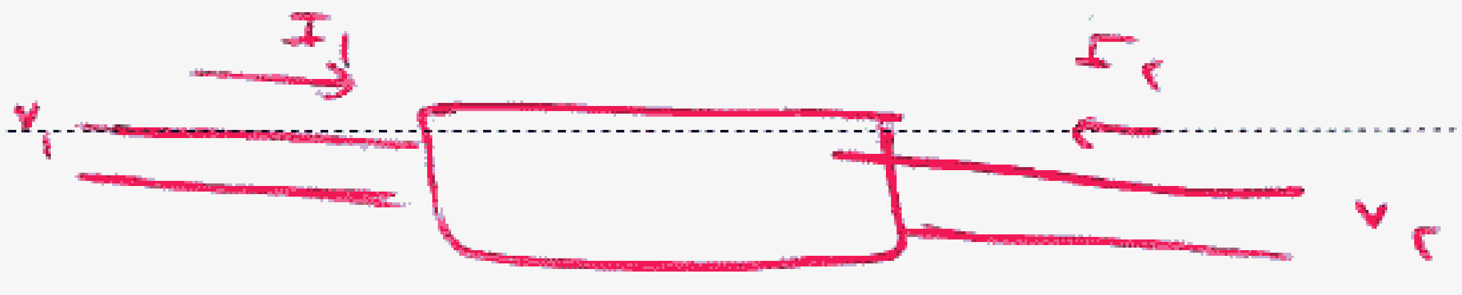
توجه: در مدل‌ها دو پارامتر را به عنوان ورودی دو پارامتر را خروجی در نظر می‌گیریم

مثلاً: در مشخصه‌ی خروجی ترانزیستور - جریان: I_C (خروجی) تابع جریان بیس و V_{CE} می‌باشد

V_{BE}

یعنی مشخصه‌ی خروجی جریان I_C تابع جریان ورودی و ولتاژ خروجی V_{CE} می‌باشد

مدل H:
(هایبرید پارامتر)



$$V_1 = \overset{h_{11}}{h} I_1 + \overset{h_{12}}{h'} V_2$$

$$I_2 = \underset{h_{21}}{h''} I_1 + \underset{h_{22}}{h'''} V_2$$

خروجی‌ها و V_2 و I_1 ورودی‌ها می‌باشد

$$h = \frac{V_1}{I_1}\Big|_{V_2=0}$$

$$h' = \frac{V_1}{V_2}\Big|_{I_1=0}$$

$$h'' = \frac{I_2}{I_1}\Big|_{V_2=0}$$

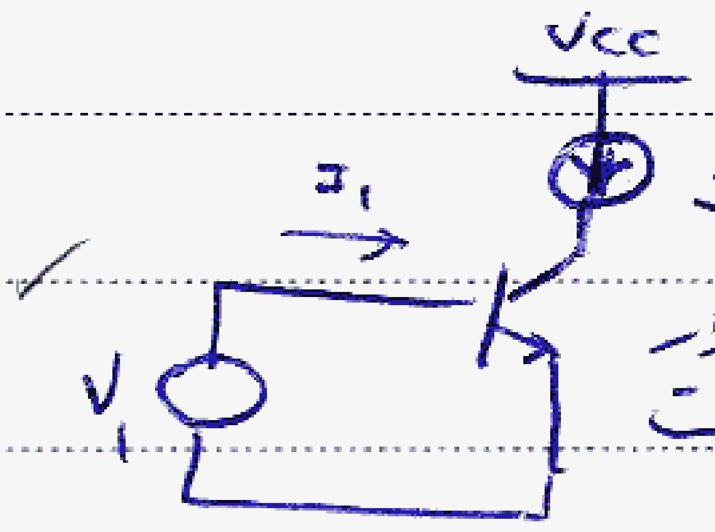
$$h''' = \frac{I_2}{V_2}\Big|_{I_1=0}$$

مدل Z:

$$V_1 = Z_{11} I_1 + Z_{12} I_2$$

$$V_2 = Z_{21} I_1 + Z_{22} I_2$$

$$\boxed{\frac{V_1}{I_1}\Big|_{I_2=0} = Z_{11}}$$



$I_2 = 0$ → در حالت AC مدار باز معادل است

توجه: در حالت ترسیم مدل، مدار در سیگنال کوچک است در حالت AC مدار بررسی قرار می‌گیرد.

P4PCO

Subject:
Year. Month. Date. ( )

$$\begin{cases} I_1 = y_{11} V_1 + y_{12} V_2 \\ I_2 \quad y_{21} V_1 + y_{22} V_2 \end{cases}$$

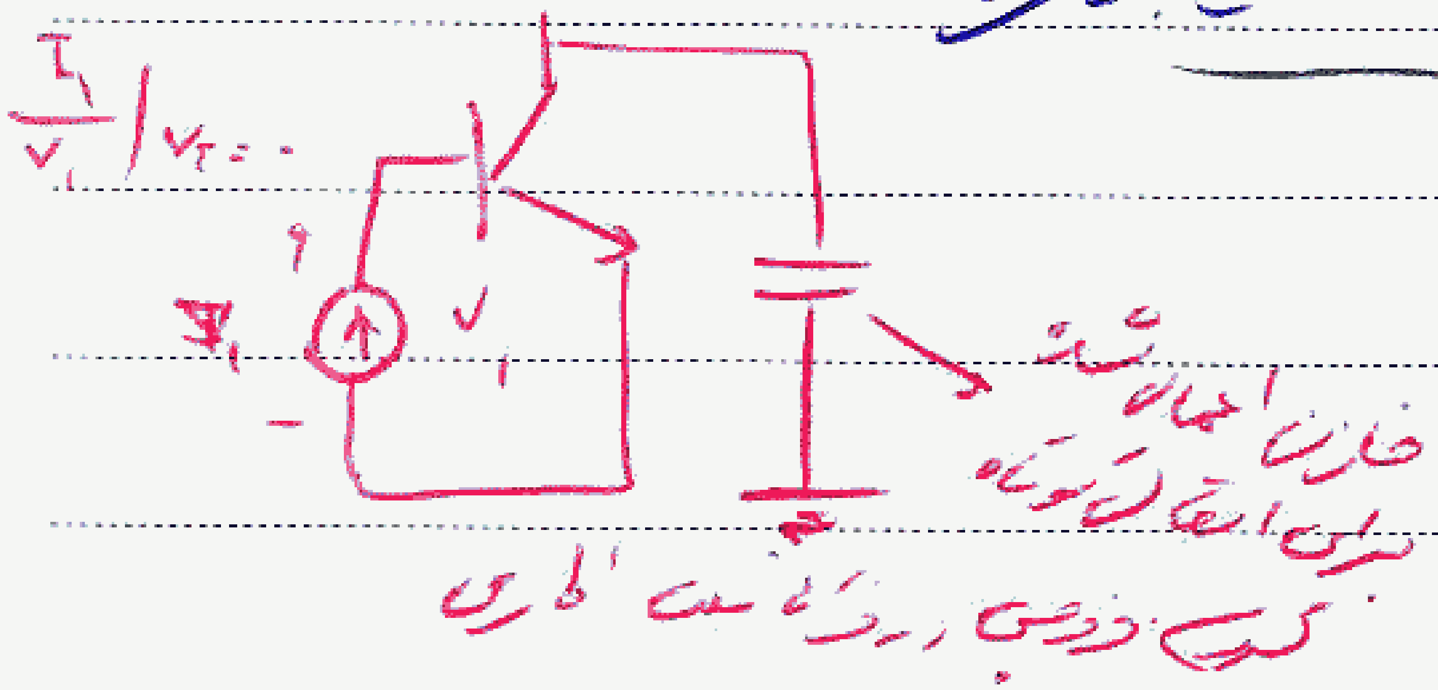
ز ب: در مدل z به دلیل فرکانس بالا خازن‌های پارازیتی قابل اغماض نیستند و اندازه‌گیری‌ها

ی ح به دلیل امپدانس خازن پارازیتی به دقت انجام نمی‌شود

* اما در مدل y در فرکانس‌های بالا حدود 500 MHz استفاده می‌شود به دلیل اینکه

محاسبات با $\frac{I_1}{V_1}\Big|_{V_2=0}$ است و $V_2=0$ را با اتصال کوتاه انجام می‌دهیم و اتصال کوتاه را راحت‌تر

با اعمال یک خازن بزرگ در فرکانس‌های بالا اتصال کوتاه است ایجاد کرد.


$\frac{I_1}{V_1}\Big|_{V_2=0}$
+
I_1
V_1
−
خازن اعمال شده برای اتصال کوتاه
کمی بزرگتر از فرکانس کاری

* از مدل y در فرکانس‌های کاری حدود 500 MHz هم استفاده می‌شود و از مدل h به دلیل عدم دقت در حدود 1 kHz استفاده می‌شود.

* نکته:

← در فرکانس‌های بالا در حدود GHz به دلیل تشعشع دیگر جریان نداریم و کمیت موج داریم

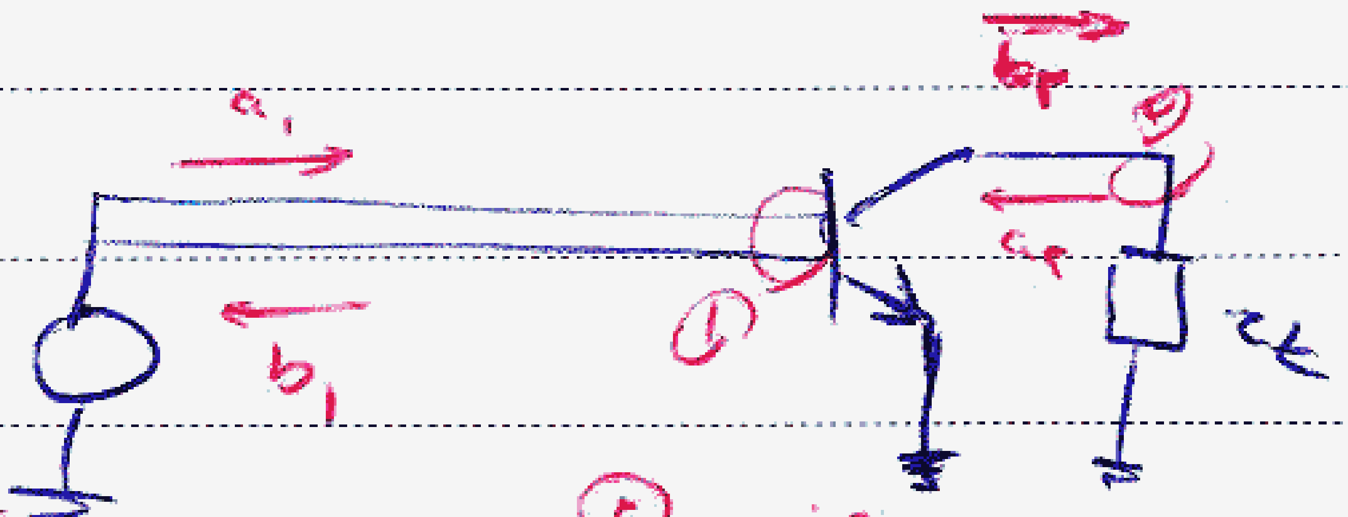
اگر تطبیق امپدانس رخ دهد موج رفته دیگر باز نمی‌گردد یک قسمت به خاطر مقاومت

مدار تضعیف می‌شود. در صورت عدم تطبیق موج قسمتی باز می‌گردد که باعث

کمتری به ورودی ترانزیستور می‌رسد.

بنابراین در ترانزیستورهای GaAs برای محاسبه پارامترها از مدل scattering بهره می‌بریم (گسترده)

به عنوان مثال داریم : در ترانزیستورها به دلیل دو جهت انتشاری سیگنال‌ها را از جمله پارامترهای [illegible]



بهره ببریم

① ناشی از عدم تطبیق در

② ناشی از عدم تطبیق در

① نشان matching خوب ترانزیستور

② matching بین بار و ترانزیستور می‌باشد

$$b_1 = S_{11}a_1 + S_{12}a_2$$

$$b_2 = S_{21}a_1 + S_{22}a_2$$

سیگنال های ناشی از عدم تطبیق در مقابل خطا ترانزیستور $(S_{21}a_1)$

سیگنال های ناشی از عدم تطبیق بار و ورودی ترانزیستور

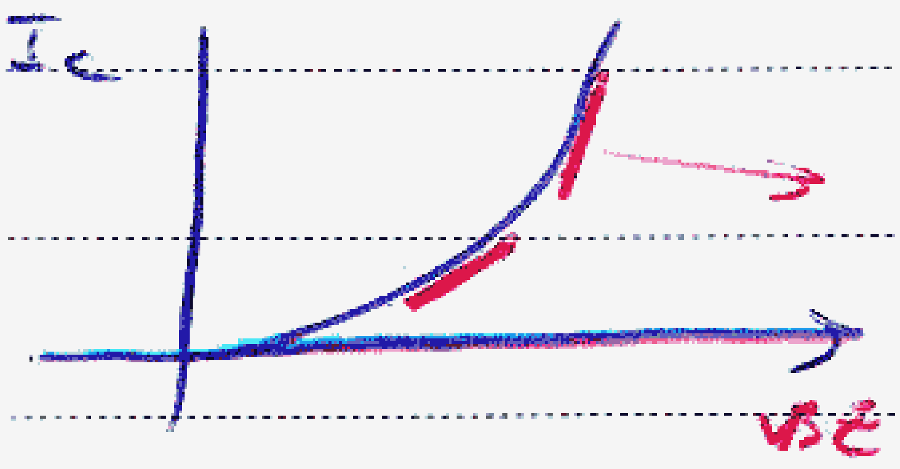
+ در مدل S به راحتی از ترکیب‌های خطی‌شان (سیگنال رفت و برگشت) رابطه آورده با ارتباط‌ها S را بدست آورد. سپس از بدست آوردن مدل S حتما از بقیه مدل‌ها برای تحلیل استفاده کرد

جلسه دوم :

در هترو ترانزیستور HBT دوپ E و C بسیار بیشتر از دوپ B می‌باشد به دلیل dopping بالای E

یک مقاومت کوچک دارد که مقاومت آن را صرف نظر کنیم در حالت فعال دیود EB بایاس مستقیم است

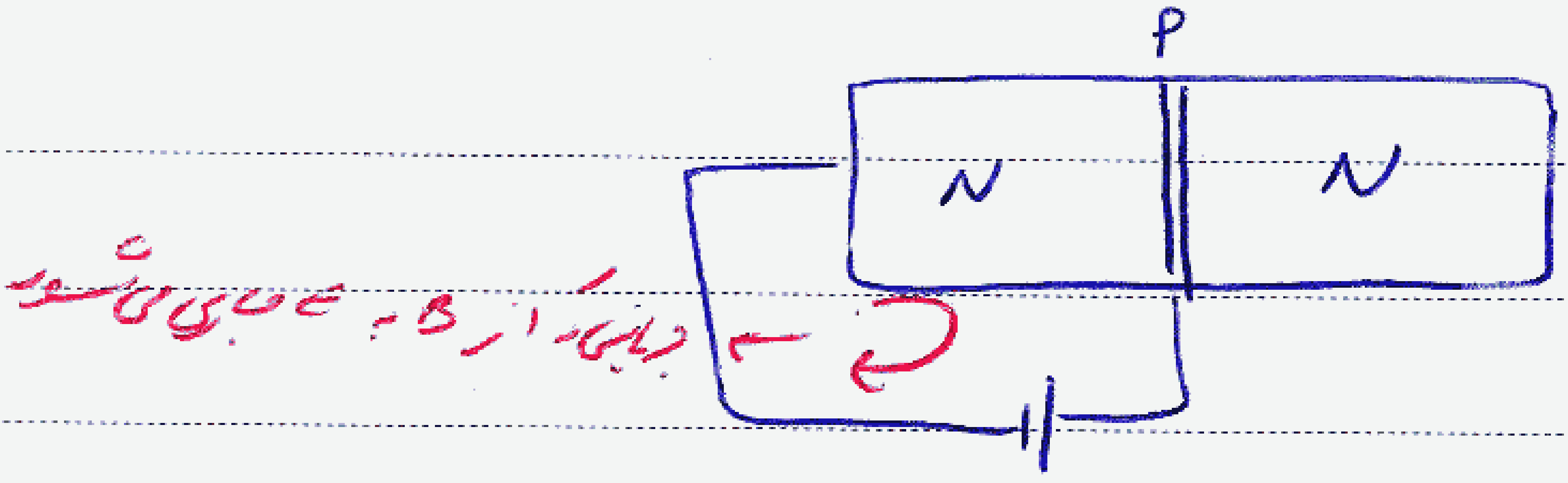
و مثل یک دیود بایاس مستقیم است که یک مقاومت مانند مدل دیود مدل می‌شود این مقاومت



$$I_C = I_S e^{\frac{V_{BE}}{nV_T}}$$

یک مقاومت دینامیکی می‌باشد

$$r_d = r_{BE} = r_\pi = \left(\frac{\partial I_C}{\partial V_{BE}}\right)^{-1}$$



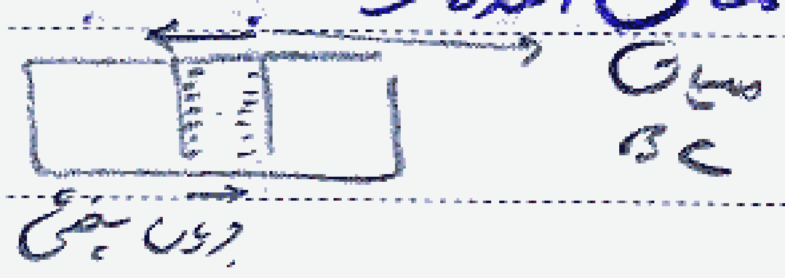
← جابجایی از B به E جابجا می‌شود

در حالت عادی جریان بیس جدی نیست؛ پهنای B کوچک و هدایت بیس زیاد است، مقاومت ۵۷۴

در نظر نمی‌گیریم. در مدل به دلیل حرکت الکترون‌های بیس به C وجود دارد بنابراین دیود EB را که

مقاومت r_π مدل می‌شود و به دلیل پهنای کم بیس و طول آن تقریباً تمام حرکت الکترون‌ها از

بسمت C جریان بیس رخ نمی‌دهد که با α مدل می‌شود. الکترون‌های آمده از E به B به دلیل پهنای



کم بیس جریان پخش رخ می‌دهد و الکترون بطرف مرز دیود معکوس BC می‌رسد. به دلیل میدان

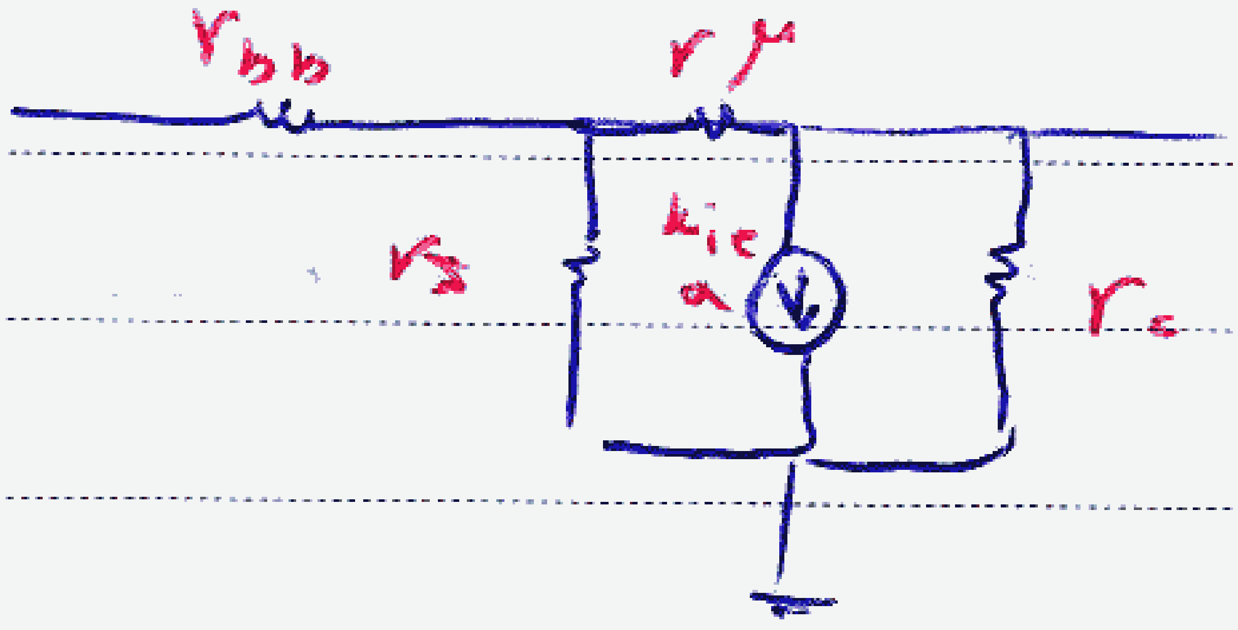
قوی ناحیه‌ی تهی پیوند BC به طرف C کشیده می‌شود و یک جریان i_c ایجاد می‌شود بنابراین i_e

الکترون به جمع رسیده به دلیل بایاس مستقیم و BC به دلیل بایاس معکوس الکترون‌های بیس را به C می‌کشاند

و دیود معکوس CE را هم با r_o نمایش می‌دهیم. دیود معکوس BC را هم باید با یک مقاومت بزرگ

r_μ در نظر می‌گیریم و حدود ۱۲M می‌باشد. $r_{bb'}$ حدود ۵۰ تا ۵۰۰ اهم می‌باشد

* مدل توضیح داده شده:



Subject :
Year .   Month .   Date .   ( )

در حالت فرکانس بالا خازن پارازیتی C_π که تقریباً بزرگتر از C_μ می‌باشد به این دلیل

تحریک BE ایجاد می‌شود چون BE در بایاس مستقیم است عرض ناحیه تهی کم و خازن بزرگ دارد

توجه: خازن C_π معادل دو خازن C_j خازن ناشی از پیوند BE و خازن C_d می‌باشد

خازن C_d: در ناحیه بیس حامل‌ها از امیتر به بیس BE تا BC حرکت (اقلیت) حامل‌های اقلیت و در نتیجه

ناحیه بیس باردار می‌شود از بار منفی در نتیجه بیس مثل یک مخزن بار عمل می‌شود که این خازن

را با C_d نمایش می‌دهند که مقدار آن بیشتر از C_j می‌باشد

$C_\pi = C_j + C_d$ مثال عددی → $C_\pi = 50p$ $C_d = 44p$ $C_j = 6p$

توجه: با افزایش فرکانس امپدانس خازن بیس کم می‌شود و مقدار امپدانس کمتر می‌شود و C_d کاهش می‌یابد
ناشی از C_π به دلیل کاهش X_c

تا جریان نشتی کم می‌شود و V_π زیاد می‌شود در نتیجه جریان $g_m V_\pi$ زیاد می‌شود

و بهره کلی ترانزیستور زیاد می‌شود

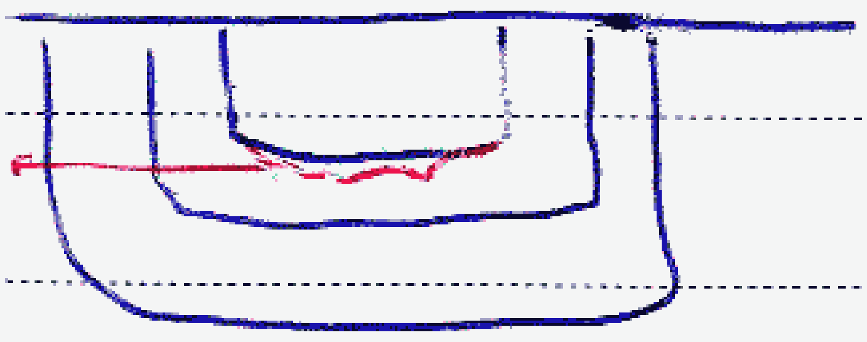
توجه: در ترانزیستورهای فرکانس بالا باید تا حد امکان C_π را کم نمود در نتیجه باید عرض بیس

را کم نمود تا C_d کم شود و به این خاطر باید عمق نفوذ E و ناخالصی آن کنترل شود تا به بیس

نرسد و ترانزیستور نسوزد که این موضوع باعث گران شدن ترانزیستور می‌شود.

PAPCO

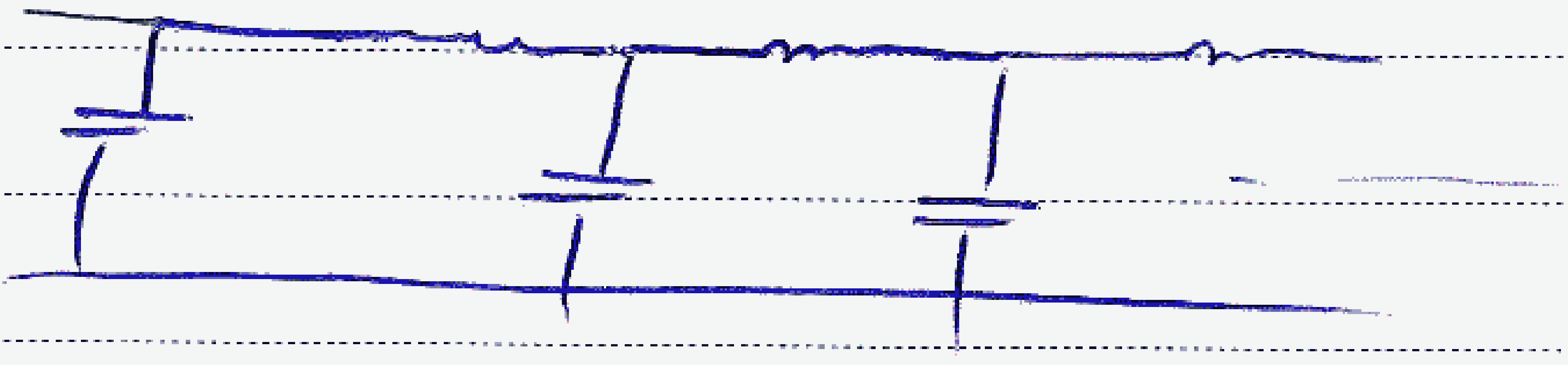
به دلیل کارهایی به ت C دقیق نیست، ایدئالی
این شود تا به B نرسد و ترکیب بیشتر شود از طرفی
باید W کم شود تا ... کم شود ... کم شود و مساحت
زیاد شود سطح بالا شود تا جریان نشتی کم شود



ج: تفاوت r_b و خازن [illegible] در یک مسافت روی خازن distributed اعمال باشد که
باید با مدل خط انتقال در نظر گرفته شود در واقع بیس از ∞ c و R ساخته می‌شود (یک جا) خواهیم

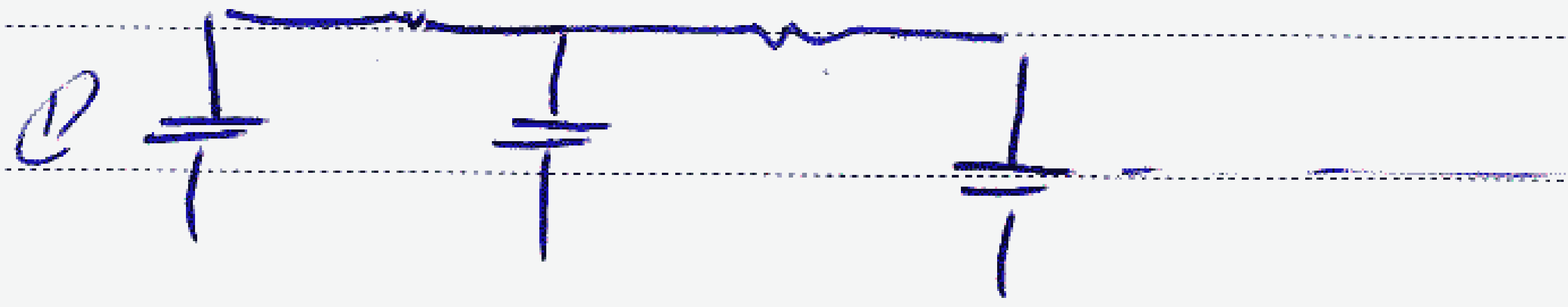
تمرین (دوتکه): حالت گسترده را در نظر بگیرید با دو خازن که تفاوت دارد

مدل خط انتقال:

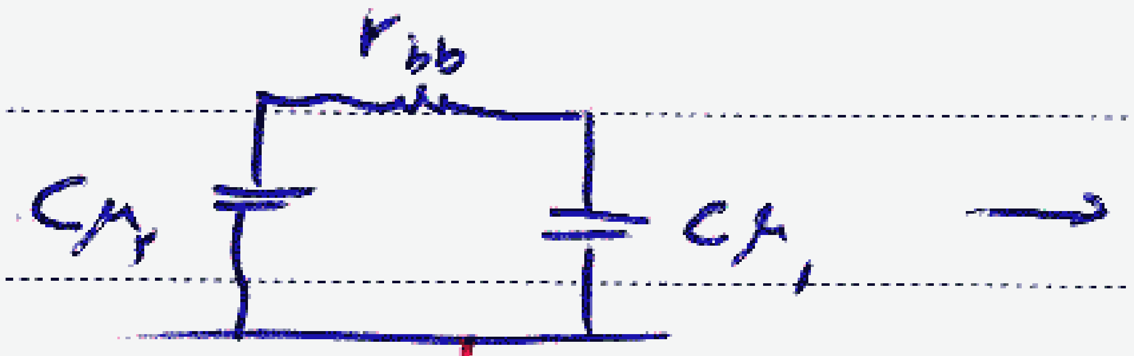


مدل بیس

الف) گسترده

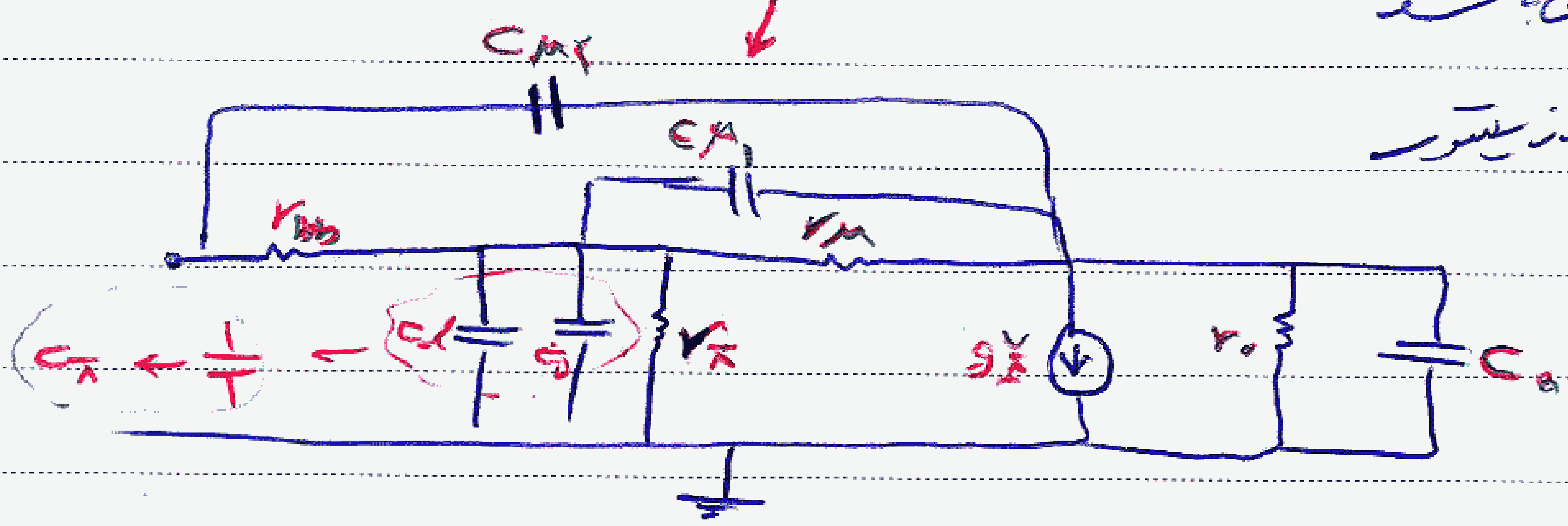


① ≡ معادل مدل گسترده ای بیس



معادل حالت گسترده بیس می‌باشد

مدل کلی ترانزیستور

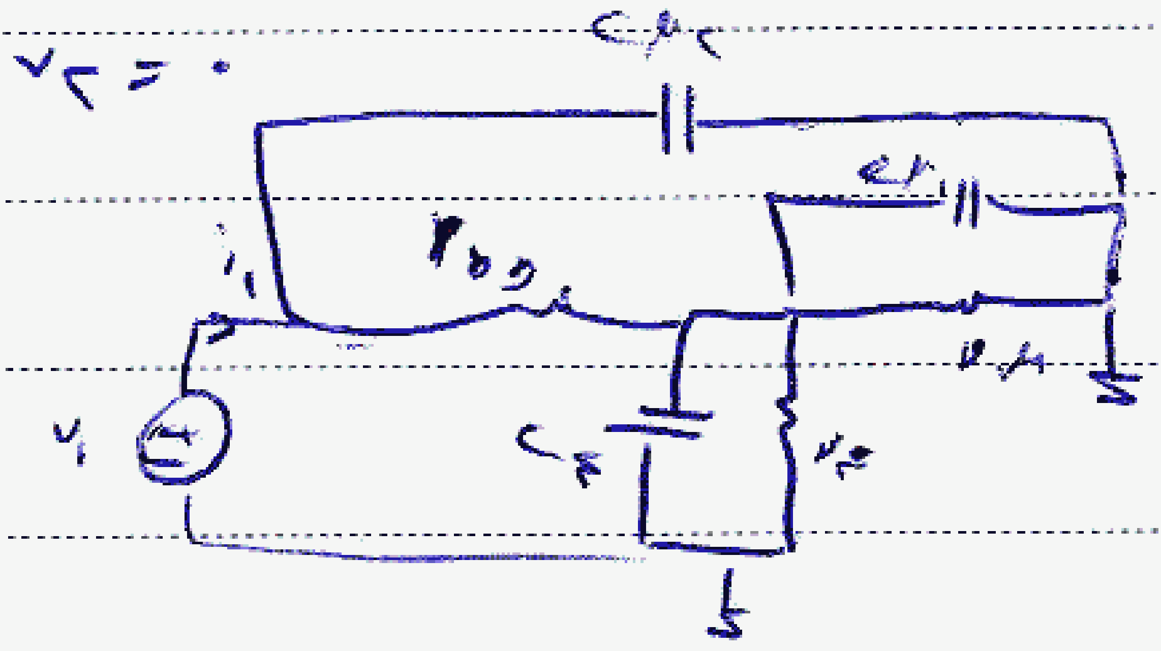


Subject:
Year. Month. Date. ( )

توجه:

* ترکیب سازنده پارامترهای y یا z را می‌دهند تا از روی آن با مقایسه ۹ معادله و ۹ مجهول مقادیر را بدست آورد. به عنوان مثال:

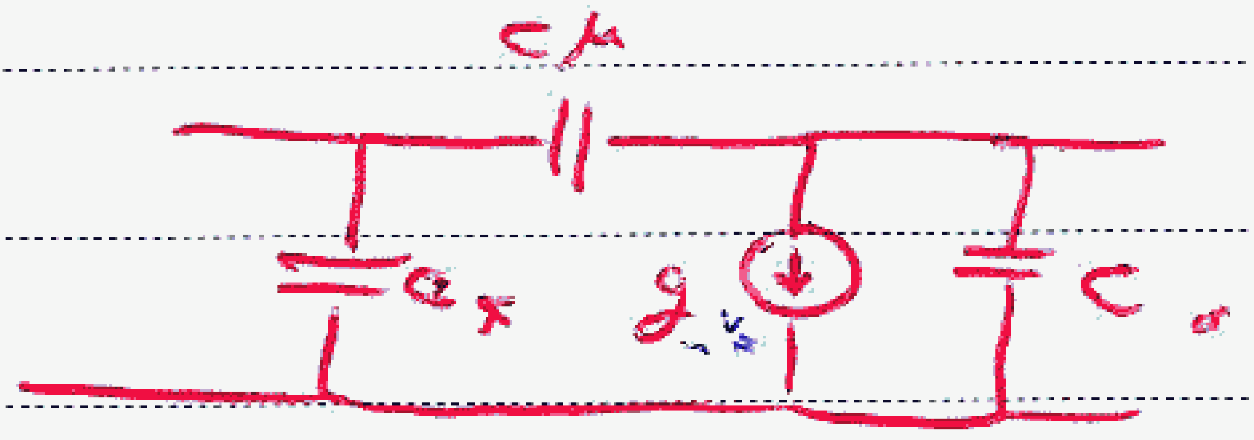
$y_{11} = \frac{i_1}{v_1}\Big|_{v_2=0} \equiv$



و پارامترها را بدست آوردیم.

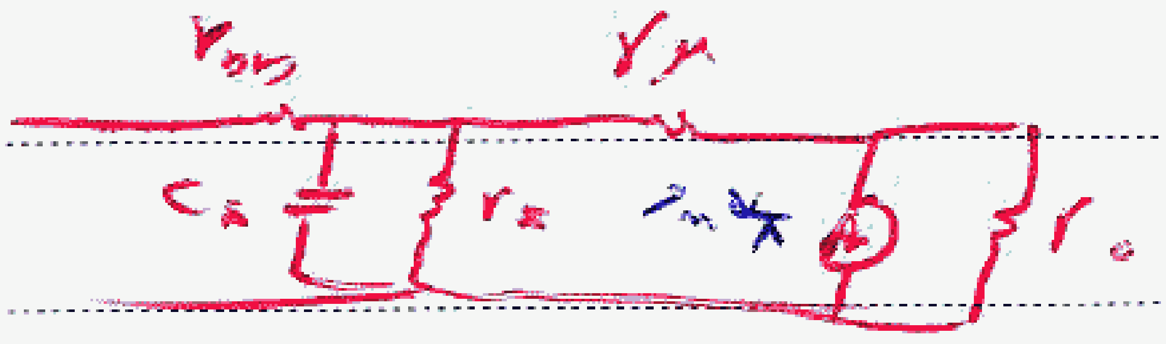
توجه: در موازی شدن دو چیز اگر یکی حدود ۱۰ برابر دیگری باشد (مثلاً) از بزرگتر صرف نظر کرد. بنابراین اگر در فرکانس بالا در نظر بگیریم (C) در مدل $\ll r_\pi$ ها موازی باشند ترکیب موازی آن‌ها به صورت خازن‌ها باقی می‌ماند و مدل ساده می‌شود به دلیل حذف R‌ها و با ۴ معادله و ۴ مجهول (به جای ۹) پارامترها را بدست آورد.

if $r_\pi \gg \frac{10}{C_\pi \omega}$



مدل فرکانس بالا

if $r_\pi \ll \frac{10}{C_\pi \omega}$

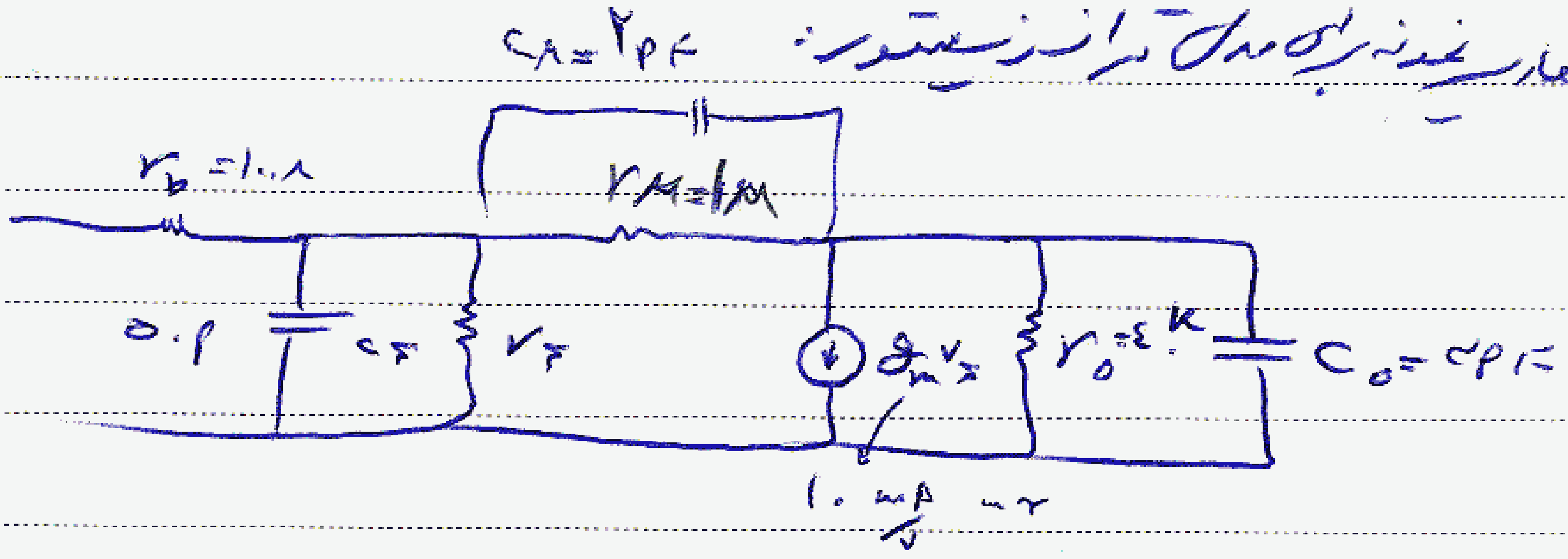


مدل فرکانس پایین

* در فرکانس‌های پایین: C_π خیلی بزرگ است، مقدار آن تا الان و صرف نظر کردن نیست. ولی اگر ذکر کنند خیلی پایین باشد می‌توان از C_π هم در ترکیب موازی صرف نظر نمود.
(مثل DC)

Subject:
Year.　Month.　Date.　( )

* مقادیر نمونه برای مدل ترانزیستور:



$C_\mu = 2pF$
$r_b = 100\Omega$
$r_\mu = 1M$
$5pF$
C_π
r_π
$g_m v_\pi$
$r_o = 4K$
$C_o = 3pF$
$10\,\frac{mA}{V}$
mA

حل مسئله رسیدن به مدار معادل برای:

توجه:

برای حل مسائل باید رنج فرکانسی در نظر گرفت و در آن حالت مدل کلی) از ساده‌سازی استفاده کرد و برخی از پارامترها را حذف نمود و حل کرد.

نکته:

← ابتدا) مثال فرکانسی را تعیین کنید که از r_μ صرف‌نظر کنیم در مقابل r_μ:

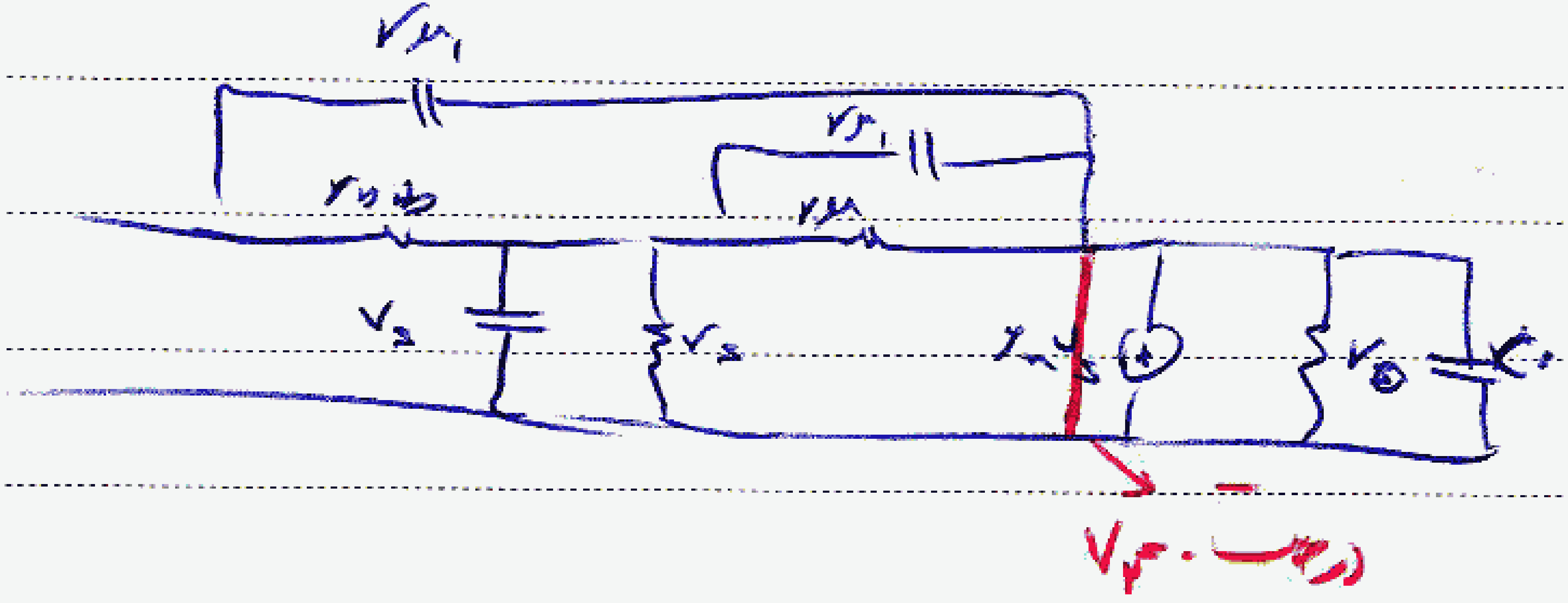
$$r_\mu \geq \frac{10}{C_\mu \omega}$$

$$r_\mu \geq \frac{10}{2\pi f \times 10^{-12}} \Rightarrow f \geq \frac{10}{2\times 2\times 10^{6}\times 10^{-12}} = 2{,}5\,MHz$$

$$10\,r_\mu \leq \frac{1}{C_\mu \omega} \Rightarrow f < 25\,kHz$$

← در فرکانس بین $2{,}5\,MHz$ و $25\,kHz$ باید پارامترها را در نظر گرفت

در ضمن ... در زیر رنج پیشین از فرکانس استفاده کنیم حالا داریم

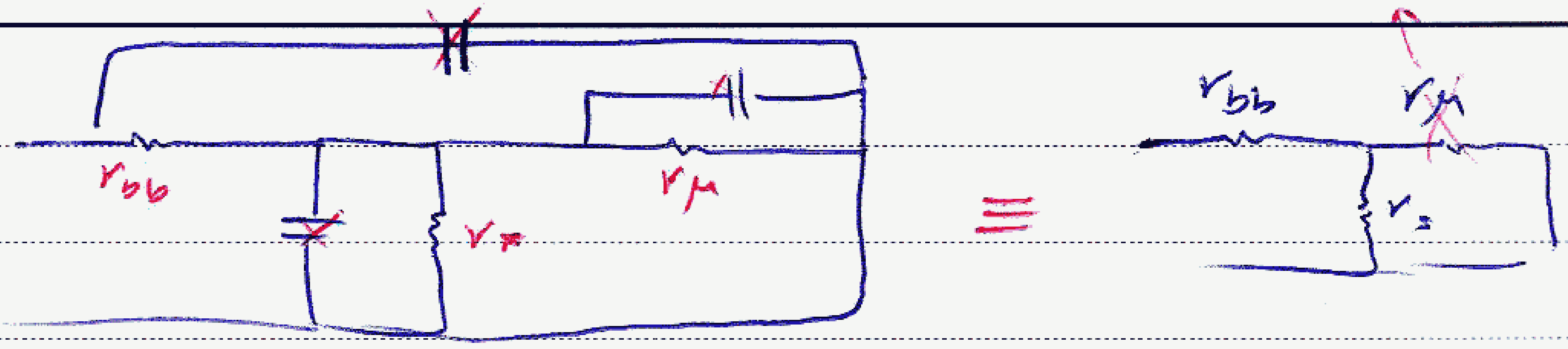


r_{μ}
r_{π}
r_b
r_{μ}
v_π
r_π
$g_m v_\pi$
r_o
C_o
$V_\pi = 0$ درست

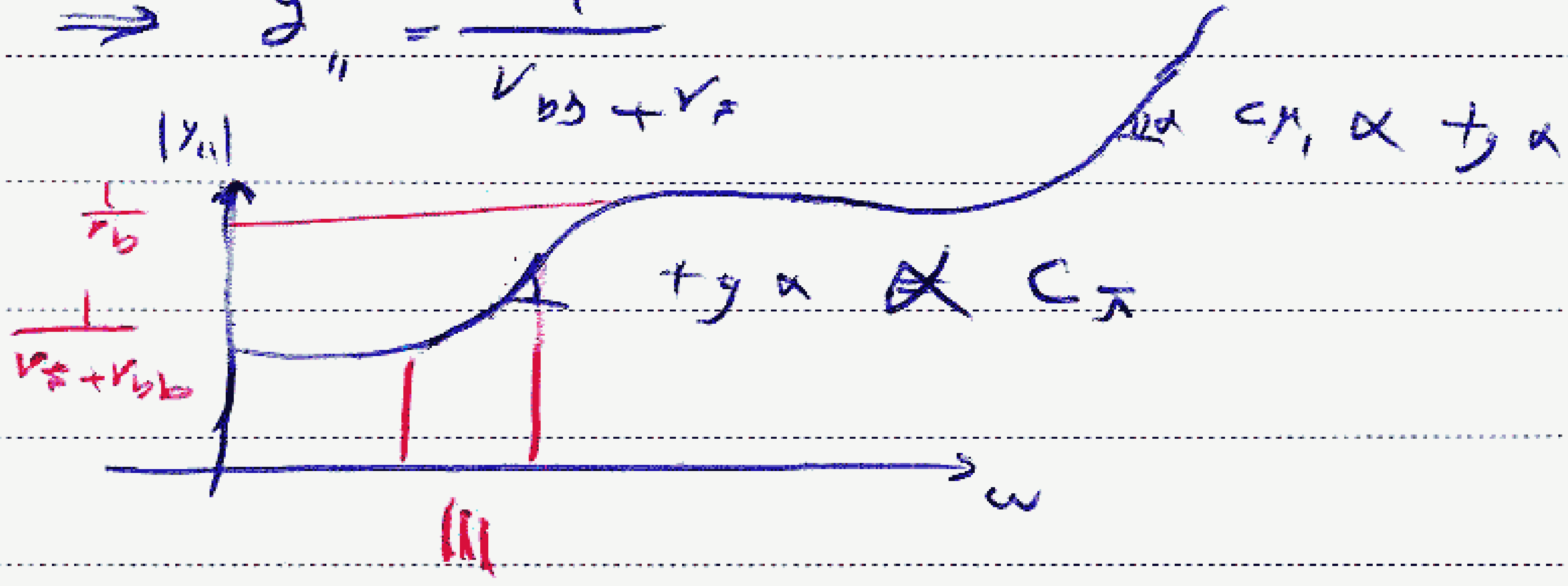
Subject:
Year. Month. Date. ( )

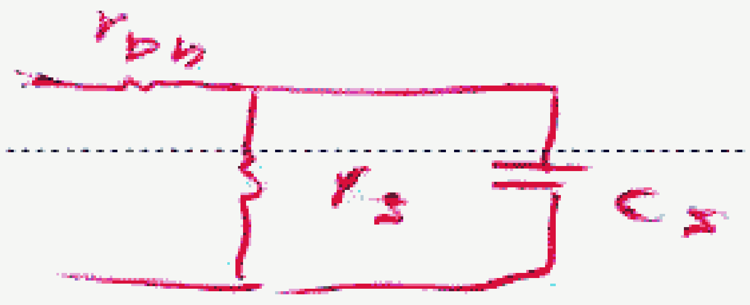
چون حدود ۱۰۰ بزرگ باشد

فرکانس صفر



$$\rightarrow y_{11} = \frac{1}{r_{bb} + r_\pi}$$





← در فرکانس بالا C_π که موازی با r_π باشد وارد می‌شود و معادل موازی کم می‌شود و معکوس آن که y_{11} باشد زیاد می‌شود

امپدانس C عملاً صفر و اتصال کوتاه می‌شود

* مدل ریاضی دارای پارامترهای کمتری می‌باشد نسبت به مدل فیزیکی ولی در مدل فیزیکی ۹ پارامتر گیری سخت‌تر می‌باشد

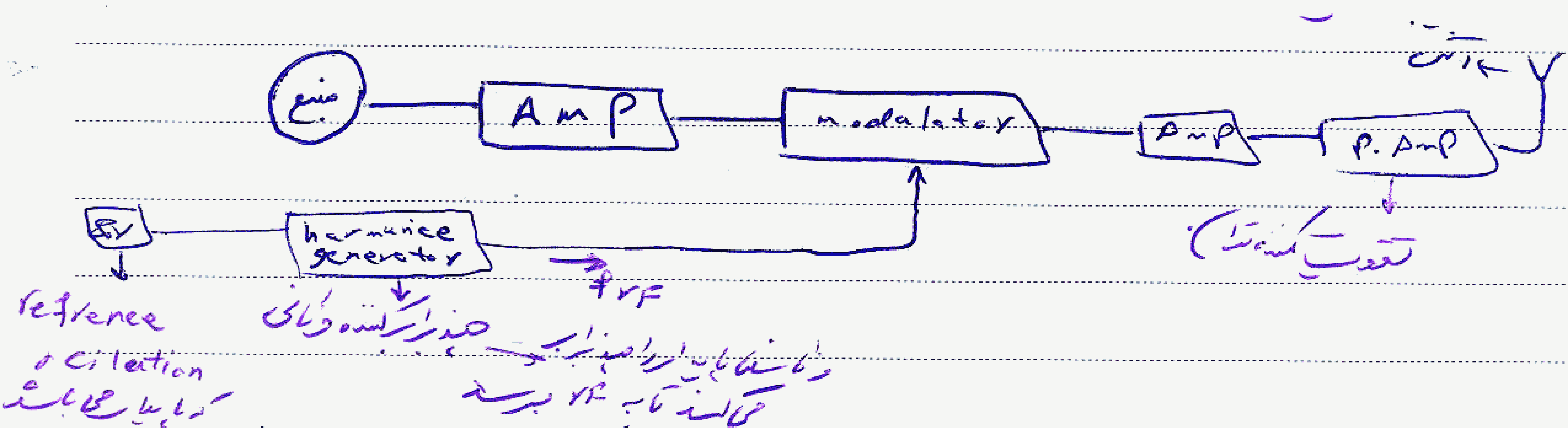
توجه: باید دقت شود که پارامترهای مدل ریاضی (y و z و h) تابع فرکانس می‌باشند

بنابراین اگر ما بخواهیم فرکانس تغییر دهیم، لزومی ندارد در پارامترها فرکانس را هم چک کنیم

بنابراین اگر ما بخواهیم برای یک بازه‌ی فرکانسی مثل ۲۷۵ — ۶۲۹ بخواهیم پارامترها را در چند فرکانس بیابیم با خطای کم و با فرض ثابت پارامترها را به‌دست می‌آوریم.

* بنابراین مدل‌های ریاضی ساده‌تر است ولی تابع فرکانس هستند ولی مدل‌های فیزیکی مستقل از فرکانس نمی‌باشد بنابراین مفیدتر می‌باشند برای طراحی راحت‌تر استفاده می‌شود.

بلوک‌های کلی سیستم مخابراتی فرستنده:


منبع
Amp
modulator
Amp
P. Amp
آنتن
osc
harmonice generator
f_{RF}
تقویت کننده توان
refrence oscillation که پایدار می‌باشد
چند برابر کننده ولتاژ
فرکانس‌ها را چند برابر می‌کند تا به RF برسد

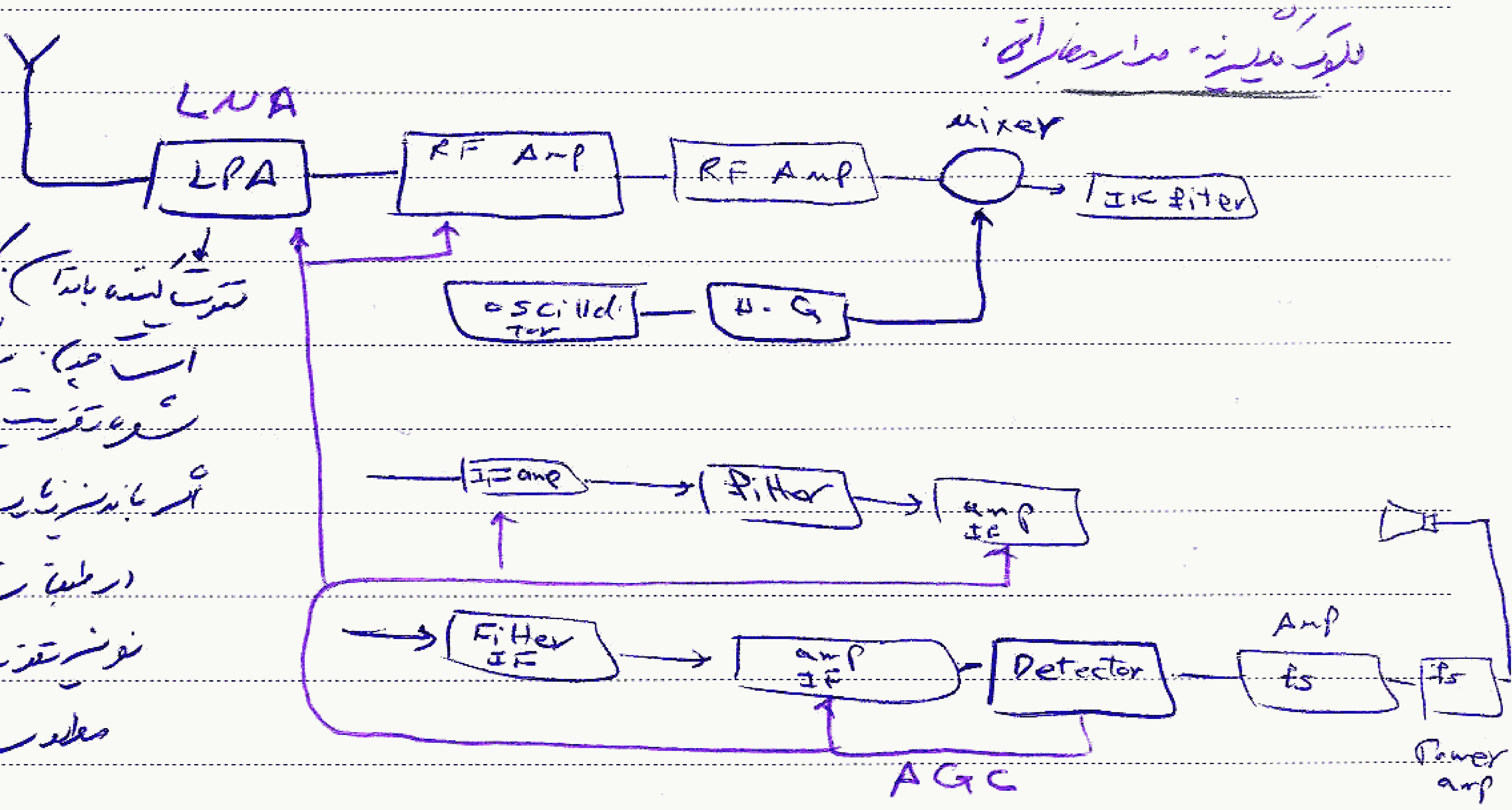
modulator: برای این کار می‌باشد که طول آنتن زیاد نشود (چون اگر فرکانس‌ها در حد KHz باشد طول آنتن که $\frac{\lambda}{4}$ است خیلی زیاد می‌باشد پس توسط سیگنال حامل به باندهای بالا برده می‌شود و طول آنتن که متناسب با $\frac{\lambda}{4}$ می‌باشد کم می‌شود

نکته: فرکانس حامل باید پایدار باشد تا ارسال به درستی انجام شود به این منظور برای نوسان حامل از کریستال‌های فرکانس بالا استفاده می‌شود.

توجه: در مدارات خوب AGC نیز وجود دارد که باعث می‌شود مانع از اشباع خروجی شود و gain را کنترل می‌کند.

نکته: در فرستنده مشکل نویز وجود ندارد چون سیگنال ورودی خیلی ضعیف نیست

بلوک گیرنده مدار مخابراتی:


LNA
LPA
RF Amp
RF Amp
mixer
IF filter
oscillator
H.G
IF amp
Filter
amp IF
Filter IF
amp IF
Detector
Amp
fs
fs
Power amp
AGC

تقویت کننده باید) کم و کم نویز
است چون سیگنال گرفته
شده تقویت می‌شود
اگر با نویز باشد
در طبقات بعدی
نویز تقویت شده و خروجی
مطلوب را نمی‌دهد

توجه: تقویت کننده طبقه اول باید طوری طراحی شود که کم نویز شدن عامل را با Te یا NF

Te: دمای معادل نویز NF: نویز فیگر چون توجه زیادی به نویز داشته باشیم مشکل است

طبقه اول بهره زیادی نداشته باشد ولی تمام آنکه باید بیشتر باشد چون اگر اینکه کم‌تر باشد تضعیف داریم و
سیگنال در لابلای نویز گم می‌شود

RF Amp: اهمیت اصلی بهره می‌باشد که بهره زیادی داشته باشد و نیز بالا به نویز هم داریم

که NF ما زیاد نشود.

mixer: سیگنال RF گرفته شده از فرستنده که مدولاسیون و ساره شده بود
و شنا توه

را به یک فرکانس پایینی می‌آوریم بنابراین دو ورودی دارد

Subject:
Year. Month. Date. ( )

یکی از ورودی‌ها RF و دیگری تک فرکانس local می‌باشد به این دلیل local می‌گوییم

که در داخل گیرنده تولید شده است. معمولاً f_{Lo} بیشتر از RF می‌باشد خروجی

mixer فرکانس $f_{Lo}+f_{RF}$ می‌باشد (چون ما می‌خواهیم از حاصل سیگنال دیگر یک تک فرکانس

خروجی mixer از فرکانس RF کمتر شود پس از تغییرات بهره می‌بریم

نکته: معمولاً فیلتر باند میانی (IF) intermediate frequency می‌باشد تا $f_{Lo}+f_{RF}$ را حذف

کند. این تک فرکانس ثابت می‌باشد که تغییر نباید بکند) مثال

F_{IF}

$f_{IF_{AM}} = ٤٥٥\ kHz$

$f_{IF_{FM}} = ١٠/٧\ MHz$

$f_{IF} = ٧٠\ MHz$

سیستم‌های تکرار رادیو

* در واقع ما از f_{RF} سیگنال یک f_{IF} استاندارد

شده است که همیشه ثابت باشد

$f_{IF} = ٤٥\ MHz$
(Television reciever)

بعد از این مرحله که تقویت کننده IF داریم و بعد چندین طبقه IF filter و IF amplifier داریم

در واقع طی این مرحله ما چندین مرحله فرکانس RF را به فرکانس پایین می‌آوریم

نکته: کاری که mixer می‌کند در اصل دی‌مدوله می‌کند ولی آن را باند پایه نمی‌آورد بلکه

f_{RF} را به $f_L \pm f_{RF}$ می‌آورد.

PAPCO

Subject:
Year. Month. Date. ( )

توجه: یک راه این است که در mixer با خود F_{rf} ، mix کنیم و به فرکانس پایین بیاوریم

مشکل آن جا است که در فرکانس پایین تقویت کننده های ما (خستند چون: ۱- امپدانس

خازن های کوپلاژ و بای پس تأثیرگذار می شود و ثانیاً نویز های فلیکر) بیشتری داریم

در فرکانس بالا هم مشکل برای تقویت داریم چون: مثلاً اثر خازن های داخلی ایجاد می شود و

جریان نشتی زیادی شده و نیاز به تقویت کننده گران خواهیم داشت.

← بنابراین به جای تقویت در فرکانس های پایین یا خیلی بالا در فرکانس های میانی

که توسط به دست می آید و توسط فیلترهای IF و تقویت کننده های IF صورت

می گیرد

نکته: در خروجی mixer فرکانس ناخواسته در طبقات زیاد IF برای حذف فرکانس های

می باشد
نا خواسته ایجاد شده و تقویت فرکانس IF صورت می گیرد

نکته: بیشترین طراحی بخش تقویت کننده IF می باشد چون در باند میانی می باشد

خازن ها
و اثر خازن های داخلی و کوپلاژ و بای پس تأثیر ندارد و تقویت اصلی در IF می باشد

Subject:
Year. Month. Date. ( )

نکته: عاملی که در قسمت تقویت کننده‌ها اثرگذار است که رنج فرکانسی تقویت کننده بزرگ نباشد و در یک فرکانس کاری تقویت می‌باشد

+ در detector فرکانس میانی به فرکانس f_s باند پایه تبدیل می‌شود

و در قسمت‌های بعد تقویت کننده‌های فرکانس پایین خواهیم داشت که دامنه‌ی خروجی زیاد باشد مثل تقویت کننده صوتی داریم.

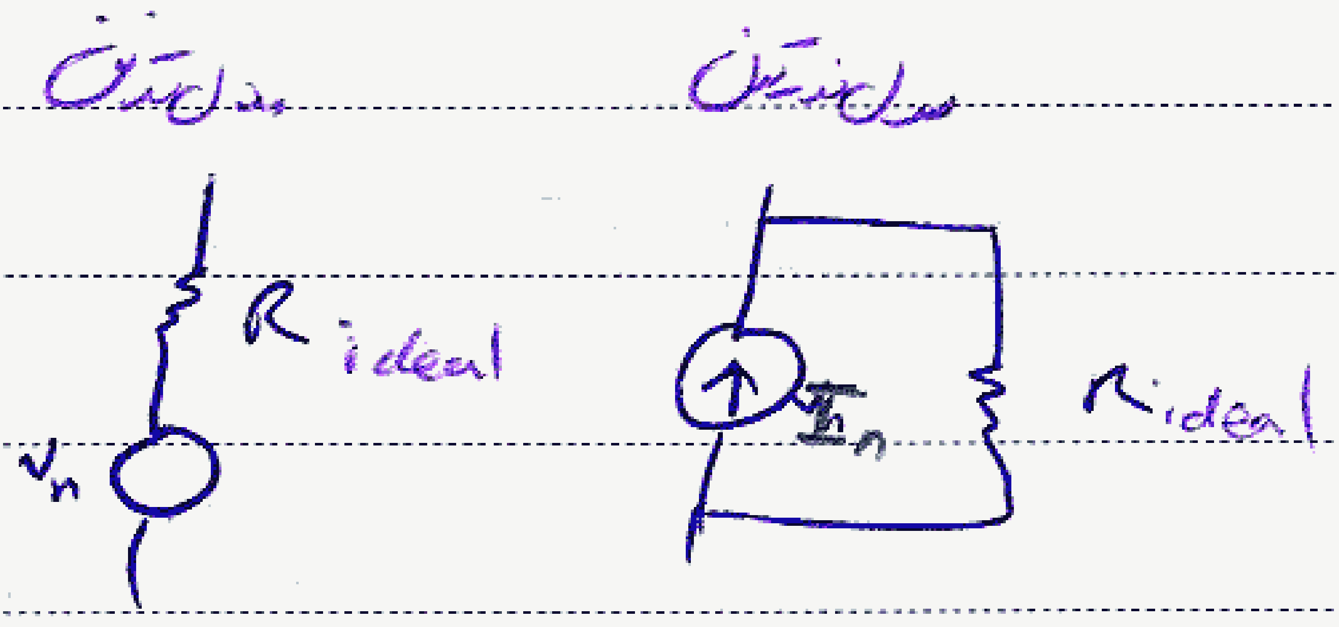
AGC: برای کنترل بهره تقویت کننده‌ها مدار زیر استفاده می‌باشد. اگر فیدبک منفی صورت گیرد یعنی اگر سیگنال گرفته شده قوی باشد تضعیف در تقویت کننده‌ها داریم و اگر سیگنال ضعیف باشد تقویت داریم. این کنترل بهره به صورتی است که تا خروجی گیرنده ثابت بماند.

توجه: چون نویز بیشتر روی دامنه اثر می‌گذارد پس نویز پذیری AM بیشتر از FM است بنابراین بیشتر از FM استفاده می‌کنیم که نویز پذیری کمتر شود ولی رنج کاری FM حدود ۲۰۰kHz است درحالی که رنج AM حدود ۱۰kHz است بنابراین مشکل FM اشغال باند فرکانسی می‌باشد چون مثلاً اگر پهنای باند محدود باشد تعداد کانال‌های FM کم می‌باشد ولی تعداد ایستگاه AM زیادی می‌توان در همان پهنای باند داشت.

نتیجه: AM ← نویز پذیری بالا پهنای باند کم   FM: پهنای باند بالا نویز پذیری کم

منابع نویز: یکی از مهم‌ترین عناصری که نویز ایجاد می‌کند مقاومت می‌باشد

مدل مقاومت :



ثابت بولتزمن

$$v_n^2 = 4kTBR$$

$k = 1.38\times10$ بر حسب کلوین   پهنای باندی که می‌خواهد از مقاومت عبور کند

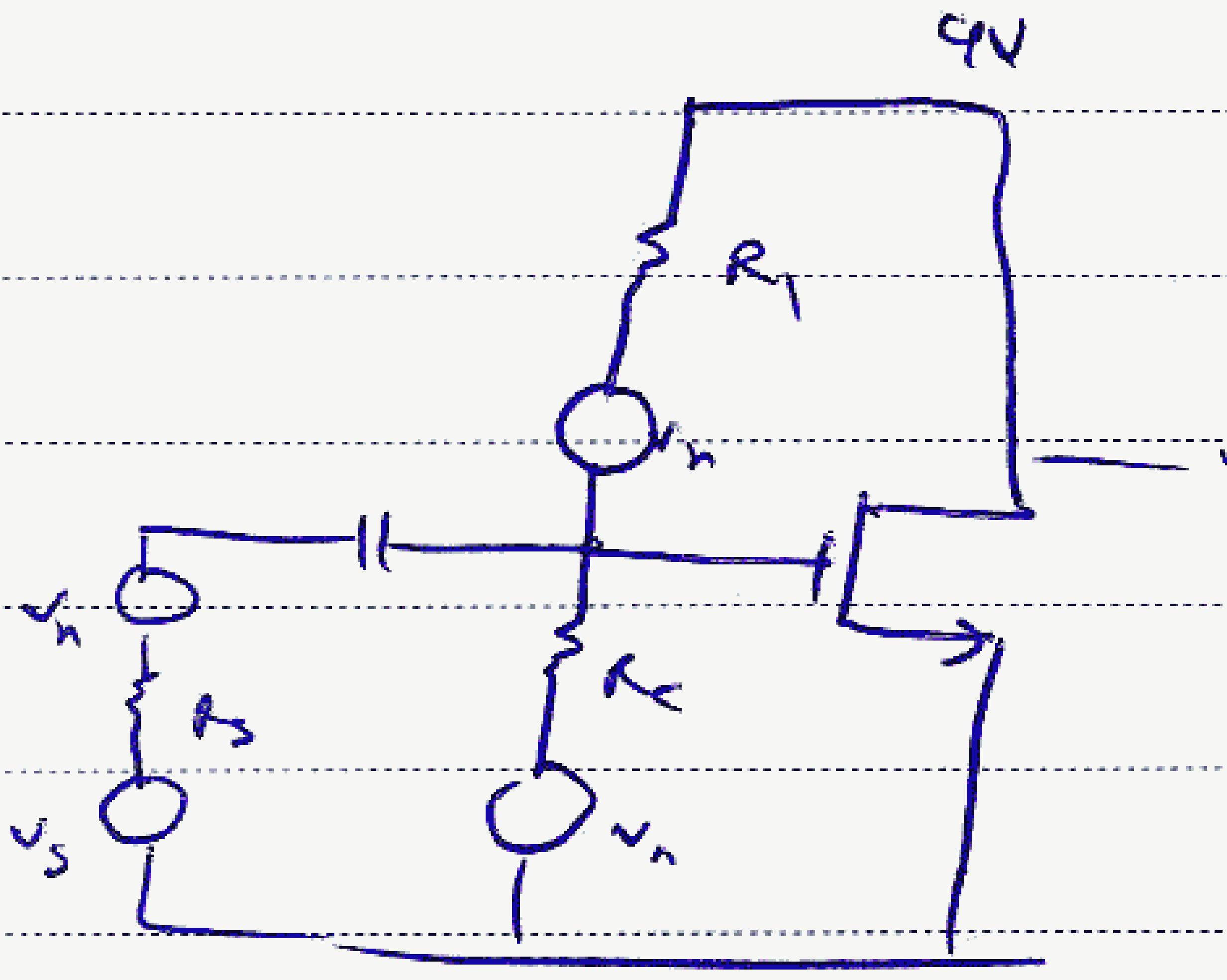
$$I_n^2 = 4kTBG$$

* T : دمای مقاومت که ممکن است با دمای محیط مقاومت تفاوت کند

* مهم (نکته): وابسته به (نکته) ۲ ولتاژ است اگر مقاومت را ۱۰ برابر کنیم توان نویز هم ۱۰ برابر می‌شود

* بنابراین اگر برای بایاس کردن ترانزیستور (بیشتر می‌شود) مقاومت بالا انتخاب شود نویز زیادی ایجاد می‌کند در صورتی

از نقطه نظر تدریجی که نویز عملکرد مدار را مورد تأثیر قرار ندهد



محاسبه‌ی اثر نویز:

با استفاده از جمع آثار V_{o1} و V_{o2} و V_{o3} را

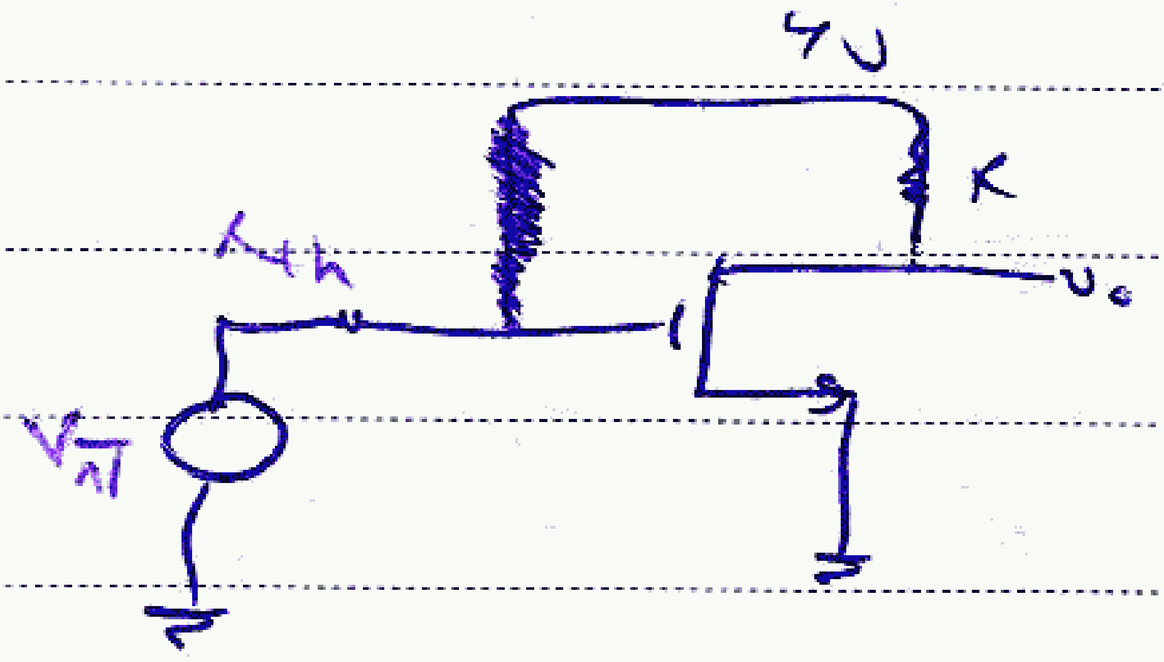
که به ترتیب اثر منبع نویز ①، ② و ③ در خروجی

می‌باشد را بدست آوریم.

$$V_{on} = \sqrt{V_{o1}^2+V_{o2}^2+V_{o3}^2}$$

اثر کل نویز   ← اصل جمع آثار

راه دوم، ابتدا مقاومت تونن را بدست می‌آوریم و بعد از آن V_n را از روی منبع نویز R_{th} بدست می‌آوریم. جواب در هر دو حالت یکی است.



$V_{on} \longrightarrow V_{nT}$ ناشی از اثر می‌باشد

توجه: $V_n^2 = 4kTBR$ B: پهنای باند سیستم می‌باشد

T: دمای مقاومت که ممکن است با محیط متفاوت باشد

نکته: هرچه عرض باند را کم کنیم اثر نویز کاهش می‌یابد و این راه کاهش اثر نویز است

توجه: یکی از راه‌های جلوگیری از اختلال سیستم در فرکانس‌های بالا گذاشتن فیلتر در فرکانس بالا

* راه‌های کاهش اثر نویز:

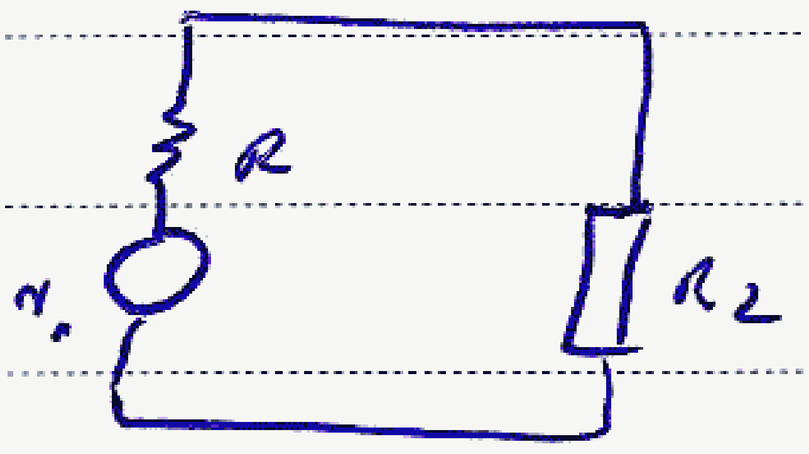
① همچنین می‌توان در سیستم با استفاده از فیلتر مناسب B را کاهش داد و اثر نویز کاهش یابد

② مقاومت‌های بایاس را بیهوده زیاد انتخاب نکنیم تا V_n^2 زیاد نشود. البته با توجه به آن که کوچک انتخاب کنیم جریان کشیده شده زیاد می‌شود و باعث مصرف توان زیادی شود

منابع نویز: ۱- نویز محیطی (نویز ورودی): ناشی از حامل‌های تغییر از فرکانس‌های مورد نظر ما که ناشی از دستگاه‌های محیطی دیگر می‌باشد

۲- نویز ذاتی

نکته: طبق قضیه انتقال توان max داریم اگر $R_L=R$ باشد بیشترین توان به بار می‌رسد



$R_L=R$

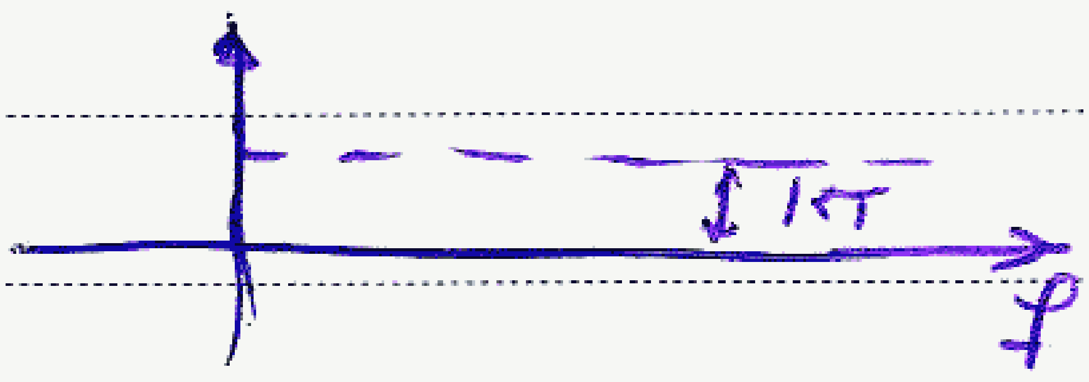
$v_L=\frac{v_n}{2}$

$$P_L=\frac{(\frac{v_n}{2})^2}{R}=\frac{4kTBR}{4}\times\frac{1}{R_L}=\boxed{KTB}$$

↓

(توان انتقالی max غیر زمانه)

تذکر: اگر $B=1$ باشد چگالی توان max (زمانیه) می‌باشد. برابر است با KT یعنی چگالی توان در یک هرتز

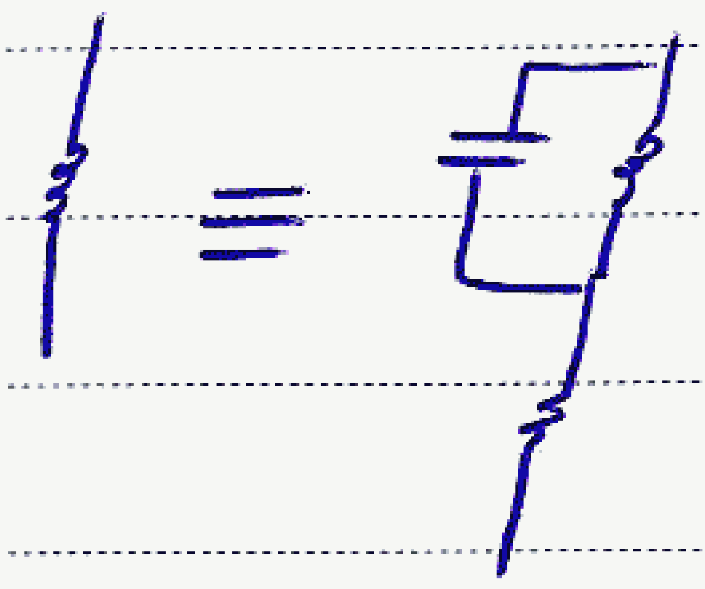


$B=1$ ← KT چگالی توان ورودی به بار می‌باشد در حالت ماکزیمم

تذکر: ممکن است R_L که مقاومت ورودی مدار ما می‌باشد به دلیل خازن‌های موجود در مدار تابع f باشد در آن صورت چون سلف و خازن ایده‌آل منبع تولید نویز نمی‌باشد

قسمت Real مقاومت R_L منبع تولید نویز می‌باشد * در مدل Real (حقیقی) را جایگزین می‌کنیم

به عنوان مثال یک سلف واقعی را می‌توان به صورت زیر مدل کرد



در فرکانس‌های خیلی بالا دو سر سیم‌پیچی
مثل خازن عمل کرده و سلف رفتار خازنی
دارد در فرکانس‌های بالا دارد

* به عبارت دیگر سیم‌پیچ به ازای فرکانس‌های بالا تداخل اثر خازنی یا خازن اثر سلفی داشته باشد

Subject:
Year. Month. Date. ( )

حال اگر فرض کنیم z تا فرکانس های بالا ثابت باشد از تغییرات فرکانسی صرفنظر می کنیم ولی سقف را با یک مقاومت

سری مدل کنیم و از تغییرات آن نمی توان صرفنظر کرد

تذکر: تنها عامل تولید نویز در المان های پسیو مقاومت یا بخش Real یک امپدانس

می باشد

حال ممکن است مقدار Real ما تابع فرکانس باشد بنابراین v_n^2 به صورت انتگرال در

می آید چون R تابع f می باشد (B: پهنای باند بر حسب هرتز)

$$v_n^2 = \int_0^B 4kTR(f)\,df \qquad \boxed{R(f) = \mathrm{Real}(Z(f))}$$

۲- نویز آنتن: نویز آنتن قسمتی از آن ناشی از نویز محیط مثل زمین می باشد یعنی خود

آنتن هم منبع تولید نویز می باشد. چون آنتن ساختارش فلزی ساخته شده باشد و انتهایش یک مقاومت

دارد و باعث تولید نویز می شود. در آنتن های هوشیار (horn) فقط اثر نویزها نویز محیطی است چون

مقاومت کمتری دارد.

* نویز آنتن را با یک مدار نویز نشان می دهند

* مقاومتی که باعث نویز آنتن می شود مقاومت اهمی آن نمی باشد بلکه مقاومت تشعشعی

آنتن می باشد و به فرم زیر ~~[illegible]~~ مدل می شود.

Subject:

Year.　Month.　Date.　( )

مقاومت تشعشعی را با Ra نشان می‌دهیم

$$V_n^2 = 4KT_e B R_a$$

$$T_e = \frac{V_n^2}{4KBR_a}$$

V_n^2: را می‌توان در یک پهنای باند مشخص در فرکانس های مختلف توسط spectrum analyzer بدست آورد و از روی آن دمای معادل نویز را از روی [illegible] معادل نویز بدست آورد.

Ra: مقاومت تشعشعی

+ کاهش دمای معادل نویز و کاهش اثر نویز

میزان نویز آنتن را با اندازه سطح آنتن قطر A↑ افزایش R اهمی کاهش می‌یابد کاهش دارد و کاری به دلیل حضور Ra مقاومت اهمی نیست ولی در ذات V_n^2 مقاومت اهمی تاثیر ندارد می‌باشد.

محاسبه نویز محیط: ابتدا نویز هر کدام خروجی را بدون آنتن و با وصل کردن بار در محیط بدون نویز و یک بار در محیط با نویز طبق رابطه زیر V_{ns}^2 بدست می‌آید.

V_{nT}: نویز آنتن در محیطی که بدون وصل به بار　　$V_{nT}^2 = V_{ns}^2 + V_{na}^2$

V_{na}: 〃 = 〃 غیر نویزی = = 〃

V_{ns}^2: نویز محیط

تذکر: $V_n^2 = 4KTBR$ برای محیط به V_n^2 ← $V_n^2 = 4KT_e B R_a$ که T_e آید

مقاومت اهمی　دمای محیط　داریم　مقاومت تشعشعی　دمای معادل نویز

P4PCO

تذکر: منابع اصلی نویز در یک مدار غیر از مقاومت‌های بایاس دیودها و ترانزیستورهای مدار می‌باشد

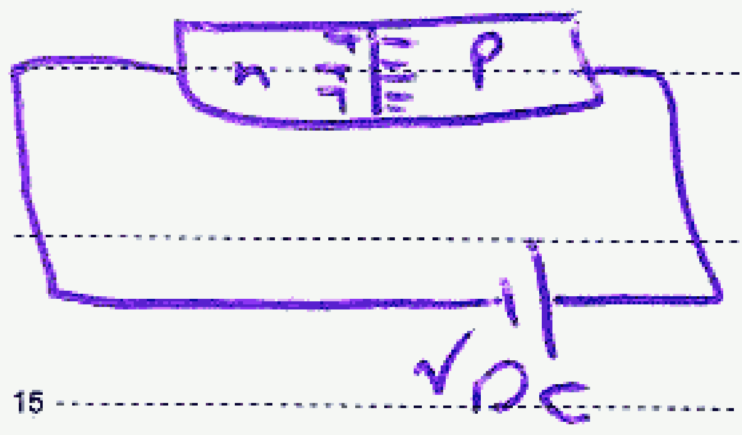
که به عنوان اکتیو نامیده می‌شوند.

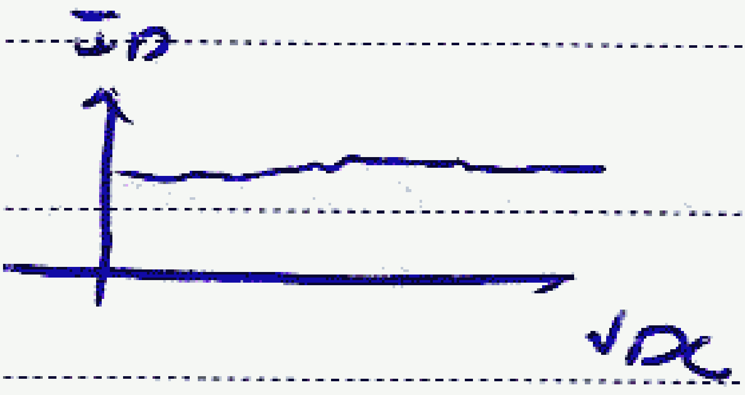
دیود: در دیود یک پیوند n-p داریم که یک سد پتانسیل می‌باشد. اما وقتی که بایاس مستقیم

می‌کنیم الکترون‌های n دارای انرژی می‌شوند که ممکن است از سد پتانسیل رد شده یا نشوند یعنی این

پدیده‌ی random است یا بایاس مستقیم همچنین ممکن است انرژی به اتم‌های محل پیوند خورده و

و مانع عبور از سد شود که باز هم پدیده‌ای می‌شود. در واقع ما به دیود ولتاژ DC وصل کردیم ولی یک





جریان AC کوچک هم داریم.

* اگر دیود در جهت مستقیم بایاس شود:

① $i_n^2 = 2qI_{DC}B$ → نویز ترقه‌ای

(نویز ترقه‌ای)

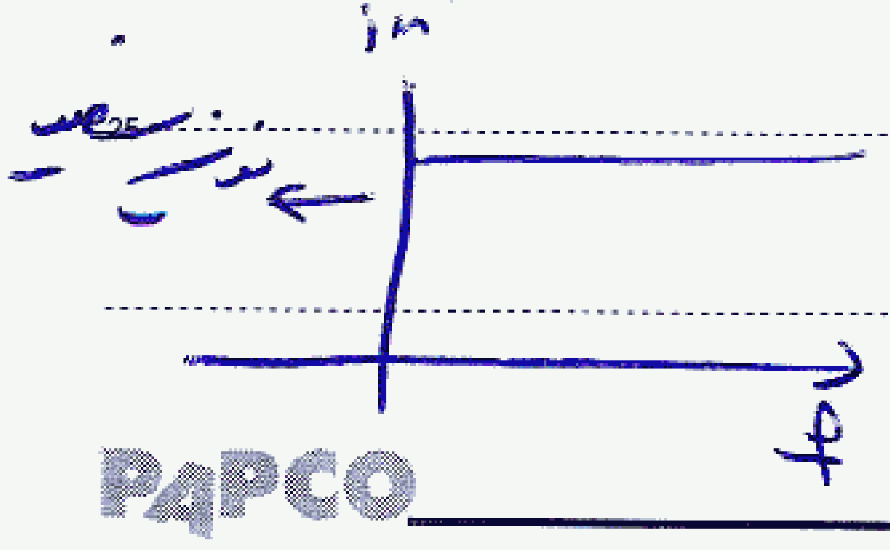
تعداد الکترون‌ها و حفره‌های عبوری از ترمینال‌ها جریان را تشکیل می‌دهد به دلیل برخورد به ناخالص در محل پیوند

② عبور از پیوند کنند یک رفتار Random ایجاد می‌شود که به آن‌ها نویز POP corn یا نویز جرقه‌ای می‌گوییم.

این نویز متناسب با $\frac{1}{f}$ است که ممکن است در شرایطی تابع $\frac{1}{f^2}$ شود یا بالاتر f

تقریباً

اگر این نویز را مشخص کنیم به روی دو نویز غالب i_n^2 می‌باشد

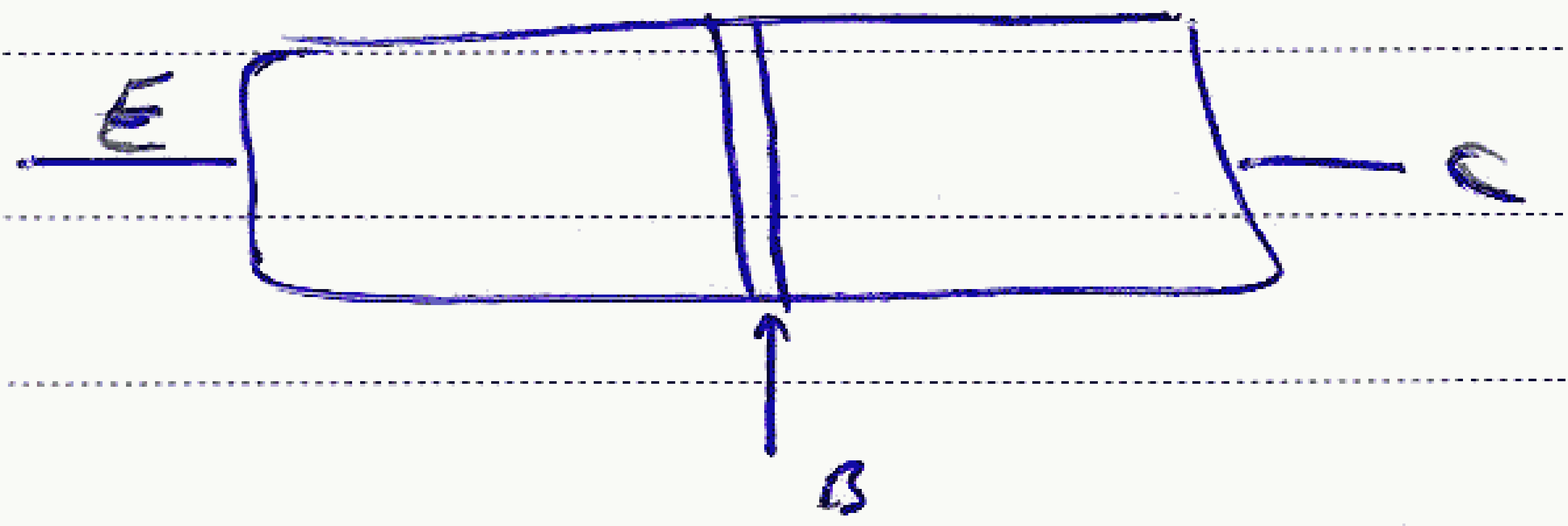


نویز → i_n^2 : که نویز سفید است و تابع فرکانس نیست

چون خود ۲ port به صورت یک پارت داخلی را نیز یک منبع نویز دیگر هم ایجاد می‌شود

منابع ذکر شده در بالا منابع اصلی نویز نمی‌باشند بلکه منابع اصلی نویز ترانزیستورهای Bjt و Fet هستند:

* نویز ترانزیستورهای Bjt :



همه جریان E به C می‌رسد

ولی قسمتی از آن از B می‌گذرد

که به دلیل تغییر بودن یک منبع نویز داریم. بر این دلیل هم جریان امیتر مهم است چون VBE

تقویت می‌شود و I_c را می‌سازد $I_c = I_s e^{\frac{V_{BE}}{nV_T}}$ می‌باشد. بنابراین منبع نویز shot به دلیل

جریان امیتر

دیودی E به پیوندی می‌باشد $i_n^2 = 2q\,I_{DC}\,B$ ← نویز ترانزیستورهای ناشی از بایاس مستقیم بودن پیوند BE

اما پیوند CB که بایاس معکوس است دارای جریان $I_{C0} + I\alpha(1-\alpha)$

I_{C0} ← جریان اشباع معکوس دیود BC

عبارت فوق کوچک است و سبب منبع نویز کوچکی می‌باشد چون جریان

تقویت نمی‌شود و بر اساس عبوری از دیود BC بایاس معکوس و به صورت فوق

می‌باشد کوچک است. منبع ضعیف است و قابل حذف می‌باشد.

$i_{cn}^2 = (I_{C0} + I\alpha(1-\alpha))\,2qB$ ← عملا حذف

R_{BB}: یکی از منابع بزرگ نویز به دلیل عرض کم بیس مقاومت زیادی ایجاد می‌شود که باعث تولید نویز

ناشی از این بیس می‌شود. در ترانزیستورهای که قابل مقایسه به منبع اول نویز ترانزیستور

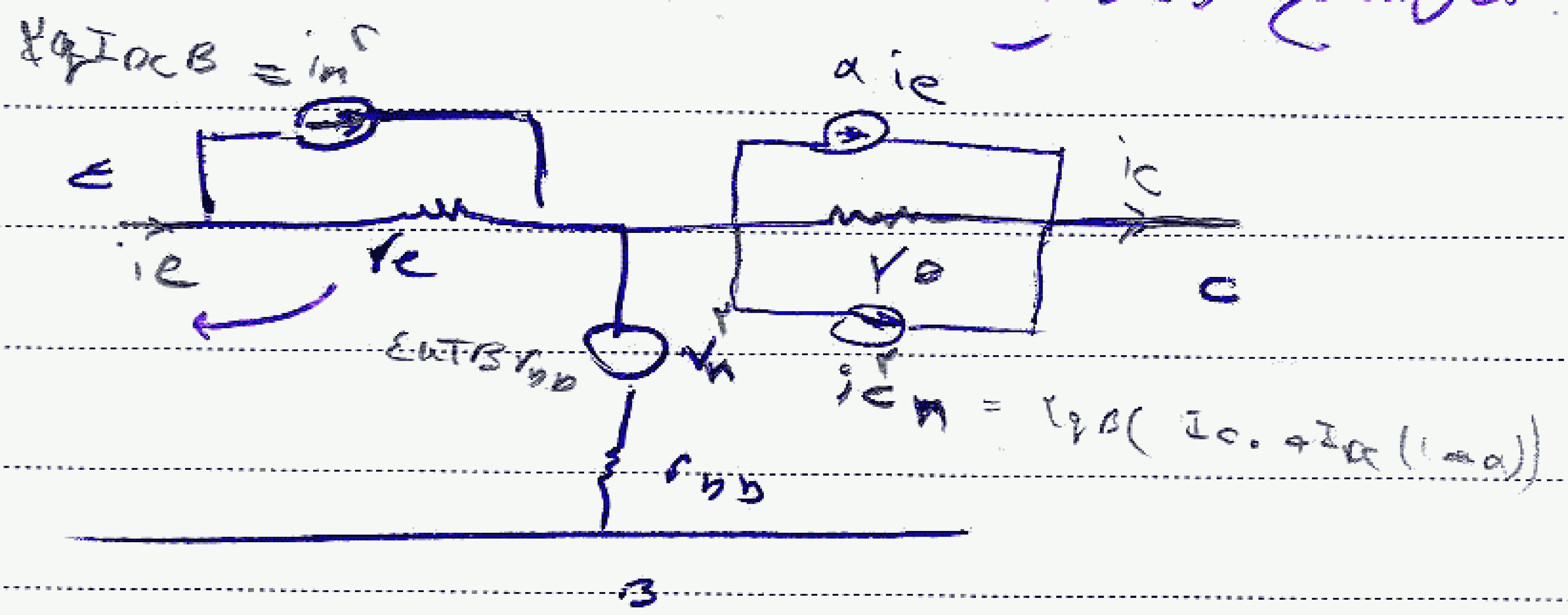
$R_{B3}\uparrow \Leftarrow A\downarrow$ برای تشدید نویز ناشی طراحی برای

می‌باشد. در ترانزیستورها را به دلیل افزایش سطح بیس کاهش می‌یابد و R_{BB} زیاد می‌شود

$$\boxed{v_n^2 = 4KTB\,\underset{\substack{\downarrow\\ r_x}}{r_{bb}}}$$

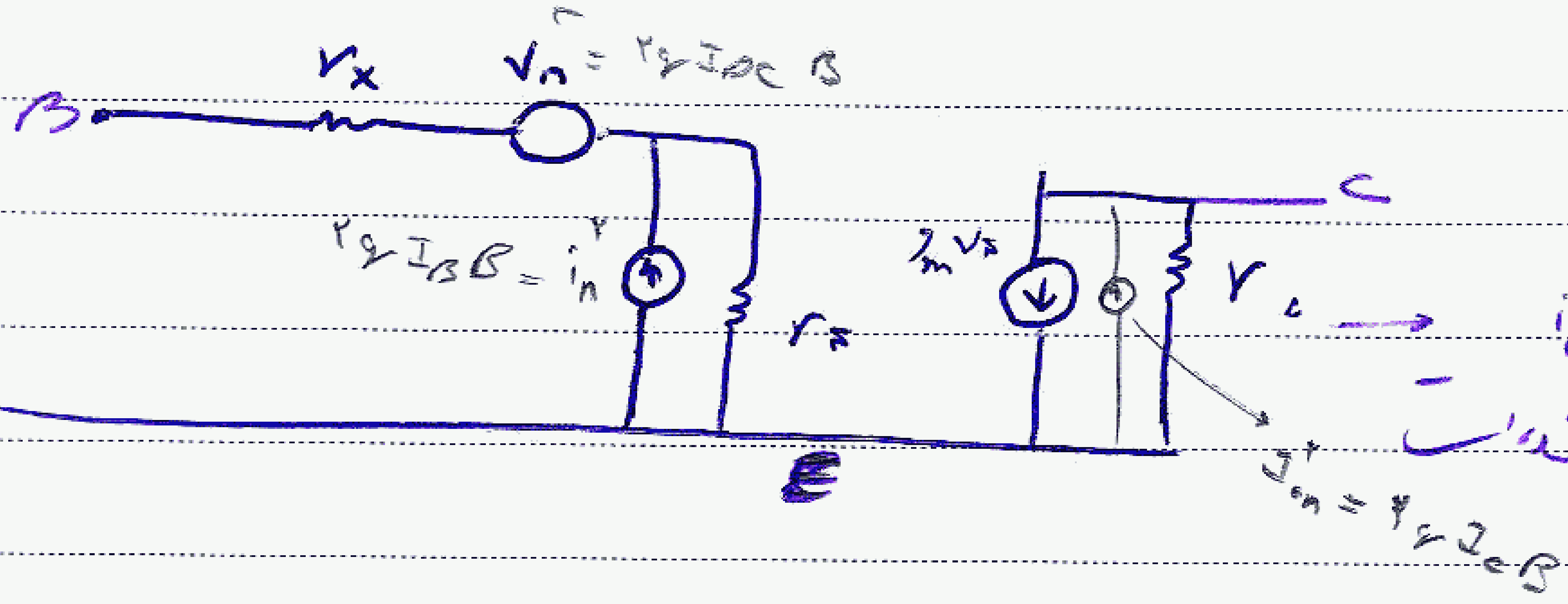
و این منبع نویز اهمیت بیشتری می‌یابد.

مدل ترانزیستور با اعمال منابع نویز:


$2qI_{DC}B = i_n^2$
αi_e
E
i_e
r_e
r_o
i_c
C
$4KTBr_{bb}$
v_n^2
$i_{cn}^2 = 2qB(I_{c0} + qI_{DC}(1-\alpha))$
r_{bb}
B

$r_e = \frac{r_\pi}{\beta+1}$ E نیز نادیده گرفته می‌باشد

حال طبقات ورودی ترانزیستورها را آنالیز کنیم. CE می‌باشد داریم:


B
r_x
$v_n^2 = 2qI_{DC}B$
$2qI_BB = i_n^2$
r_π
$g_m v_\pi$
r_o
C
E
$i_{cn}^2 = 2qI_cB$

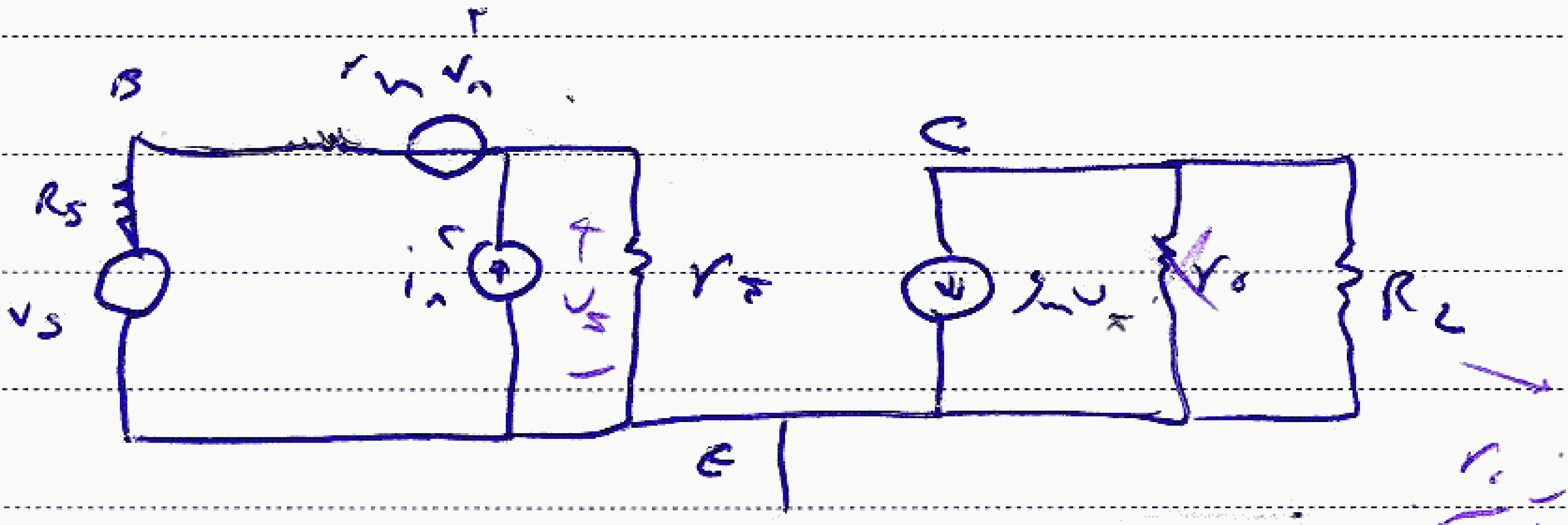
از منبع i_{cn} صرف‌نظر شده است

مثال: نویز خروجی را با ... $4\,GHz$ ، 2.7 گاوم و $T = 300^\circ K$ و $\beta = 100$

و $R_L = 50$ اهم ، $k = 1.38\times10^{-23}\ \frac{J}{K}$ و $q = 1.6\times10^{-19}$

کاهش اثر نویز: که راه کاهش جریان بایاس می‌باشد. $\downarrow I_C$ ⇐ نویز ترانزیستور کم می‌شود

به عنوان مثال:



R_L خیلی کوچکتر است از r_o و صرف نظر کردیم

$$V_\pi = v_n \frac{r_\pi}{r_\pi + r_b + R_S} \qquad V_{on1} = -g_m v_n \frac{r_\pi}{r_\pi + r_b + R_S} R_L$$

* هرچه R_S زیادتر باشد از نویز ناشی از مقاومت R_{BB} کمتر می‌شود. ✓

$R_S \to 0$ و V_{on1} ناشی از V_{on} صفر می‌شود

$$V_{on2} = -g_m i_n [r_\pi \| (r_b + R_S)] R_L$$

(نویز جریانی)

* هرچه R_S زیادتر شود اثر نویز ناشی از V_{on2} زیادتر می‌شود ✓

بنابراین R_S دارای یک حالت بهینه کاهش نویز که در آن از لحاظ نویز بهینه می‌باشد حال آن را بدست

به R_S مشتق می‌گیریم و برابر صفر قرار می‌دهیم، R_S بهینه برای کاهش اثر نویز بدست می‌آید

بنابراین اگر R_s حسب اتمالاً matching نمی‌شود ما gain زیادی نداریم ولی کم‌ترین میزان اثر نویز را خواهیم داشت که کمبود بهره با طبقات بعد جبران می‌شود. این واقعاً برای طبقه‌ی اول مفید است که نیاز به کاهش اثر نویز داریم

در طبقه‌ی دوم توجه به بهره می‌کنیم و سعی می‌کنیم به نویز هم کمی توجه کنیم تا نویز زیاد نشود

* در طبقات بعدی فقط به بهره توجه می‌کنیم و سعی می‌کنیم matching نیز رعایت شود تا بیشترین توان انتقالی را خواهیم داشت

jFet

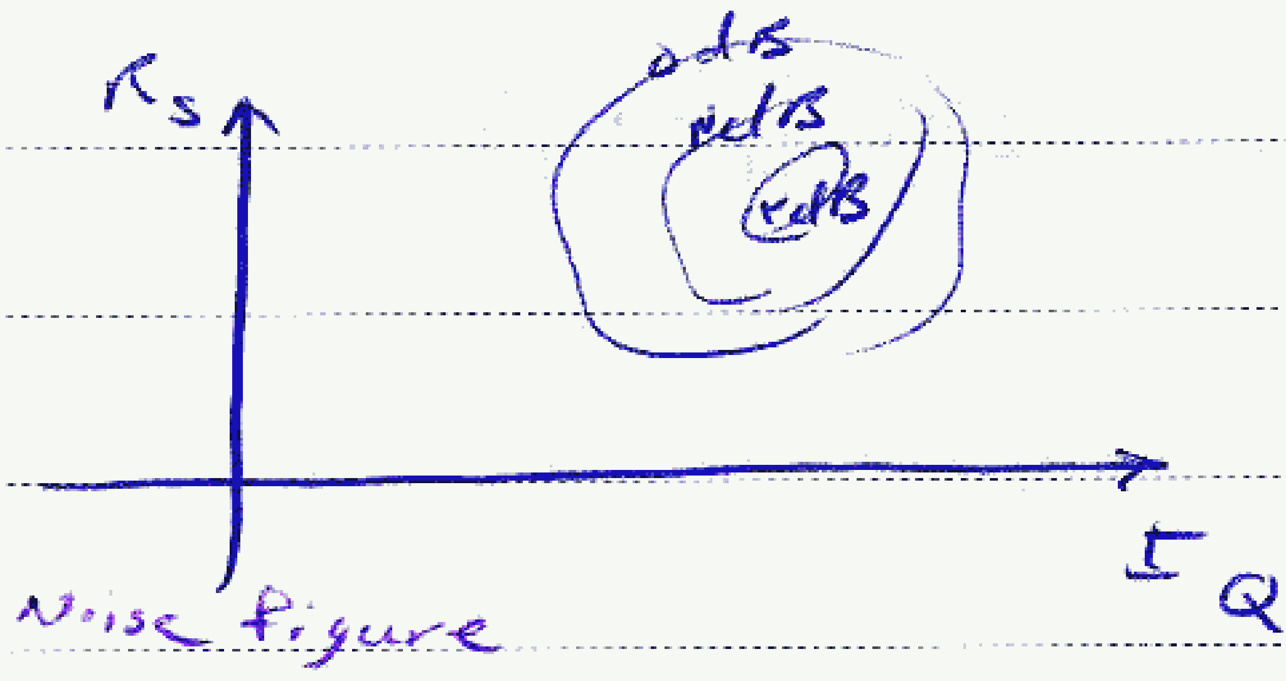
منابع نویز FET ها: در انواع ترانزیستورها به دلیل جریان ورودی G صفر است یا دیود GS معکوس است جریان‌ها صفر است و منبع نویز تقریباً که در BJT می‌باشد
ناشی از بایاس مستقیم می‌باشد
وجود ندارد منبع نویز کاهش می‌یابد

نویز کانال: به دلیل اینکه حرکت الکترون‌ها به صورت random می‌باشند نویز داریم
چون حامل‌ها ... می‌باشند

در ترانزیستورهای فرکانس بالا در دو سر اتصال‌ها خازن‌های LC کاهش یابند تا زمان عبور الکترون‌ها کم شود. اثر نویز در ترانزیستورهای فرکانس بالا کم می‌شود.

* جریان بایاس در نویز ترانزیستور تاثیرگذار می‌باشد بنابراین با کاهش جریان نویز کاهش می‌یابد. همچنین مقاومت منبع عامل تولید نویز می‌باشد که با کاهش آن نویز کاهش می‌یابد

در نمودارهای نویز figure برحسب I_Q و R_S مشخص می‌شود باید نقطه بهینه را پیدا کنیم که نویز figure کم باشد. مثال:



Noise figure برحسب I_Q و R_S

حال باید نقطه بهینه را از نظر نویز و مصرف توان بدست آوریم و I را طوری انتخاب کنیم که توان مصرفی زیاد نشود

SNR : پارامتری که در **detector** اهمیت دارد و برای آشکارسازی مثلاً آشکارسازی AM باید SNR بیشتر از 10dB باشد

$SNR \geq 10dB$ گیرنده‌ی AM

$SNR \geq 15dB$ گیرنده FM

$SNR \geq 40dB$ → گیرنده تصویر

+ توجه: با داشتن چند طبقه SNR کلی می‌باید چون هر طبقه نویزها را اضافه می‌کند در طبقه اول را بیشتر بگیریم

V_s : مقدار rms ولتاژ سیگنال

V_n : مقدار rms ولتاژ نویز

$$SNR = \frac{\text{توان سیگنال}}{\text{توان نویز}} = \frac{V_s^2}{V_n^2}$$

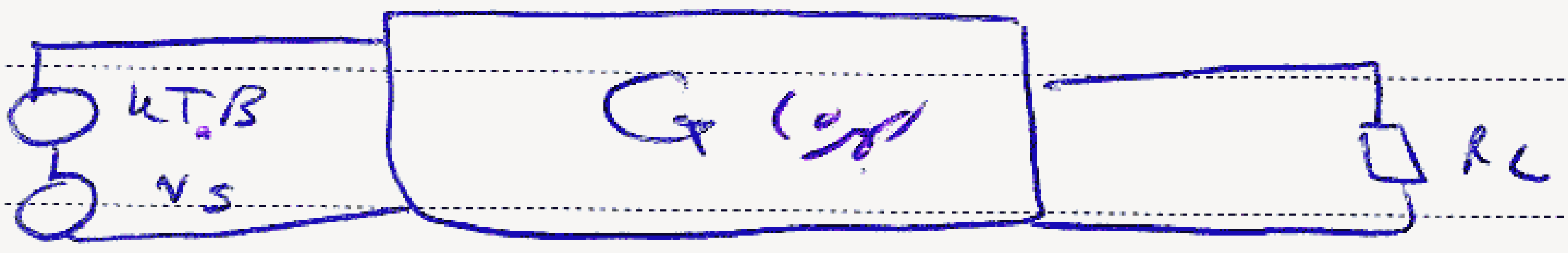
* معمولاً در ورودی یک تقویت‌کننده یک منبع نویز وجود خواهد داشت معمولاً سیگنال‌های مصنوعی اش نویزی دارد و به آن interference می‌گویند. باید توجه کرد اگر بخواهیم یک سیگنال را حذف کنیم کاملاً توان نویز اگر این سیگنال در یک تقویت‌کننده تقویت شود حالا اگر آنتن فاصله‌ای زیاد داشته باشد sport می‌کنند

چون توان‌ها معمولاً در حد پیکو است باید توان منبع خیلی زیاد باشد تا تحلیل ساده‌ای دارد

نسبت سیگنال به نویز کم شود که باعث ایجاد خطا می‌باشد.

در ورودی همواره منبع‌هایی از نویز محیط داریم و یک منبع‌هایی از خود ورودی نیز خواهیم داشت:

چون بین مقاومت‌ها تطبیق باشد اگر تطبیق داشته باشیم منبع معادل نویز kTB می‌شود



+ kTB: منبع معادل نویز محیط
که فرض شده در تحقیقات
و همه توان به شکل سیگنال است

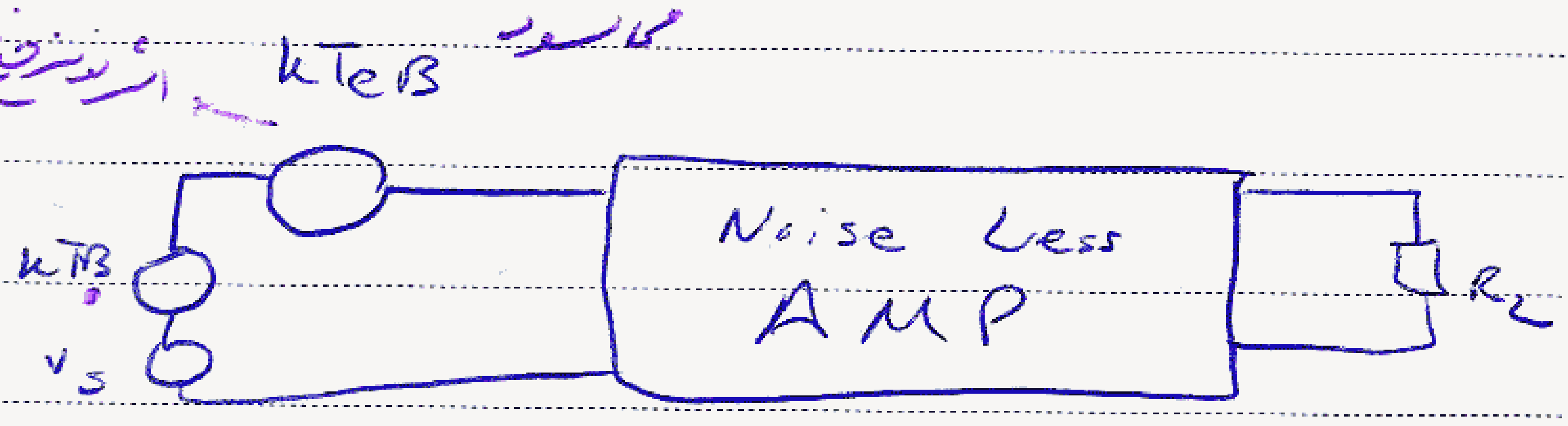
$$P_{n_0} = kT_0BG + P_{ne}$$

P_{n_0}: نویز کل خروجی

kT_0BG: نویز محیط که در بهره ضرب می‌شود

P_{ne}: معادل نویز خود تقویت کننده

اثر نویز خود تقویت کننده



توان نویز ناشی از خود تقویت کننده

$$P_{n_0} = k(T_0+T_e)BG \qquad T_e = \frac{P_{ne}}{kBG}$$

T_e: دمای معادل نویز

* اثر نویز با دمای معادل اندیس e معرفی می‌شود. اگر تا حد زیادی متفاوت با دمای محیطی باشد در آن صورت اثر نویز محیطی را در نویز
شکل در نویز خروجی را هم خنثی نمود

G: در رنج‌های فرکانسی بهره توان است که توان ۲ برابر ولتاژ می‌باشد

Subject :
Year . Month . Date . ( )

نویز figure : اگر مدار نویز ایجاد نکند، همه Noise ها باشد توان نویز و توان سیگنال برابر باشد و NF=1 می باشد حالا در مدار نویزی چون توان نویز از منبع بالاتر تولید کننده

مجموعه توان نویز زیاد شد $\frac{S}{N}$ کم شد پس NF>1 می باشد

نتیجه: همواره NF≥1 می باشد

$$NF = \frac{\left(\frac{S}{N}\right)_{input}}{\left(\frac{S}{N}\right)_{output}} = \frac{S_i}{N_i} \times \overset{kTB+P_{ne}}{\frac{N_0}{S_0}}$$

GS_i بیشتر از

$$= \frac{G\,k(T_0+T_e)B}{G\,kB\,T_0} = \frac{T_0+T_e}{T_0} = \boxed{\left(1+\frac{T_e}{T_0}\right)}$$

$NF>1$

$$\boxed{NF_{dB} = 10 \, Log \, NF}$$

تعریف dBm :

$$10 \, Log \, P(mW) = dBm$$

یعنی
- 0 dBm = 1 mW
- ۳ dBm = ۲ mW
- 10 dBm = 10 mW
- ۴/۷ dBm = ۳ mW
- 1 W = ۳۰ dBm
- ۲ W = ۳۳ dBm
- 10 W = ۴۰ dBm

$$\overline{NF} = \frac{P_{no}}{kT_0\int G_a(f)\,df} = \frac{P_{no}}{kT_0 B_e G_{a\,max}}$$

نهایتا باید ماکزیمم باشد

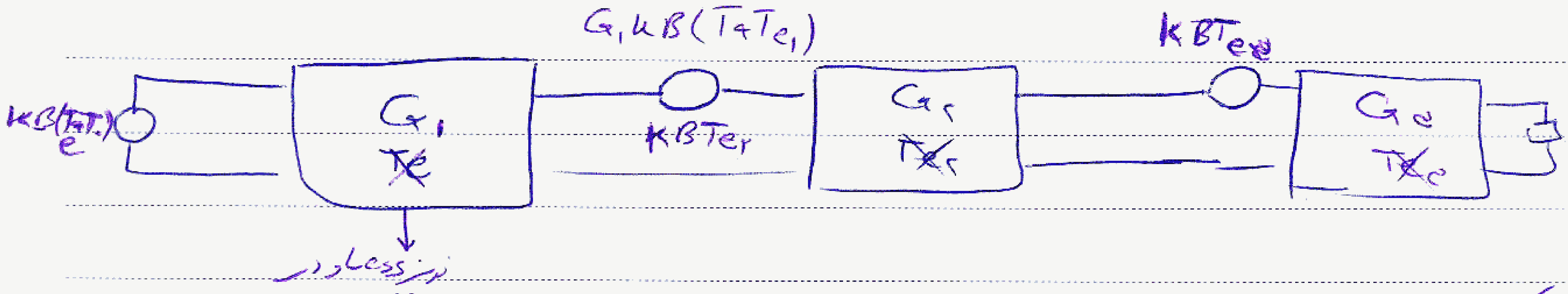
+ بهره ها یا Loss ها باید برحسب dB و توان برحسب dBm و dBV و dBmV ببرید

و با آن‌ها راحت کنید

توجه:

* هر ۲ برابر کردن ۳dBm به نویز اضافه شود. هر ۱۰ برابر کردن به اندازه‌ی ۱۰dB توان نویز اضافه می‌شود دمای نویز

کم کردن هم به همین صورت است ۳dBm کم و ۱۰dB کم می‌شود * ۳ برابر کردن معادل ۴.۸dB زیاد شدن می‌باشد



نویز lossless مادر

ورودی KTB مستقیماً جمع می‌شود

نکته

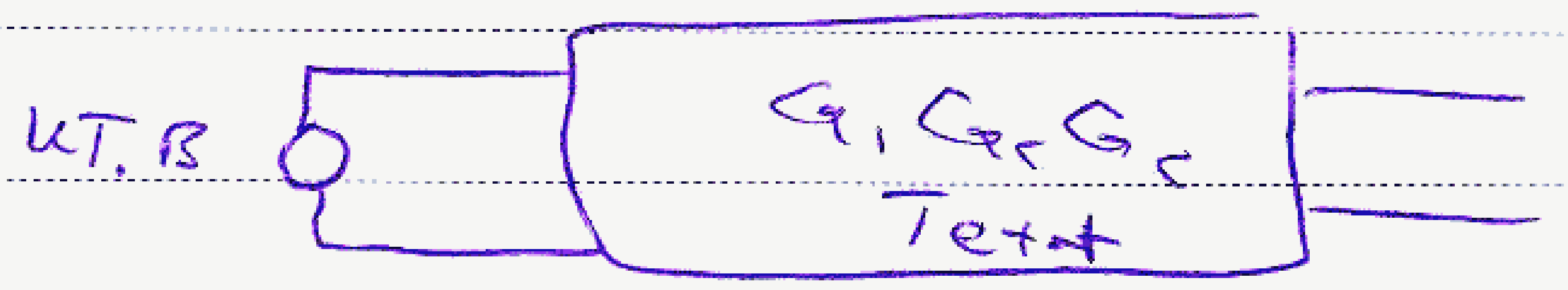
نویز هر طبقه در ضریب طبقه و طبقات بعد تقویت می‌شود

← (G_1) بهره توان

$$P_{no} = kB(T_0+T_{e_1})G_1G_2G_3 + kBT_{e_2}G_2G_3 + kBT_{e_3}G_3 \quad ①$$

← نویز ورودی در هر سه طبقه تقویت می‌شود نویز طبقه دوم در همه طبقات بجز طبقه اول و همین طور

مدار معادل:



$$P_{no} = kB(T_0+T_{etot})G_1G_2G_3 \quad ②$$

$$① = ② \Longrightarrow T_{etot} = T_{e_1} + \frac{T_{e_2}}{G_1} + \frac{T_{e_3}}{G_1G_2} + \dots + \frac{T_{en}}{G_1G_2\cdots G_{n-1}}$$

معمولاً نویز کل فقط ناشی از T_{e_1} می‌باشد اگر G_1 به اندازه‌ی کافی بزرگ باشد گاهی چون طبقه اول

سنسور تعبیه می‌کنیم ممکن است matching نشود و G_1 کم باشد و اگر ~~[illegible]~~ مجهولات تعدیل طی قابل اعمال

نیست

* پس باید تا جایی ممکن G_1 بزرگتر از ۱ و حتی‌المقدور باشد و نویز طبقه اول کم و طبقه دوم نیز تقریباً بزرگ
و طبقه‌ی دوم به بعد بیشتر تا حد امکان کم تا اثرات بعدی اضافه شده نویز کم باشد

$$NF=\frac{T_e+T_0}{T_0}=\left(1+\frac{T_e}{T_0}\right)$$

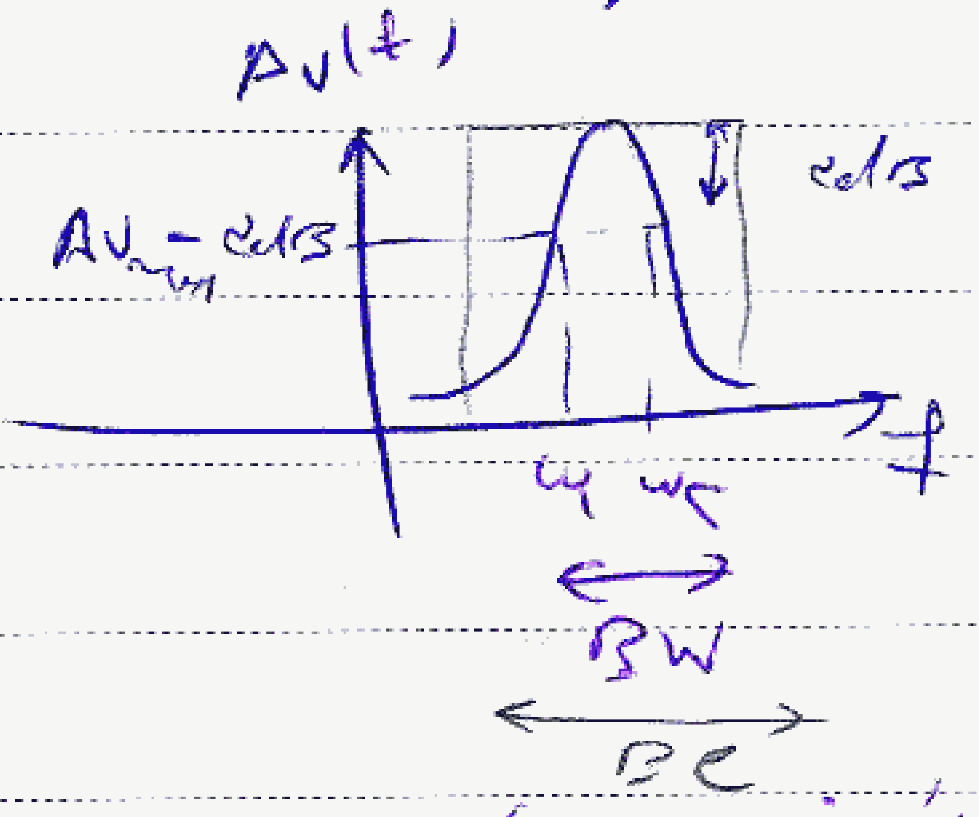
$$\frac{T_e}{T_0}=NF-1 \Rightarrow T_e=T_0(NF-1)$$

$$\Rightarrow T_0(NF-1)=T_0(NF_1-1)+\frac{T_0(NF_2-1)}{G_1}+\dots$$

$$\boxed{NF_{tot}=NF_1+\frac{NF_2-1}{G_1}+\frac{NF_3-1}{G_1G_2}+\dots}$$

$$\boxed{NF_{tot}=1+\frac{T_{e\,tot}}{T_0}}$$

پهنای باند تقویت‌کننده: $BW=(\omega_1-\omega_2)$ ← ω_1 و ω_2 فرکانس‌هایی که بهره 3dB نسبت به max کم شود یعنی بهره تقریباً نصف شده است



حال اگر بهره تابع فرکانس باشد داریم:

* توان نویز خروجی تقویت‌کننده‌ها باشد $P_{no}=\alpha\int_0^{\overset{\infty}{B}} V_{ni}^2\,A_v^2(f)\,df$

Be: باند معادل تقویت‌کننده: باندی که نسبت در ماکزیمم AV (تمام) انتگرال $A_v(f)$ شود

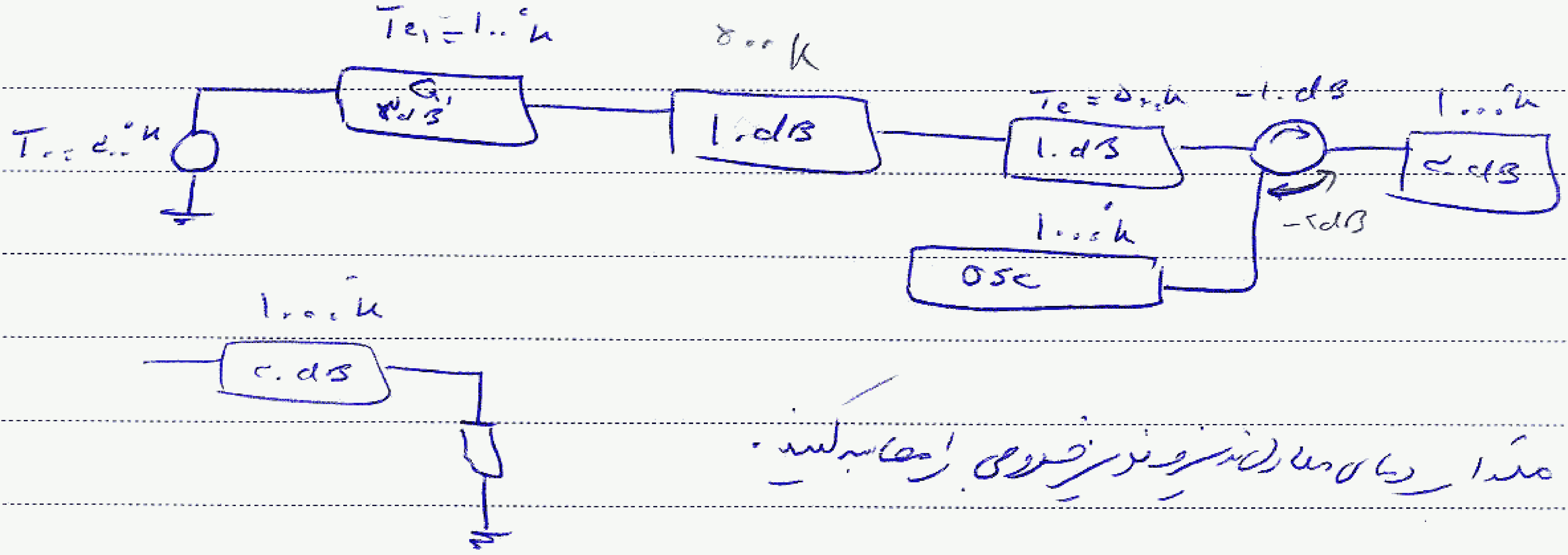
$$\boxed{B_e=\frac{\int_0^{\infty}A_v^2(f)\,df}{|A_{v\max}|^2}}$$

B تا حد زیادی در فرمول‌های فوق می‌باشد که پهنای باند معادل است.

P4PCO

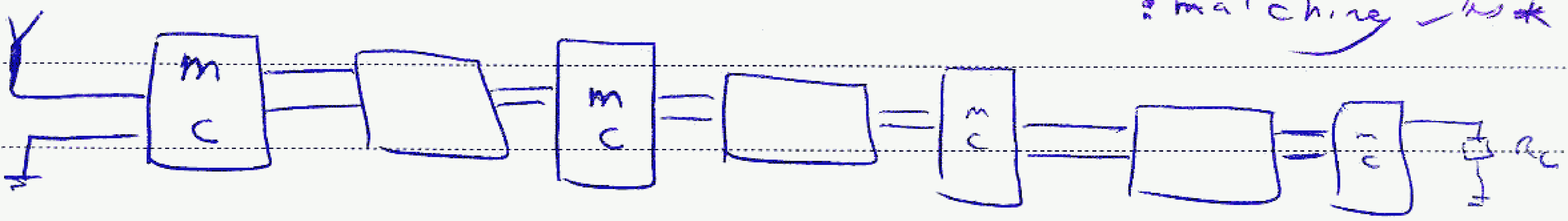
۲-۵-۴ ۲-۵-۳ ۲-۵-۲ ۲-۵-۱ ۲-۴-۱ - ۲-۴-۷
۲-۵-۵

Subject:
Year. Month. Date. ( )

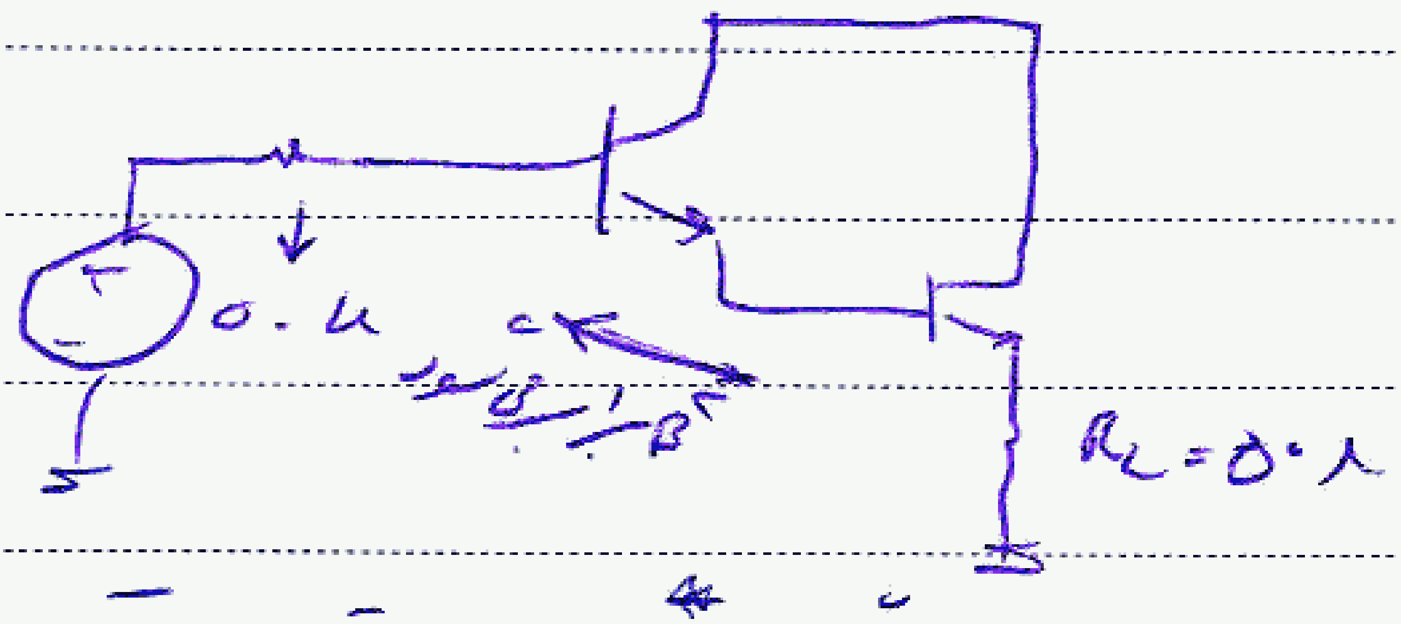

Te1 = ۱۰۰k
G1
۳۰dB
۵۰۰k
T = ۲۰۰k
۱۰dB
Te = ۵۰۰k
۱۰dB
-۱۰dB
-۲dB
۱۰۰۰k
۲۰dB
۱۰۰۰k
osc
۱۰۰۰k
۲۰dB

مقدار دمای معادل نویز ورودی خروجی را محاسبه کنید.

* مدار matching :


mc
mc
mc
mc
RL

برای ایجاد تطبیق می‌توان از آرایش‌های مختلف ترانزیستور استفاده کرد مثلاً اگر بار خیلی کوچک باشد از CC یا دارلینگتون مقاومت را به β^2 برابر یا β برابر تبدیل کرد و بیشترین توان به بار برسد


۵۰k
β² برابر می‌شود
RL = ۵۰Ω

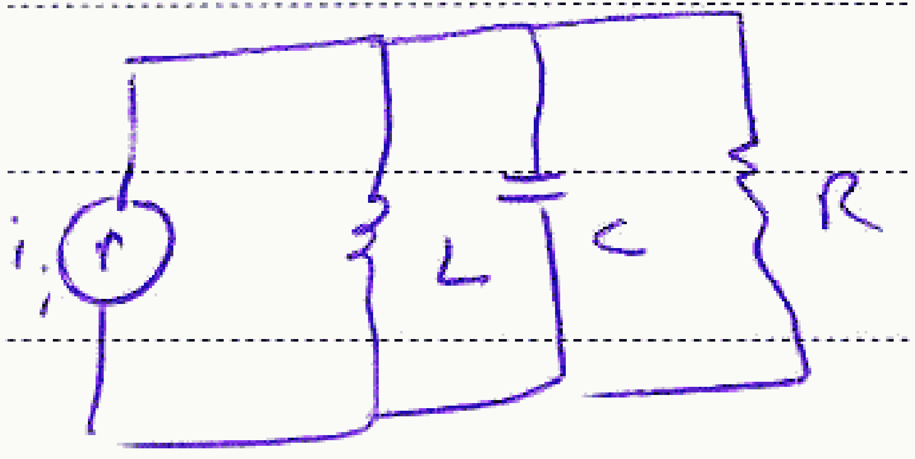
توجه: برای انتقال بیشترین توان به بار باید داشته باشیم $Z_o = Z_L^*$ تا فقط قسمت Real باقی بماند و قسمت راکتانسی حذف شود چون در راکتانس‌ها اتلاف نداریم اگر راکتانس باشد هدر می‌شود

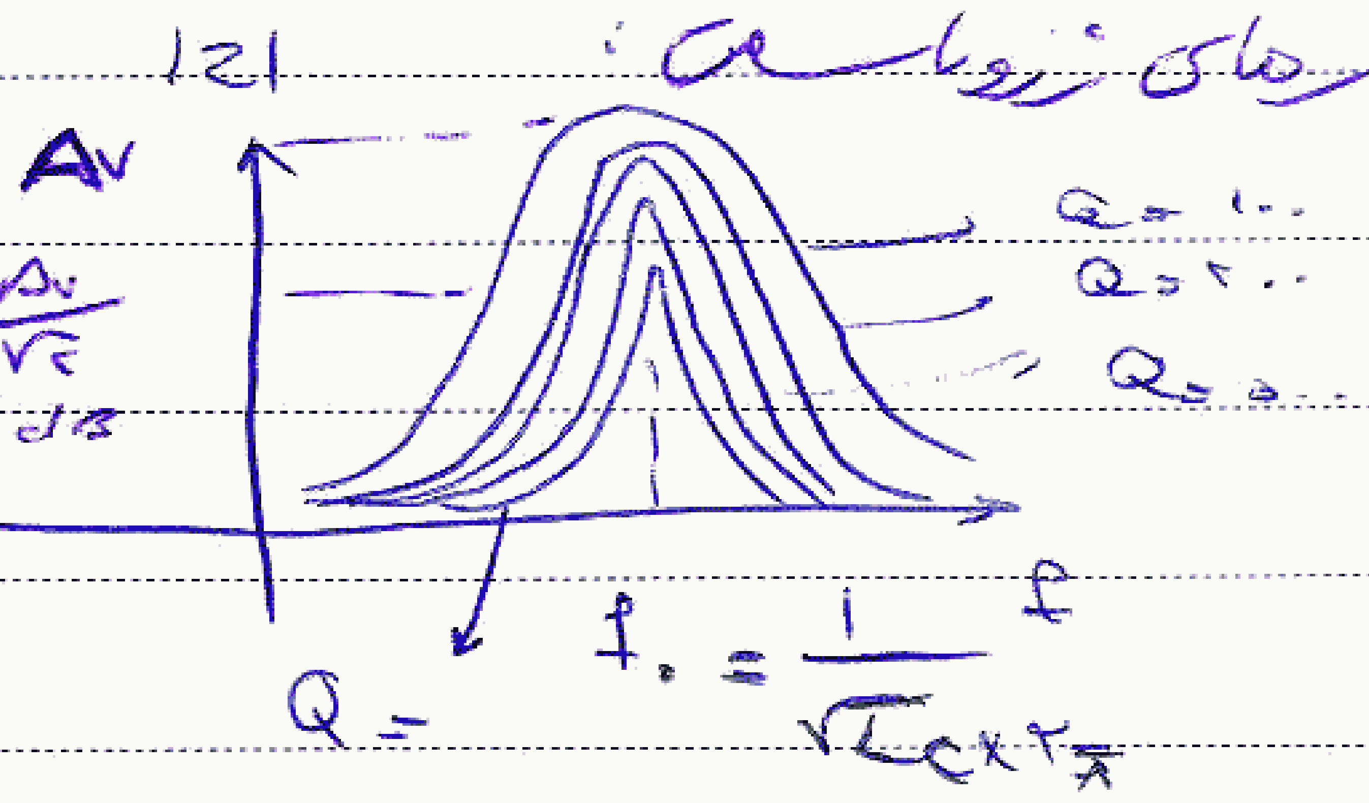
شارژ و دشارژ می‌کند که باعث جریان شارژی می‌شود و سیم را گرم می‌کند.

$$\frac{\frac{R}{L}}{\frac{1}{\sqrt{LC}}} = \frac{R\sqrt{LC}}{L} = \frac{R\sqrt{C}}{L}$$

$$R\sqrt{\frac{C}{L}}$$

مدارهای رزونانس:





$\frac{A_v}{\sqrt{2}}$ ← برحسب dB
۳dB کم می‌شود

$$f_0 = \frac{1}{\sqrt{LC}\times 2\pi}$$

+ با تغییر پارامترها می‌توان Q را تغییر داد و عرض باند را تغییر داد.

$$\boxed{Q = \frac{L\omega}{R} = \frac{1}{RC\omega}}$$

نتیجه: ~~[illegible]~~ $Q\uparrow \Leftarrow \omega\downarrow$ می‌شود و پهنای باند کم می‌شود

در رادیو که Q کم پهنای باند تا جایی شود که اگر سیگنال از چند kh کمتر شود تا B زیاد شود

و $V_n^2 = 4KTBR$ زیاد نشود. در این حالت با کمی تغییر فرکانس باند شدید تضعیف می‌شود که مهم در سیستم خوب

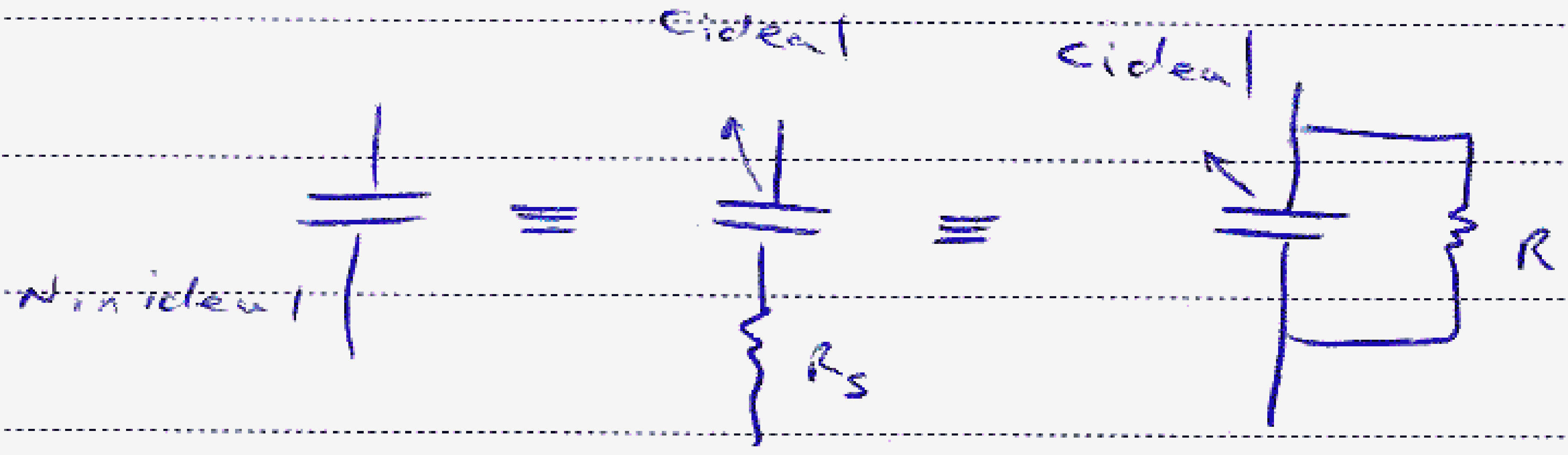
مثلا تلفن تضعیف است تا کیفیت.

* مدارهای تطبیق:

تعریف Q مدار تطبیق معادله برابر است با: $Q = \frac{R}{C\omega} = RC\omega$

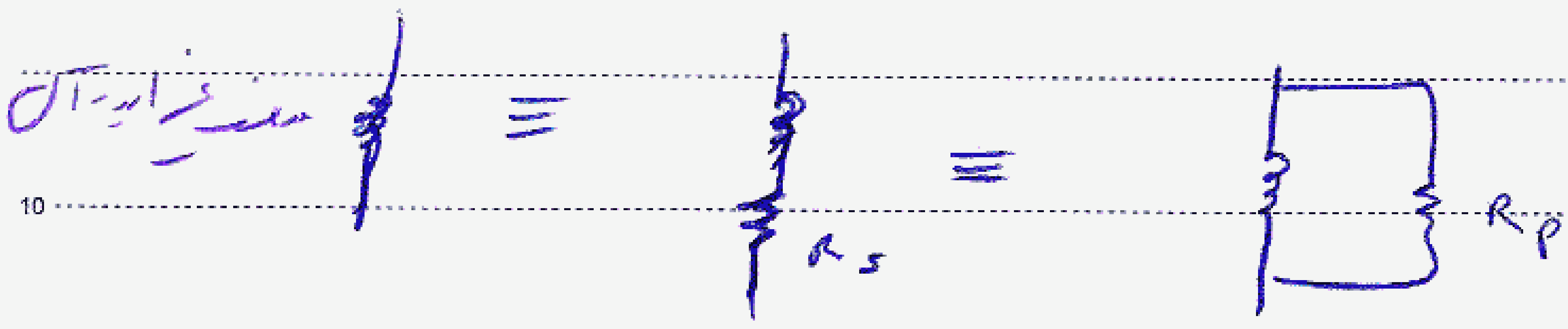
توجه: = سری برابر است با: $Q = \frac{L\omega}{R} = \frac{1}{RC\omega}$

سلف و خازن غیر ایده آل



* توجه: سلف‌ها را مانند مقاومت از خازن فرض کنیم

* دقت کنید که $R_s = 0$ باشد $R_p \rightarrow \infty$ می‌رود



* R_p معادل پارالل R_s سری می‌باشد

$$\boxed{R_p = R_s(1+Q_L^2)} \quad (1)$$

$$Q_L = \frac{R_p}{L\omega} \qquad Q_L = \frac{L\omega}{R_s} \quad (2)$$

نکته: در واقع برای پدیدار رزونانس باید Q_L و Q_C المان‌ها از Q مدار بزرگتر باشد

هر چه R_s کوچکتر باشد R_p بزرگتر می‌شود و هر چه R_s بزرگتر باشد R_p کوچکتر می‌شود طبق رابطه‌ی (1)

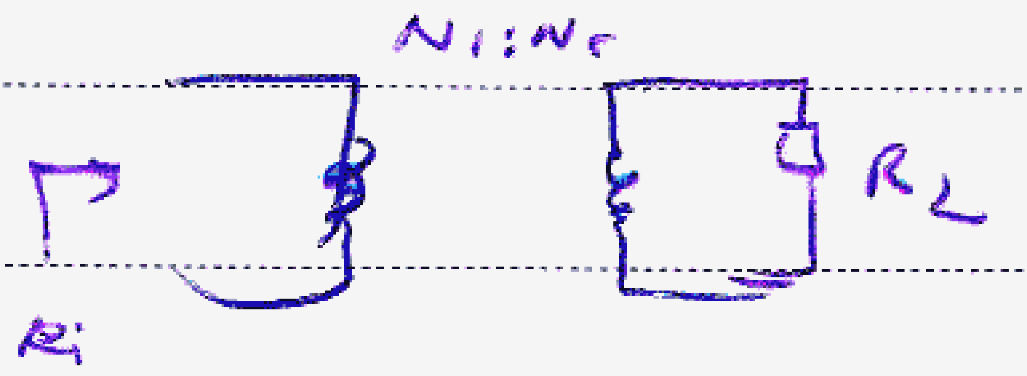
(۲) و

توجه: در حالت رزونانس داریم $LC\omega^2 = 1$ یعنی مدار مقاومتی صرف می‌شود و قسمت موهومی امپدانس و ادمیتانس یکدیگر را خنثی می‌کنند.

* المان‌های تطبیق:

به سادگی انتخاب یک ترانسفورماتور مناسب می‌توان یک امپدانس را چند برابر نمود

$R_i = n^2 R_L$



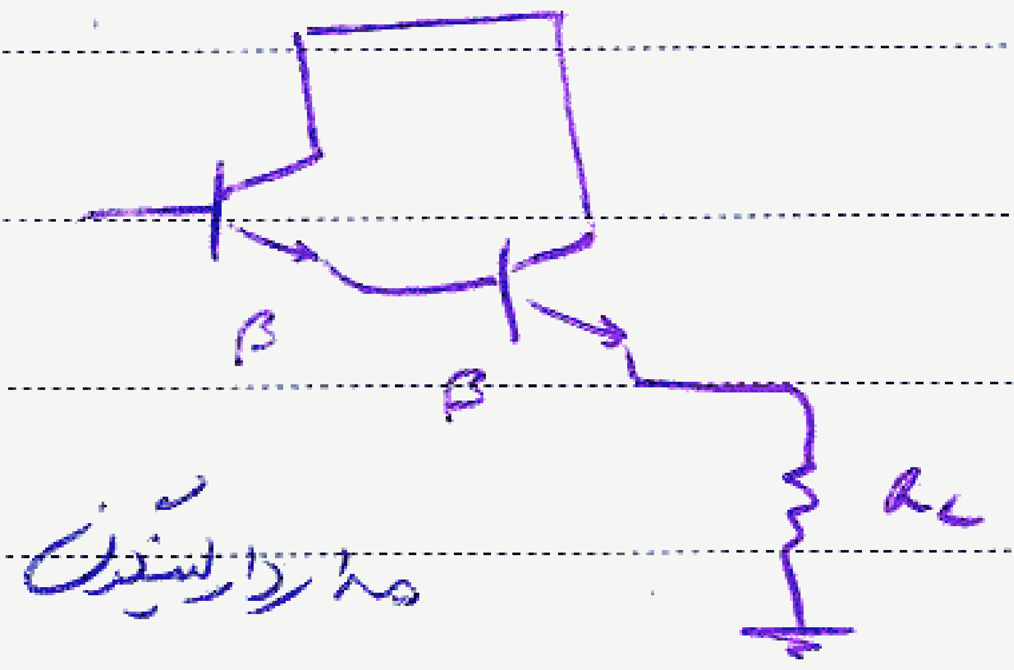
$n = \frac{N_1}{N_2}$

— در فرکانس‌های بالا دیگر جواب هم پیچ ترانس نمی‌دهد از این رو بین محدوده پیچ ترانس بنابراین تا حد

فرکانس‌های پایین ترانس مطلوب است و بعد از آن خاصیت خازنی حاصل شده بین دو [illegible] بالا

حدود GHz نمی‌توان از ترانس بهره برد

* می‌توان از زوج دارلینگتون برای افزایش امپدانس بهره برد:



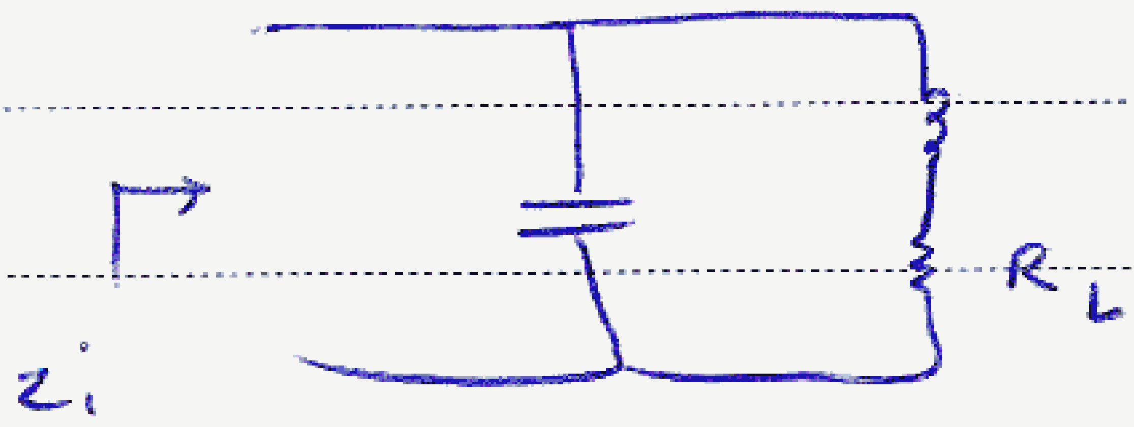
$$\Rightarrow R_{in} = \beta^2 R_L$$

← با مدارهای فوق فقط می‌توان اندازه امپدانس را تغییر داد ولی قسمت موهومی آن را نمی‌توان عوض نمود پس برای تطبیق بار دارای قسمت راکتیو مناسب نیست چون در حالت تطبیق

داریم * $Z_{in} = Z_s^*$ تا ماکزیمم توان به بار برسد

مدارهای تطبیق:

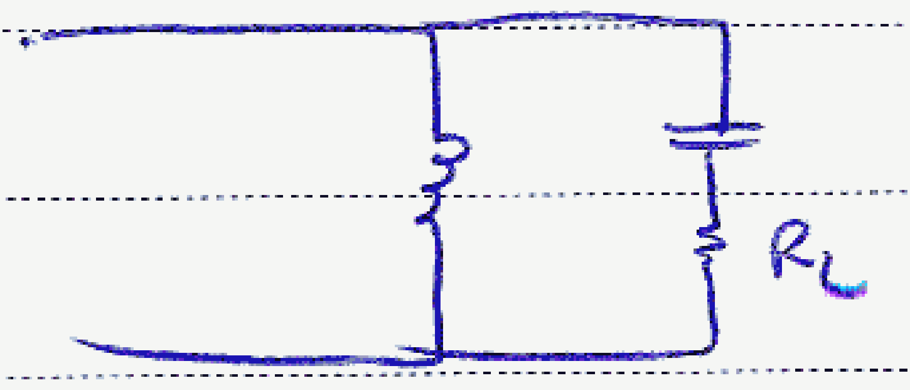
①



$$Z_i = \frac{(R_L + jL\omega)\frac{-j}{C\omega}}{R_L + jL\omega - \frac{j}{C\omega}}$$

$$y_i = \frac{1}{R_L + Lj\omega} + jC\omega$$

②



$$y_i = \frac{R}{R^2+(L\omega)^2} + j\left[\omega C - \frac{L\omega}{R^2+(L\omega)^2}\right]$$

در فرکانس رزونانس $Im(y_i)=0 \Leftarrow$

$$\omega C = \frac{L\omega}{R^2+(L\omega)^2} \Rightarrow \frac{1}{L^2}\left(\frac{L}{C}-R^2\right)=\omega^2$$

از روی این فرمولها f_0 که همراه با Q پیک می‌زند بدست می‌آید

$$\Rightarrow \omega_0 = \sqrt{\frac{1}{LC}-\frac{R^2}{L^2}} \quad ①$$

اگر $\frac{1}{LC} \gg \frac{R^2}{L^2}$

$$\Rightarrow \omega^2 = \frac{1}{\sqrt{LC}}$$ ← همان رابطه مربوط خواهد بود

در ازای فرکانس رزونانس

$$\Rightarrow \boxed{Z_i = R(1+Q^2) \quad Q=\frac{L\omega}{R}}$$ ← مقاومت مدار تقلیل یافت و به مقاومت منبع تأثیری ندارد

بنابراین با این مدار می‌توانیم مقاومت R را به امپدانس Z_i در ورودی تبدیل کنیم

$R_L = 100$

$Z_i = 10k \Rightarrow \frac{Z_i}{R} = 100 = Q^2 \Rightarrow Q = 10$

(f_0) به مقدار ... f_0: فرکانسی که در آن می‌خواهیم تطبیق انجام دهیم

$$Q = \frac{f_0}{BW}$$

حال مثلاً با این مدار می‌توان تطبیق داد ولی چون Q بدست آمده با لحاظ رابطه بالا BW مشخص شده و پهنای باند

نویز علاوه بر افزایش پهنا و طبق رابطه $\overline{v^2} = 4KTBR$ باعث افزایش

تداخل نیز می‌شود همچنین باعث می‌شود دو فرکانس با هم مدار تداخلها را تشخیص ندهد

نکته: این مدار matching برای حالتی مناسب است که فقط روی امپدانس بخواهیم تطبیق دهیم و matching انجام دهیم و Q مشکل نداشته باشد و اگر محدودیت روی Q داشته باشیم طبق ابتدای

$\checkmark\ C_s = \frac{(Q_p^2+1)}{Q_p^2} C_p \qquad \checkmark\ L_s = \frac{L_p Q_p^2}{1+Q_p^2}$ * تذکر کوردام :

Subject:
Year. Month. Date. ( )

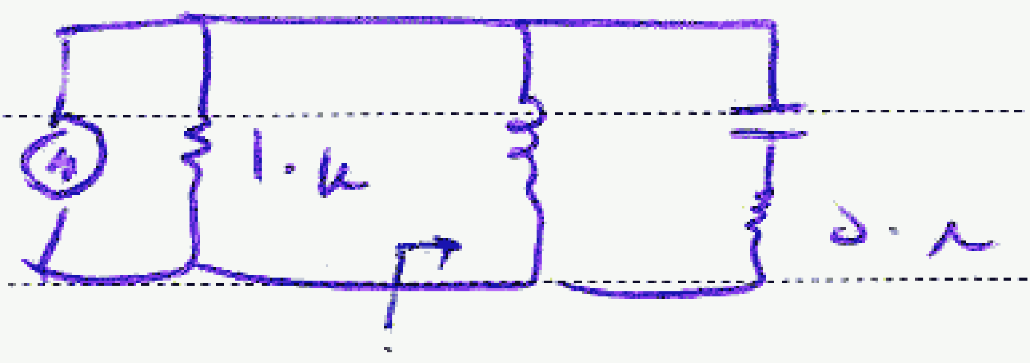
تطبیق این شبکه با توجه به Q مفروض نمی‌توان Zi دلخواه را بدست آورد

* توجه: تطبیق را برای نویز نمی‌گیریم چون سیستم بر بهره طبقات تقسیم می‌شود در سمت mixer چون بعد از آن متغیر نسبت dB ولی تضعیف داریم و بهره طبقات کم ببینیم در محاسبات نویز تاثیر گذار می‌باشد و باید طبقه‌ی بعد از mixer را هم در نظر بگیریم

نکته: بنابراین ما فقط در جایی که محدودیت روی Q نداشته باشیم می‌توان بهره بیشتر برد همچنین جایی که نویز برای ما اهمیت نداشته باشد می‌توان از مدار بهره برد در محاسبه نیز تا Q را ~~[illegible]~~ بزرگتر

اگر Q مدار را در نظر گرفت دیگر BW کم می‌شود و پیام حذف می‌شود ولی می‌توان Q را کوچکتر گرفت و BW ↑ می‌شود و هم پیام درست دریافت می‌شود ولی بلافاصله از افزایش B نویز زیاد می‌شود

حال اگر نویز اهمیت نداشته باشد می‌توان Q را ~~[illegible]~~ کوچکتر در نظر گرفت و محاسبه برای تطبیق را انجام داد



محاسبه برای حالت ایده‌آل سلف:
بدون مقاومت داخلی

$Z_{in} \qquad Z_{in} = ۱۰k$

$\Rightarrow ۱۰k = (1+Q^2)\,۵۰ \Rightarrow Q = \sqrt{\frac{۱۰k}{۵۰}} = ۱۴/۲$

* یادتم :

نکته: میزان matching مقاومت منبع و بار ۱۰kΩ ـ ۵۰ شد و Q مدار را با ۵۰ را هم بدست آوردیم و در رابطه‌ی $۵۰ = R_L(1+Q^2)$ می‌گذاریم: $BW = \frac{f_0}{Q}$

$f_0 = \frac{1}{\sqrt{LC} \times 2\pi}$ $BW_{\text{جدید}} = \frac{f_0}{Q_{\text{جدید}}}$ ← معادل Q جدید مدار میزان تطبیق

$Q=\frac{f_0}{BW}$

Subject:

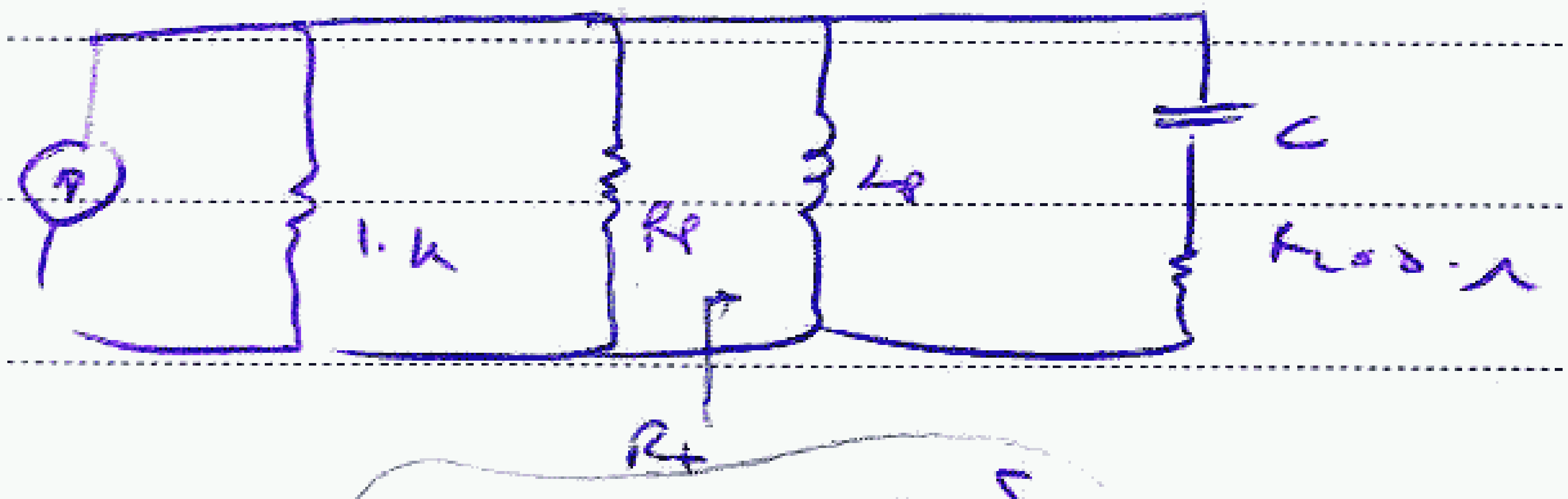
Year. Month. Date

* بنابراین اگر بخواهیم پهنای باند تغییر نکند باید مسئله را از اول بررسی و BW = ۵k انجام دهیم تا به پهنای باند دلخواه برسیم. در واقع اگر مقصود پهنای باند خاصی باشد باید ابتدا Q را حساب کنیم و بعد مقاومت $R_t=(1+Q^2)R_L$ را حساب کنیم و از روی آن در حالت ایده‌آل: ← (مهم)

R_t را حساب و حال با $R_t=(1+Q^2)R_L$ Q بدست آمده طبق $\frac{L\omega}{R}$ L و طبق $LC\omega^2=1$ C بدست می‌آید

در حالت دوم یکی مدار را به جای سلف سری با R_s، سلف موازی با R_p را بررسی کنید

بنابراین اگر بخواهیم Q مدار زیاد بدست شود از روش فیدبک استفاده کنیم فقط تضعیف کم از روش ① به صرفه



① ←

هدف فقط تغییرات روی Q کل مقصود است.

$$L_p=L_s\frac{Q_L^2}{Q_L^2+1}$$

سلف سری و موازی شان باید برابر باشد

$$R_{p_L}=R_{s_L}(1+Q_L^2)$$

$$\underset{\text{تضعیف}}{\frac{1}{R_t}}+\frac{1}{R_p}=\underset{\text{امپدانس منبع}}{\frac{1}{10}} \qquad \frac{1}{R_t}=\frac{1}{10k}-\frac{1}{R_p} \qquad \boxed{\text{سلف } R_s=1\Omega}$$

سلف ایده‌آل $Q_L=۲۰۰ \longrightarrow \Rightarrow R_p=1\times ۴۰۰۰۰=۴۰k\Omega$

$\Rightarrow R_t=۱۴,۳k$

$R_t=(1+Q^2)R_L \Rightarrow \underset{\text{مدار کلی}}{Q^2}=\frac{۱۴,۵}{۰.۸}=۲۶۶$

$\Rightarrow Q=۱۶,۲$

Q بدست آمد $Q=\frac{1}{RC\omega}$ $\Rightarrow$ C بدست می‌آید $\rightarrow$ $LC\omega^2=1$ $\Rightarrow$ L بدست می‌آید

مقاومت مدار خازنی که ۰.۸ اهم است

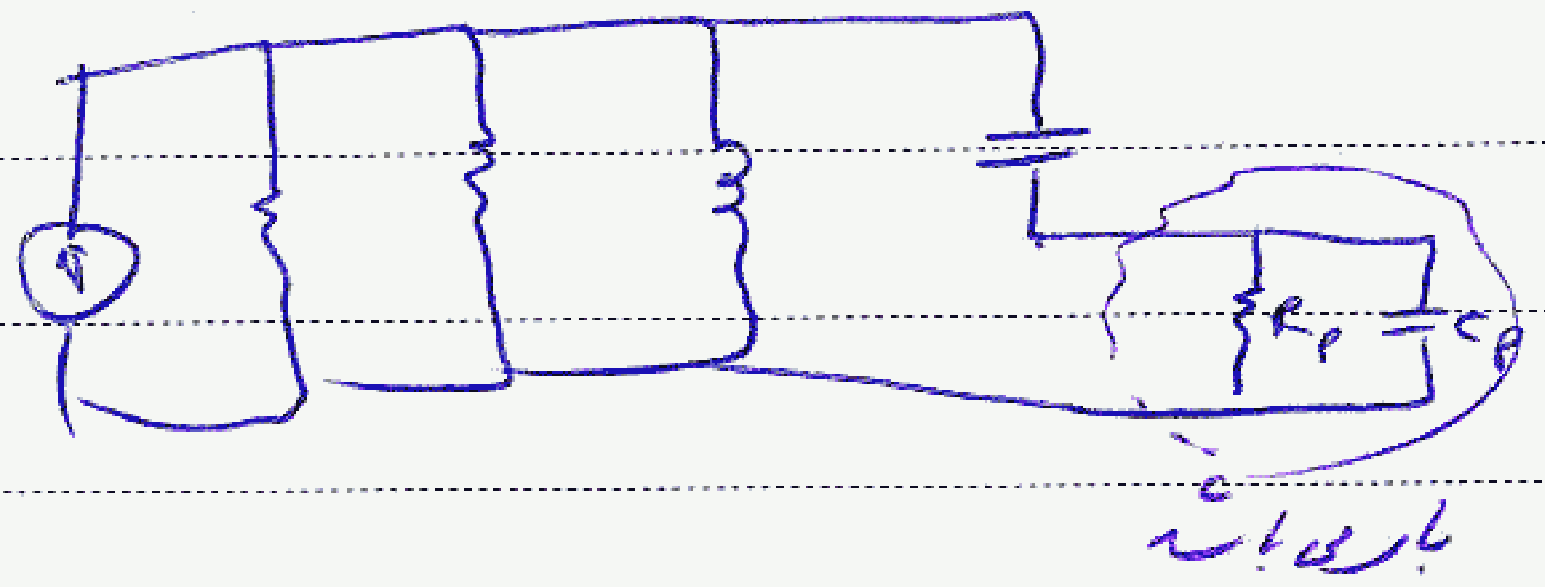
توجه: بعد از تضعیف $R_p \| 10=R_L(1+Q^2_{\text{جدید}})$ $\Longleftarrow$ $Q_{\text{جدید}}$ بدست می‌آید حال

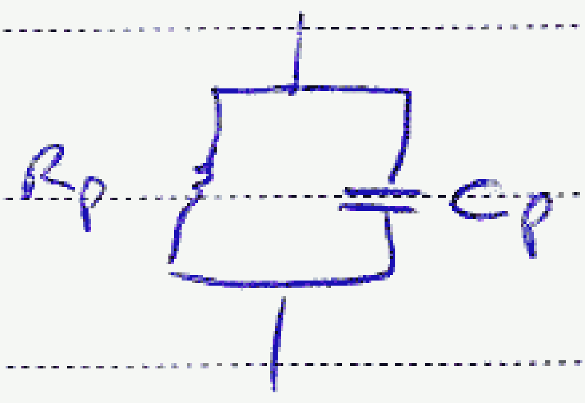
طبق $\frac{f_0}{BW}=Q_{\text{جدید}}$ می‌توان پهنای باند مدار تضعیف شده را بدست آورد.

نکته: اگر مقدار مقاومت بار امپدانسی باشد نیز به شکل حقیقی مدار مورد نظر هم داشته باشد

مشکل در مورد یک ترانس تشدید بر خاو فاز های بار از یک منبع سنی می شود . مثال

* مقاومت بار امپدانسی

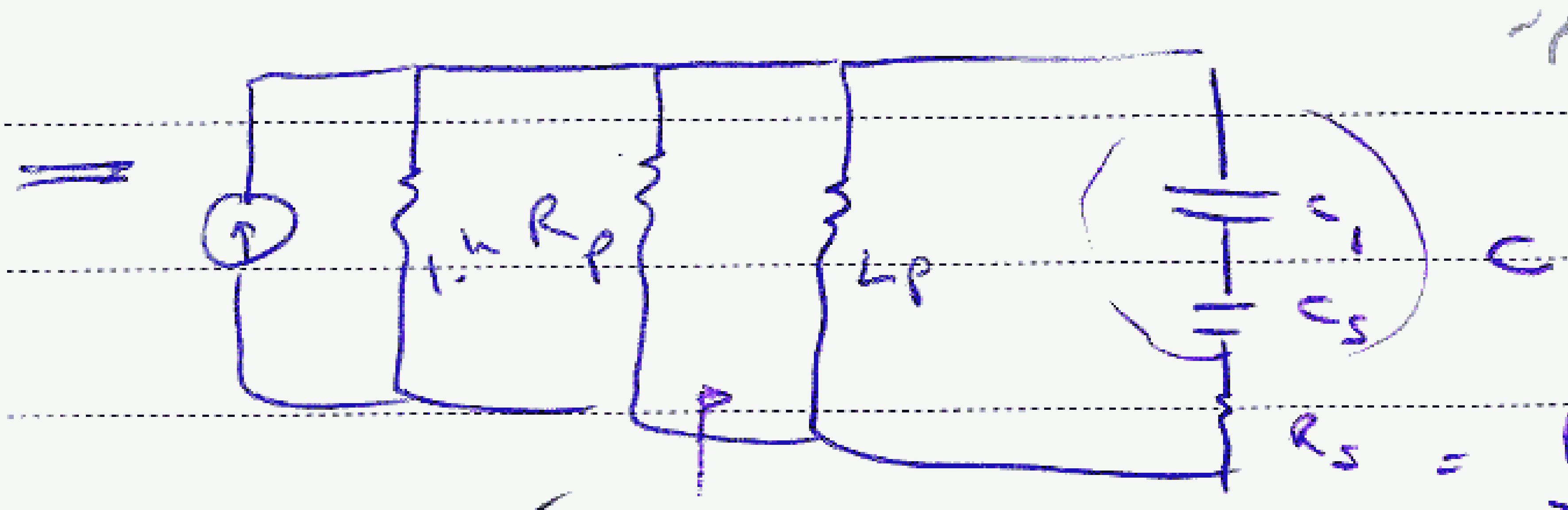




مدار را تبدیل می کنیم : از R_p و C_p ، R_s و C_s را بدست می آوریم

$$Q_p = R_p C_p \omega \Rightarrow R_s = \frac{R_p}{Q_p^2+1} \qquad R_p = R_s(1+Q^2)$$

+ از این رابطه R_s بدست می آید C_s و C_p هم تقریباً برابر است



$$R_s = \frac{R_p}{Q_p^2+1}$$

$$\overset{R_t}{R_p} = (1+Q_L^2) R_s \qquad R_t = \frac{1}{1.} - \frac{1}{R_p}$$

$$\Rightarrow R_t = (1+Q_t^2) R_s$$

$$\Longrightarrow Q_t = \frac{1}{R_s C \omega} \Rightarrow \underset{\text{بزرگ}}{C} = ?$$

Q_t : Q مربوط به مدار تطبیق اثبات شده می باشد

$$\frac{1}{C} = \frac{1}{C_s} + \frac{1}{C_1} \rightarrow \frac{1}{C_1} = \frac{1}{C_{\text{بزرگ}}} - \frac{1}{C_s} \rightarrow C_1$$

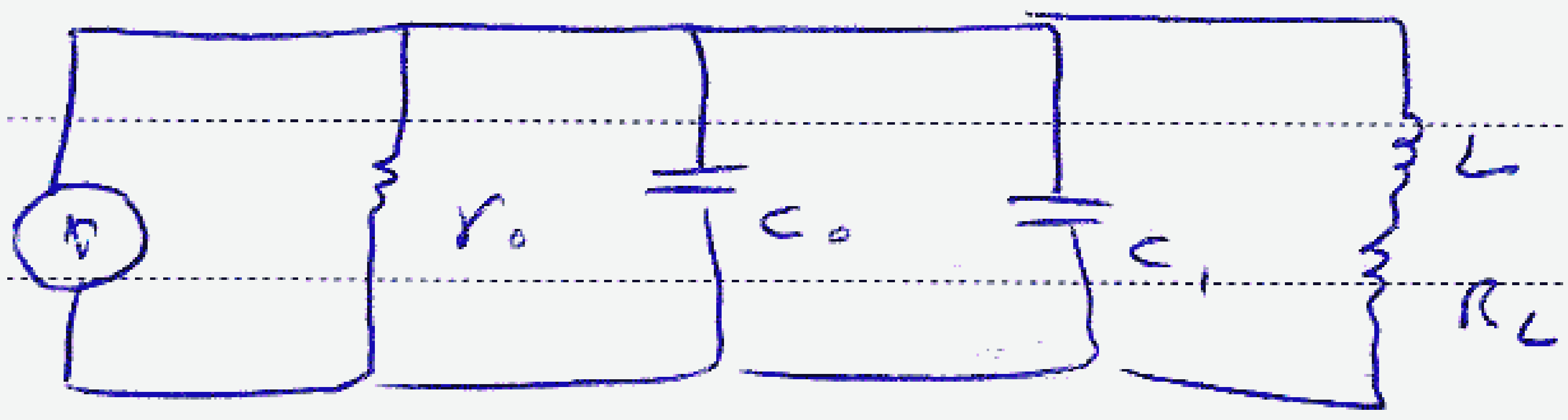
$$L C_{\text{کل}} \omega^2 = 1$$ مقدار C بدست می آید .

? تمرین : اگر بار سلفی بود بار هم تبدیل به چند مدار که هر کدام مثل مثال بالا فقط مقدار C را به اندازه ی بار کم کنیم .
بسته شده

* ولی راحت تر است که از مدار تطبیق صفحه بعد بهره بگیریم .

P4PCO

توجه: اگر بار خروجی خازنی باشد مثل امپدانس خروجی ترانزیستورها بهتر است از مدار تطبیق با C موازی استفاده شود.



$C = C_0 + C_1$

$C_1 = C - C_0$

$r_0 = (1+Q^2)R_s \rightarrow Q \rightarrow \frac{1}{RC\omega} = Q \rightarrow C \rightarrow C_1$

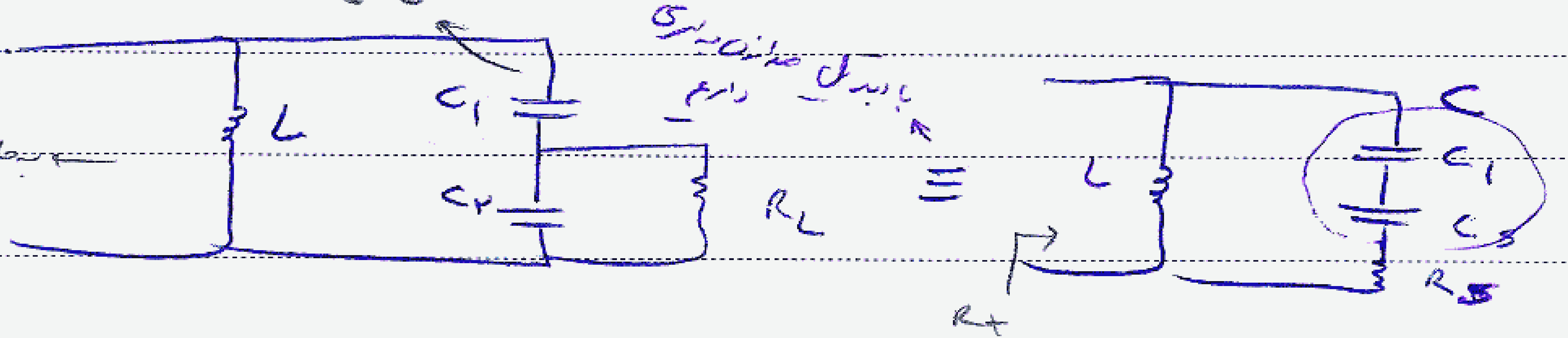
مشابه حالت قبل محاسبه می‌شود از روی فرمول Q بدست آمده از روی آن C و [illegible] بدست می‌آید

$\rightarrow C_{کل} L\omega^2 = 1 \Rightarrow L \rightarrow$ بدست می‌آید

حالت دوم: center tap:

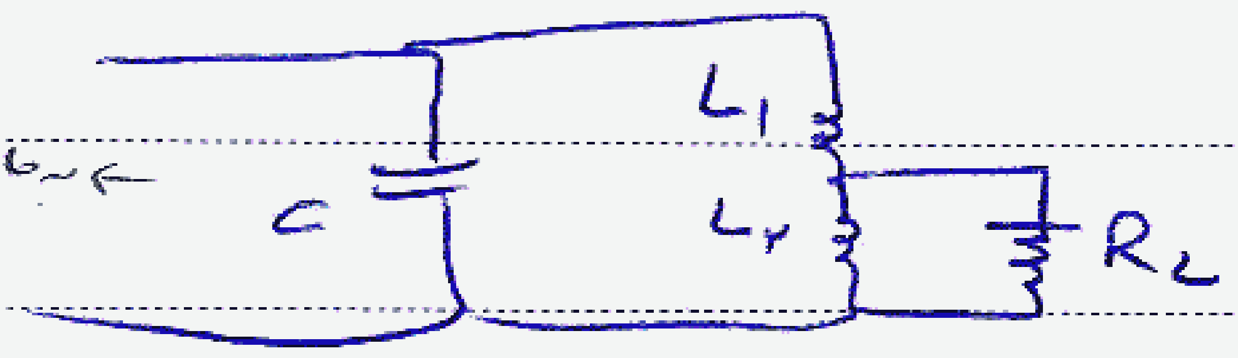
[illegible]

به جای یک خازن از دو خازن بهره می‌بریم



$$R_s = \frac{R_p}{1+Q_p^2}$$ و $$C_s = C_p\frac{1+Q_p^2}{Q_p^2} \simeq C_p$$

به جای یک سلف از دو سلف بهره می‌بریم



$R_+ = R_s(1+Q_+^2)$

$$R_s = \frac{\overset{R_L}{R_p}}{1+Q_p^2}$$

$$\Rightarrow \frac{R_+}{1+Q_+^2} = \frac{R_p}{1+Q_p^2}$$

$$\Rightarrow 1+Q_p^2 = \frac{R_p}{R_+}(1+Q_+^2)$$

$$\boxed{~~Q_p = \frac{1}{R_{p}C_2\omega}~~}$$

$$\boxed{Q_+ = \frac{1}{R_s C\omega}}$$

C کل [illegible]

در واقع در اینجا داریم:

$Q_p = R_p C\omega$

$\boxed{\Rightarrow R_L C_2 \omega}$

$$Q_p = \sqrt{(1+Q_+)^2\frac{R_p}{R_+} -}$$

$$\boxed{\frac{R_+}{R_p} = N^2}$$

$$Q_p = \sqrt{(\cancel{1}+Q_+^2)\frac{1}{N^2}-\cancel{1}} \Rightarrow Q_p = \sqrt{\frac{Q_+^2}{N^2}} \downarrow$$

$\frac{Q_+}{N} > 10$

$Q_p > 10$

Q_P : Q مربوط به بار تبدیل شده

$Q_P = \frac{Q_+}{N}$

در حالت مقاومت و خازن $Q_P = RC\omega$

در حالت سلف و مقاومت $Q = \frac{L\omega}{R}$

$\frac{R_+}{R_L} = \frac{R_+}{R_P} ; N^2$

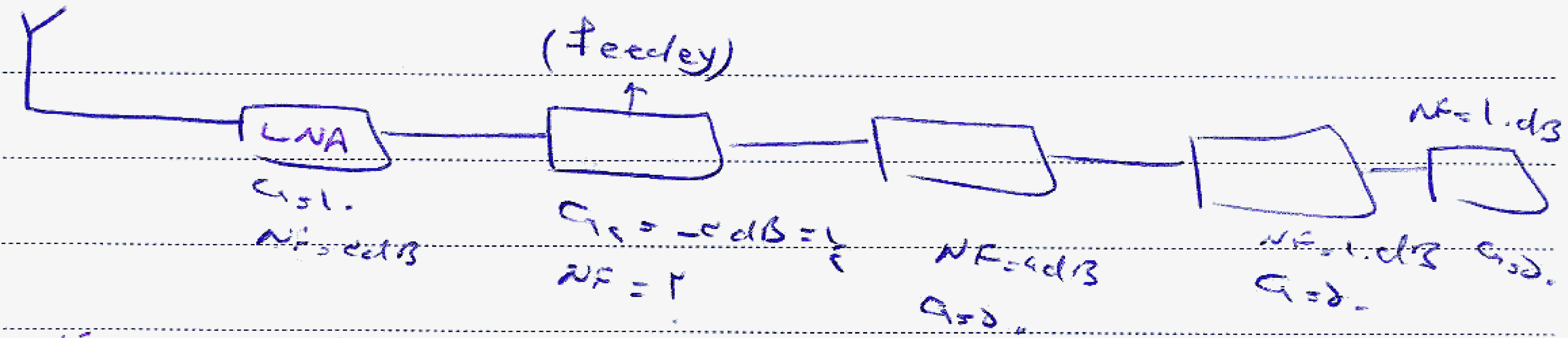
$Q : Q_+$ مربوط به حالت تطبیق می‌باشد که به ازای R_+ به دست می‌آید

توجه: در دو مدار قبل نتوانستیم هم زمان هم Q_L مدار را به حد مطلوب برسانیم و هم تطبیق را انجام دهیم و تمرکز روی یکی از این دو پارامتر ما را عامل‌ها کردیم ولی در این مدار دو درجه آزادی داریم

یعنی هم Q_+ را می‌توان طوری $\frac{Q}{N}$ قرار داد و هم R_+ را مقدار تطبیق یافته R_0 قرار داد

و ابتدا C را Q_P به دست می‌آید و از روی این Q_P می‌توان پارامترهای مدار تطبیق را به دست آورد.

نویز فیدر در جهت LNA قبل از کابل و بعد از کابل را با هم مقایسه کنید.



۱) $NF = ۲ + \frac{۱}{۱۰} + \frac{۳}{۵} + \frac{۹}{۲۵۰} + \frac{۹}{۲۵۰\cdot۲۵۰} = ۲٫۷۴$

LNA قبل از feeder واقع

۲) $NF = ۲ + \frac{۲-۱}{\frac{۱}{۲}} + \frac{۳}{۵} + \frac{۹}{۲۵۰} + \frac{۹}{۲۵۰\cdot۸۵۰} = ۴٫۶۴$

در این حالت اگر LNA قبل از فیدر باشد نویز فیگر کم می‌شود.

یعنی پهن‌تر

نکته: در مدار تطبیق قبل روی Q صحبت نکردیم و باید از [illegible] سیگنال و یا افزایش نویز جلوگیری شود

مدار دوم به جای یک خازن اضافی به صورت آزاد داریم و بعد از محاسبه داریم

$Q_P = \left(\frac{Q_+^2 + ۱}{\left(\frac{R_+}{R_L}\right)^۴} - ۱\right)^{\frac{۱}{۲}}$ که R_+ و R_L معلوم باشند (یعنی پهنای باند):

Q_+ مداری که می‌خواهیم طراحی کنیم باید داشته باشیم و مشخص شده نیاز می‌باشد را به صورت آزاد داشته باشد

همان‌طور که R_L را به R_+ افزایش برای تطبیق تبدیل کنیم.

حال اگر $Q_+^2 > ۱۰$ باشد از یک در فرمول صرف نظر می‌کنیم و داریم:

$\frac{Q_+}{n} > ۱۰ \rightarrow Q_P = \boxed{\frac{Q_+}{n}}$

تذکر: $Q_P \geq ۱۰$ باشد با خطای ۱۰ درصد رابطه فوق قابل استفاده می‌باشد.

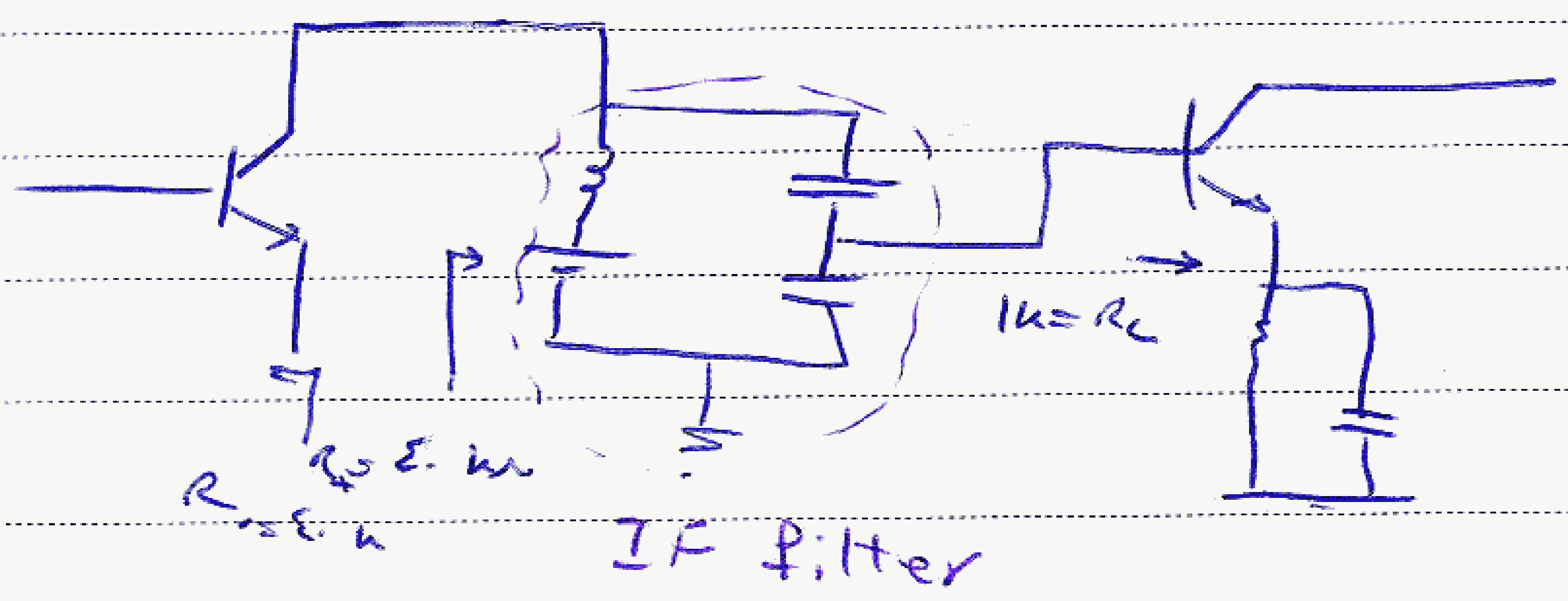
Subject:

Year. Month. Date. ( )

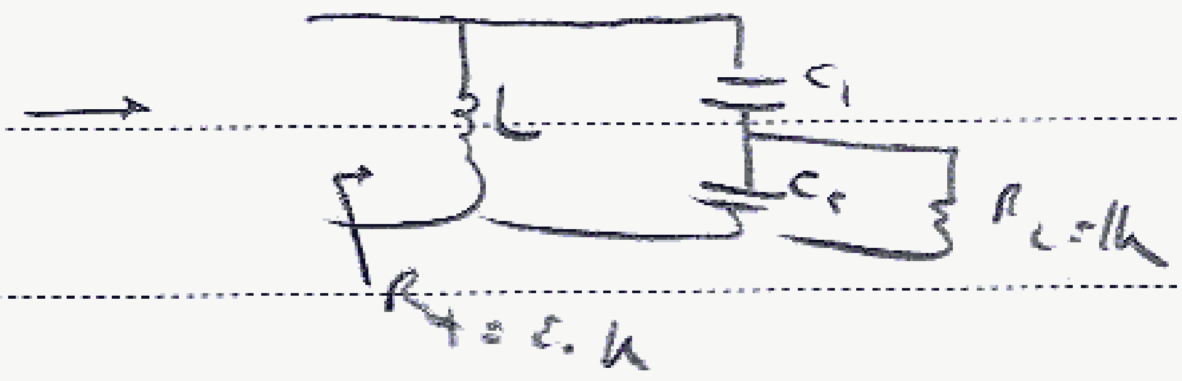
← مدار با فرض روش مدارات که Q_+ دلخواه را از طریق R_+ مشخص شده بدست می‌آید مستقیماً باید بعد از تطبیق امپدانس R_+ را مقاومت دیده شده از سر خروجی ترانزیستور یا منبع جریان قرار دهیم.

توجه: فیلترهای IF هم کار تطبیق انجام می‌دهند و هم کار فیلترینگ را انجام خواهند داد.

مثال:



IF filter



$R_L=1k$ $f_0=455\ kHz$

$BW=10\ kHz$ $Q=\frac{f_0}{BW}=45{,}5$

* چون ما Q را می‌خواهیم باید R_+ را موازی R_o و R_i در نظر بگیریم چون اگر ترتیب فقط

R_+ واقعی که در پایان مقاومت دیده شده توسط ترانزیستور نصف می‌شود و به Q دلخواه نمی‌رسیم

← در این حالت Q مدار زیادتر بدست می‌آید و عرض عبور کم می‌شود

$n^2=\frac{R_+}{R_L}=20 \to n\simeq4{,}5$ $40k\|40k=R_+=20k \Longleftarrow$

$Q_p=\frac{Q_+}{n}=\frac{45{,}5}{4{,}5}=10$ $Q_p>10 \Longrightarrow$ تقریب قابل قبول

$Q_p=R_LC_2\omega \Longrightarrow C_2=\frac{10}{2\pi\times1k\ 455\times10^3}=\frac{1}{455\times10^5\times2\pi}=\dots nF$

$C_2=5\times10^{-8}$

$Q_+=\frac{L\omega}{R_s}=\frac{1}{RC_s\omega} \Longrightarrow C=\frac{1}{2\pi BR_+}=\frac{1}{2\pi\times10\times20\times10^3}=3nF$

C_s → کل

سری C_p, C_1, C_2 باشد

$C=\frac{1}{4\pi\times10^8}=0{,}8nF$ $LC\omega^2=1 \Longrightarrow L=0{,}15mH$

* ⑤ در مدار ① اگر یک ~~[illegible]~~ استپ سلف قبل ورودی خازنی باشد آن را بصورت سلف مدل می‌کنیم

Subject: $Z_0 = R_0 + \frac{1}{jC\omega}$ به شکل ← $Z_0 = R_0 - jX$ می‌نویسیم حالا از روش معمولی L را حساب می‌کنیم داریم

Year. Month. Date. (L)

$L = \underset{\text{مدار تطبیق}}{L} \parallel L \rightarrow$ مدار با X می‌باشد

$\frac{1}{C} = \frac{1}{C_1} + \frac{1}{C_s}$ → معادل سری می‌باشد

$\Rightarrow C_s = C_2 \frac{1+Q_p^2}{Q_p^2} \simeq C_2$ از این رابطه مدار به دست می‌آید تطبیق

$\Rightarrow \frac{1}{\text{۱/۸ nF}} = \frac{1}{C_{eq}} - \frac{1}{C_1} \Rightarrow C_1 =$ ~~[illegible]~~ $\boxed{\text{۱/۰۵ nF}}$

* توجه: معمولاً به ترتیب [illegible] اثر سلف‌ها به دست می‌آید

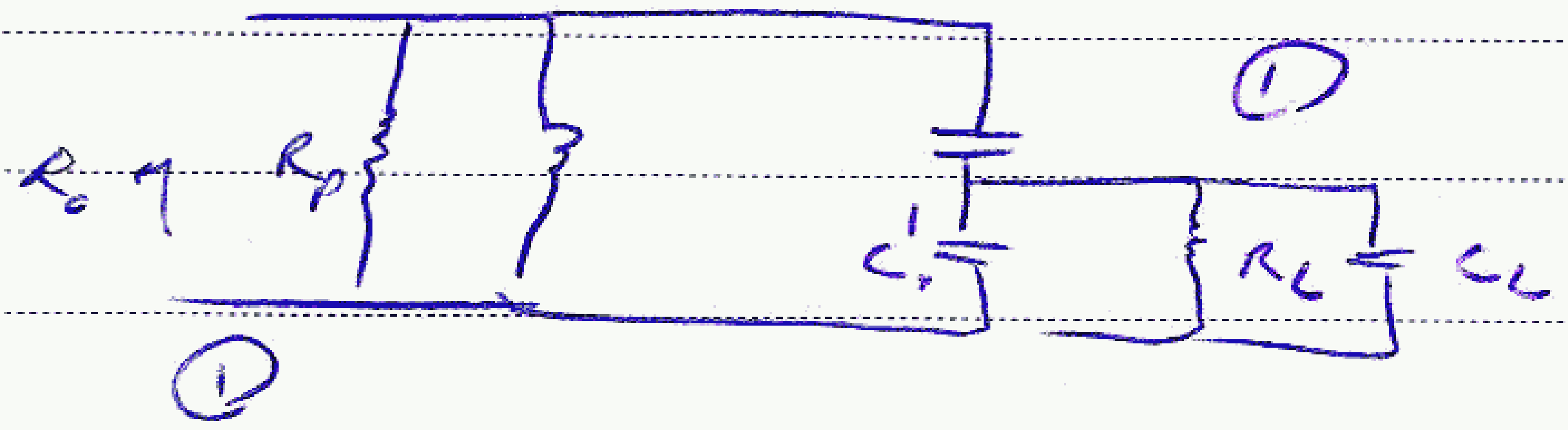
محاسبه می‌کنیم حال

نکته: اگر بار دارای ادمیتانس باشد خازن آن را حذف می‌کنیم و C را ~~[illegible]~~ در ~~[illegible]~~

$C_2 = C_2' + C_L \Rightarrow \boxed{C_2' = C_2 - C_L}$ ۲ مدار را داریم چون

C_2' با C_L سری برابر C_2 می‌شود

C_2' به دست می‌آید.



②

توجه: اگر یک مقاومت تلف در سلف داشته باشد R_p را به دست می‌آوریم مثل قبل

$R_{PL} = R_s(1+Q_L^2) \Rightarrow \frac{1}{R_0} = \frac{1}{R_{P+}} + \frac{1}{R_+'} \Rightarrow \frac{1}{R_+'} = \frac{1}{R_0} - \frac{1}{R_{PL}}$

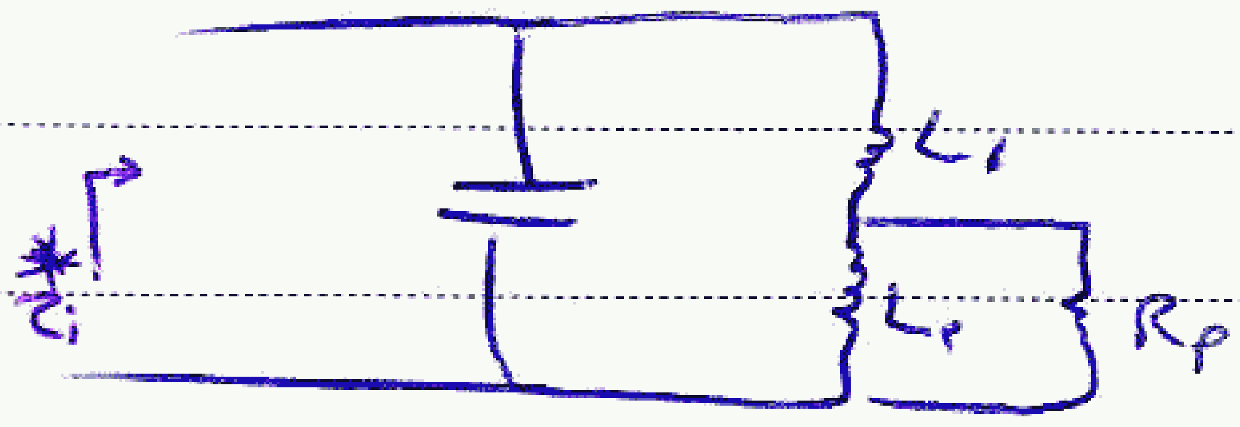
حال محاسبات را با R_+' انجام می‌دهیم نکته: Q در نظر گرفته شده در ابتدا باید طوری باشد

که پارالل $R_0 \| R_p \| R_+'$ در نظر گرفته شده در آن $\frac{R_0}{2}$ باشد

$\frac{R_0 \| R_p \| R_+'}{R_0} = \frac{R_0}{2}$

توجه: مدار حالت دوم:

در این حالت اگر یک سلف با بر وسط ← بهره می‌بریم



* در اینحالت جزء القایی

$\left(\frac{R_P \cdot jL_2\omega}{R_P + jL_2\omega} + jL_2\omega\right) \parallel \frac{1}{j\omega C}$

(سیستم با چه پارامتر در خود مثل‌ها)

مطلق است که تنها به جای C

نادر می‌آید

← در حالت سوم اتلاف‌های معادل ترمیمی Q بدست آوردن تنها از این‌ها $Q_P = \frac{R_P}{L_2\omega}$ ← باید کم باشد

حال [illegible] = کل $C_T = \frac{1}{2\pi B R_T}$ پس کل از آن [illegible] L_2 ← [illegible]

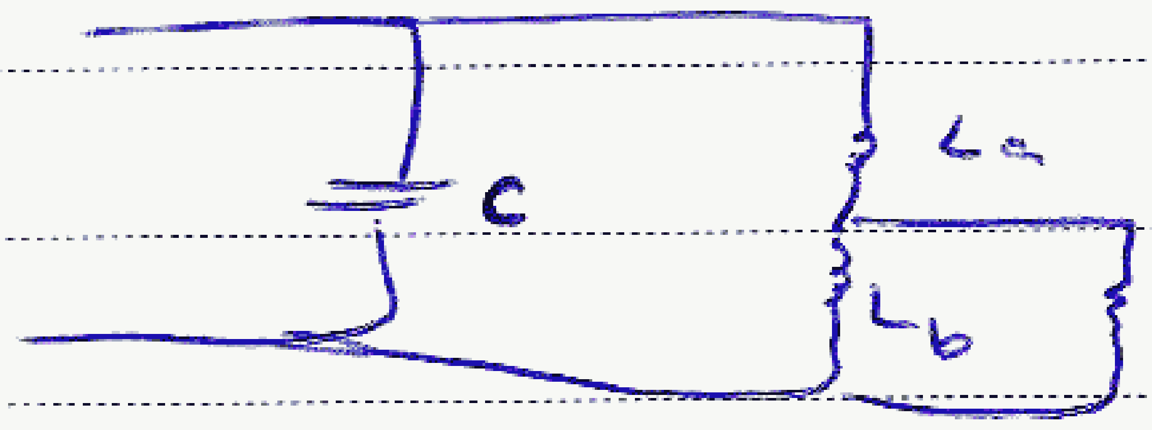
Subject:

Year. Month. Date. ( ) $\Rightarrow L_1 = L_T - L_2$

(مدار تطبیق با سلف سری شده):

حالت دوم:

* هر دو سلف روی یک هسته بسته شوند بسته به جنس هسته نشان از کوپلینگ [illegible] می‌کند و باعث ایجاد تلفات معادل می‌شود



$$Q_p = \frac{R_p}{L_b\omega}$$

حال اگر R_p خیلی بزرگتر از $L_b\omega$ باشد یک تقسیم ولتاژ داریم

$$\frac{V_{out}}{V_t} = \frac{L_b + kL_a}{L_a + L_b + M} = \frac{N_2}{N_1}$$

$$\frac{R_t}{R_0} = \left(\frac{L_b + kL_a}{L_a + L_b + M}\right)^2$$ مثل ترانس ایده‌آل شد

* اما اگر R_p خیلی بزرگ نباشد باید R_p را با معادل L_b $(L_b - kL_a)$ یا [illegible] و با [illegible] اصلی

L_a $(L_a - kL_b)$ سری فرض کرده و حالا با فازسازی کم و $Z_o = Z_i^*$ را برقرار کنیم.

$$R_t = R_2\left[\left(\frac{L}{L_b+M}\right)^2 + \left(\frac{L\omega}{R_2}\right)^2\left(\frac{L_b}{L_b+M} - \frac{L_b+M}{L}\right)^2\right]$$

$$\frac{R_t}{R_2} = N^2\left[1 + \left(\frac{L\omega}{R_2}\right)^2 + \frac{k^2}{N^2}\right] = N^2 D$$

$$k = \frac{1}{1+kNa} - \frac{1}{N} \qquad B_i = -\frac{1}{L\omega} \times C$$

$\frac{M}{\sqrt{L_1 L_2}}$ الف ضریب تزویج

$L_b = aL_a$ ← که بعد به دنبال آن از کار روش را کمی تغییر [illegible] می‌کند.

جهت L_a و L_b هر دو روی یک هسته قرار دارند و تعداد دور [illegible] تعیین [illegible] کوچک می‌باشد

Subject:
Year. Month. Date. ( )

* توجه: $\frac{R_T}{R_P}$ به پارامترهای $\frac{L_P}{R_L}$ و k و n وابسته می‌باشد و چون ما از بزرگ کردن حدی $\frac{L_P}{R_L}$ مقابل

صرف نظر کرده‌ایم باشد و منحنی‌ها هم نزدیکتر می‌شود.

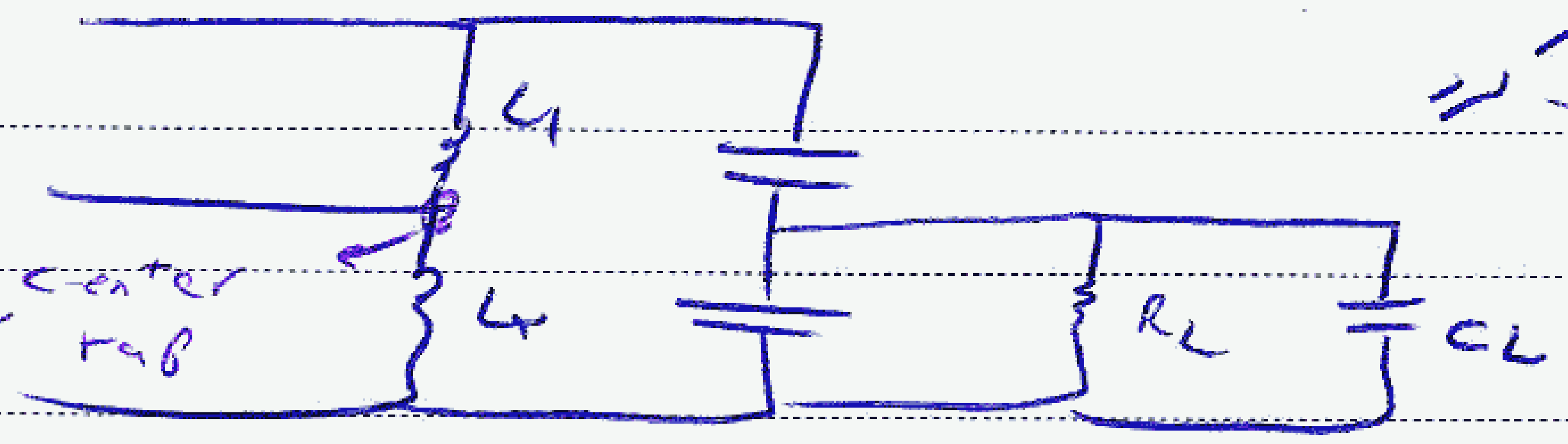
* منحنی های فرکانسی باید به تعدادی $\frac{L_P}{R_L}$ و R_3 و n ها و $\frac{1}{n}$ به دست آید.

* توجه: در مدار center tab قبلی که بار خازنی داشتیم و R_P را هم در نظر گرفتیم محاسبات ثابت

آمد و فرق با یاد دوباره نمی‌شود (مدار ①). منحنی های زیر حدود ۳ های قابل استفاده نیستند

نیست چون خط منحنی منحنی‌ها بیش از منحنی به دست آمده باشد و بهتر از منحنی

از center tab استفاده کرده به این صورت که



برای جلوگیری از سلف های خیلی کوچک

نحوه محاسبه:

* تقویت کننده های سیگنال کوچک و فرکانس بالا

* در حالت سیگنال کوچک برای تقویت باید داشته باشیم

$V_{be} < 10mV$ ← BJT

$V_{gs} < 400mV$ ← FET

دلیل این که V_{be} خیلی کمتر از V_{gs} ها است چون که جریان I_c به V_{BE} وابستگی نمایی دارد و اگر زیاد باشد

Subject:

Year.　Month.　Date.　( )

خواص غیرخطی زیاده شده و باعث اعوجاج می‌شود

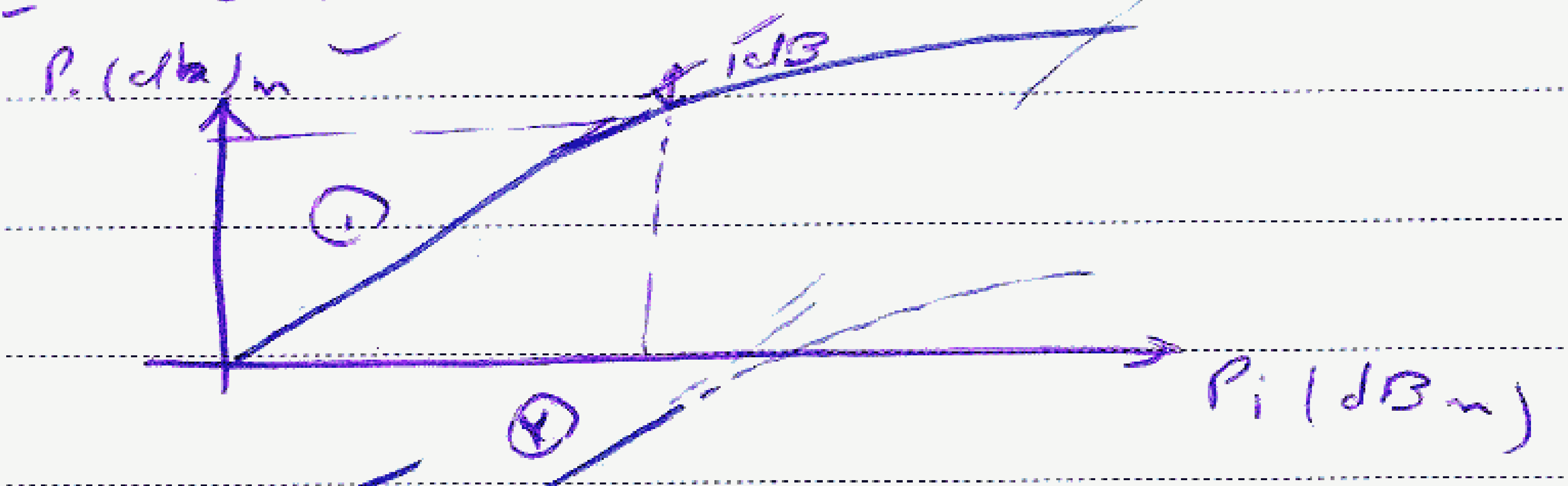
باید شرایط اعوجاج ناشی از جملات دیگر تولید شده حدود ۱۰ درصد توان سیگنال اصلی شود

برای Pint متناظر

$$a\sin\omega t = \underbrace{b\sin\omega t + b_2\sin 2\omega t + b_3\sin 3\omega t}_{}$$ P_{int}

باید فقط توان کمتر از ۱۰٪ سیگنال اصلی

در تقویت کننده‌های قدرت اگر P_i و P_o را برحسب dBm ترسیم کنیم یک نمودار غیرخطی داریم



تا جایی تقویت کننده خطی است که رابطه غیرخطی با خطی 1dB تفاوت پیدا کند

P_{int} بیش باید باشد → 9/5 dB - 10 dB

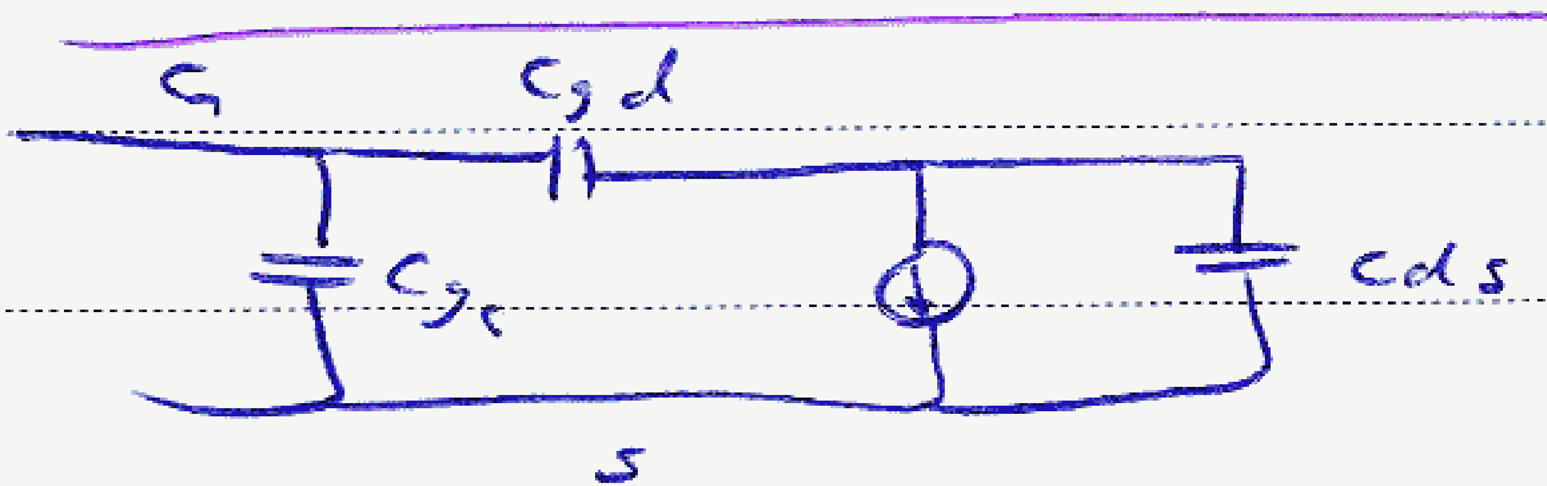
محل برخورد امتداد خط
توان کل و توان
هارمونیک سوم

① نمودار توان کل - خط برحسب توان ورودی

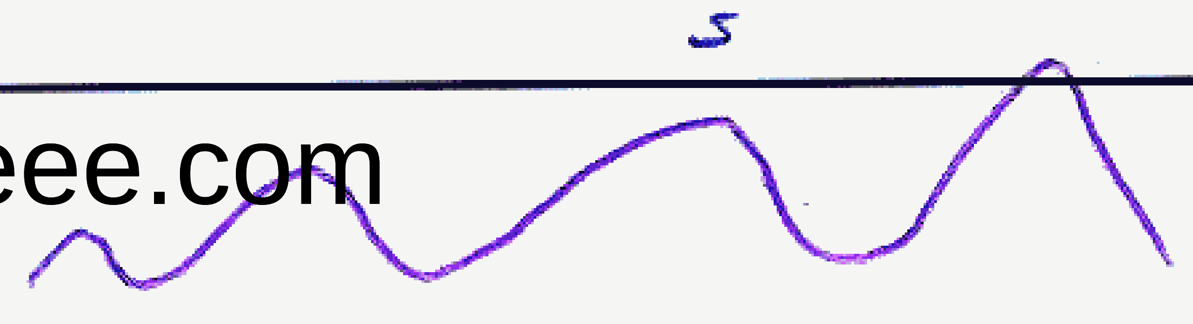
② نمودار هارمونیک سوم خروجی برحسب توان ورودی

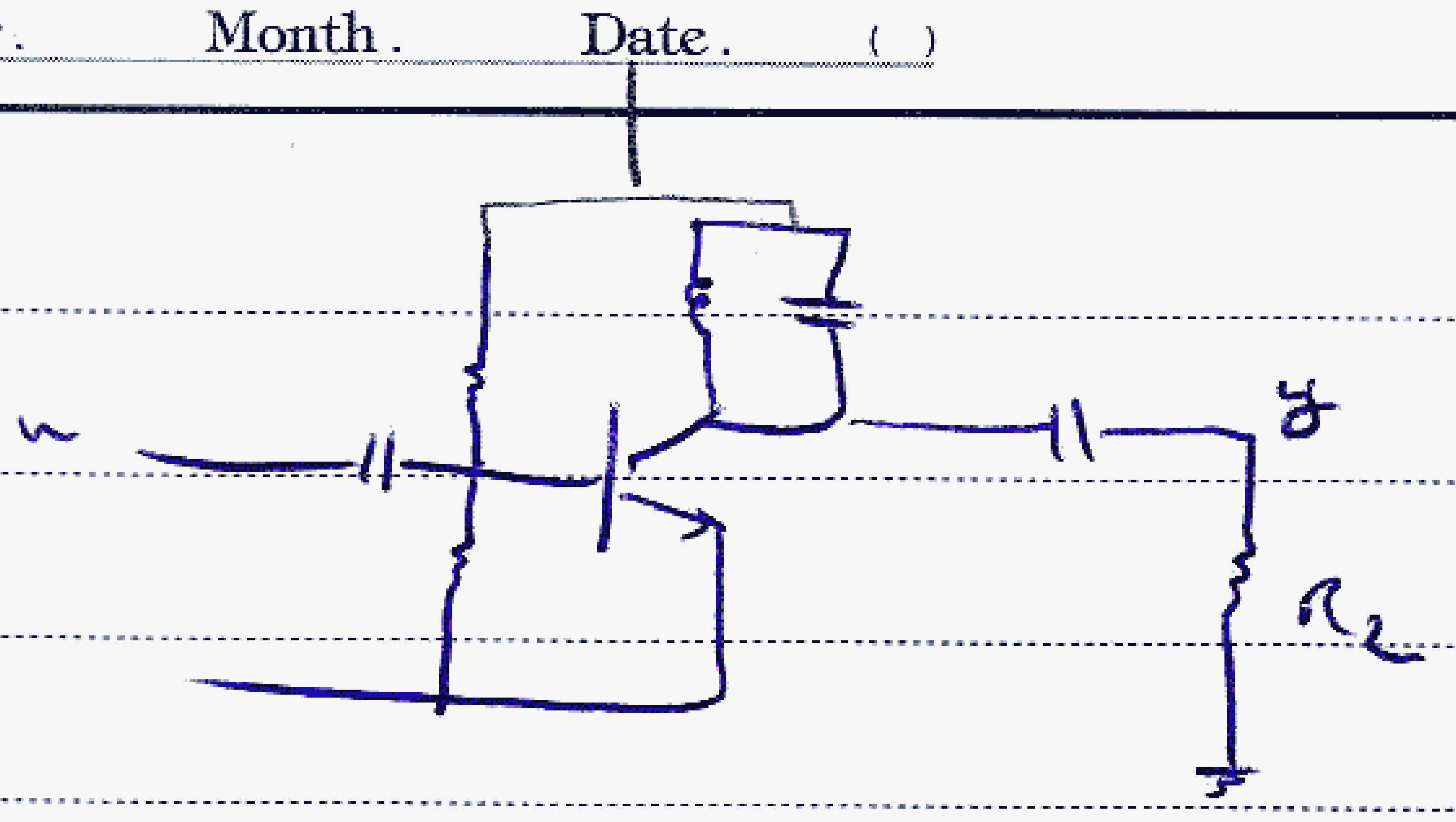
اولین مشکل در طراحی تقویت کننده‌ی فرکانس بالا مشکل پایداری است چون ترانزیستورها ناپایدار می‌باشد

مطابق با مدل ترانزیستور در فرکانس بالا به دلیل فیدبک امپدانس Cgd مقداری از خروجی به عقب برگردد و باز تقویت می‌شود و باعث می‌شود ترانزیستور نوسان کند



در فرکانس بالا Cgd کم می‌شود
و چون نقش فیدبک دارد
نویز کوچک داریم که سیگنال کوچک به
سیگنال بزرگ تبدیل می‌شود





تقویت کننده سیگنال کوچک :

رابطه‌ی جریان و ولتاژ غیرخطی (نمایی) در exp

درجه ۲ هم باشد ولی در حالت سیگنال کوچک

می‌توان رفتار را خطی در نظر گرفت.

رابطه غیرخطی ورودی و خروجی در حالت سیگنال بزرگ ← $y = a_1x + a_2x^2 + \ldots$

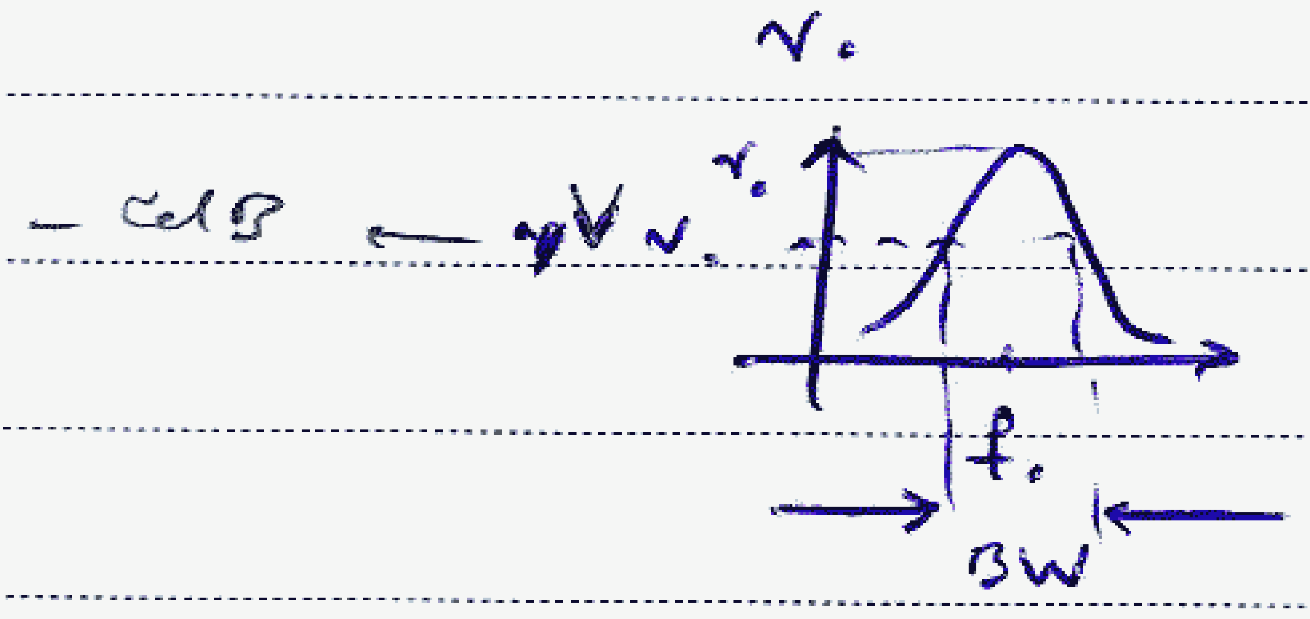
در حالت سیگنال کوچک قابل صرف نظر کردن است

* بار LC موازی باشد هارمونیک‌های بالا

توان ۲ یا ۳ و ... را حذف کند این مدار باعث جلوگیری از نویز و [illegible]

باند کند

خروجی مدار LC داریم :



با افزایش Q) مدار LC داریم

باعث خطی شدن تقویت کننده و نامطلوب‌ها شده از خروجی حذف شود.

توجه :

تذکر : این مدار تأثیری روی inter modulation ندارد.

به عنوان مثال اگر ورودی $\cos\omega_1 t + \cos\omega_2 t$ باشد فرکانس‌های زیر را مشاهده داریم

	حذف	حذف	حذف	حذف	✓	✓	حذف	
ω_1	ω_2	$2\omega_1$	$2\omega_2$	$\omega_1 \pm \omega_2$	$2\omega_1-\omega_2$	$2\omega_2-\omega_1$	$3\omega_2$	$3\omega_1$

غیرقابل حذف با LC

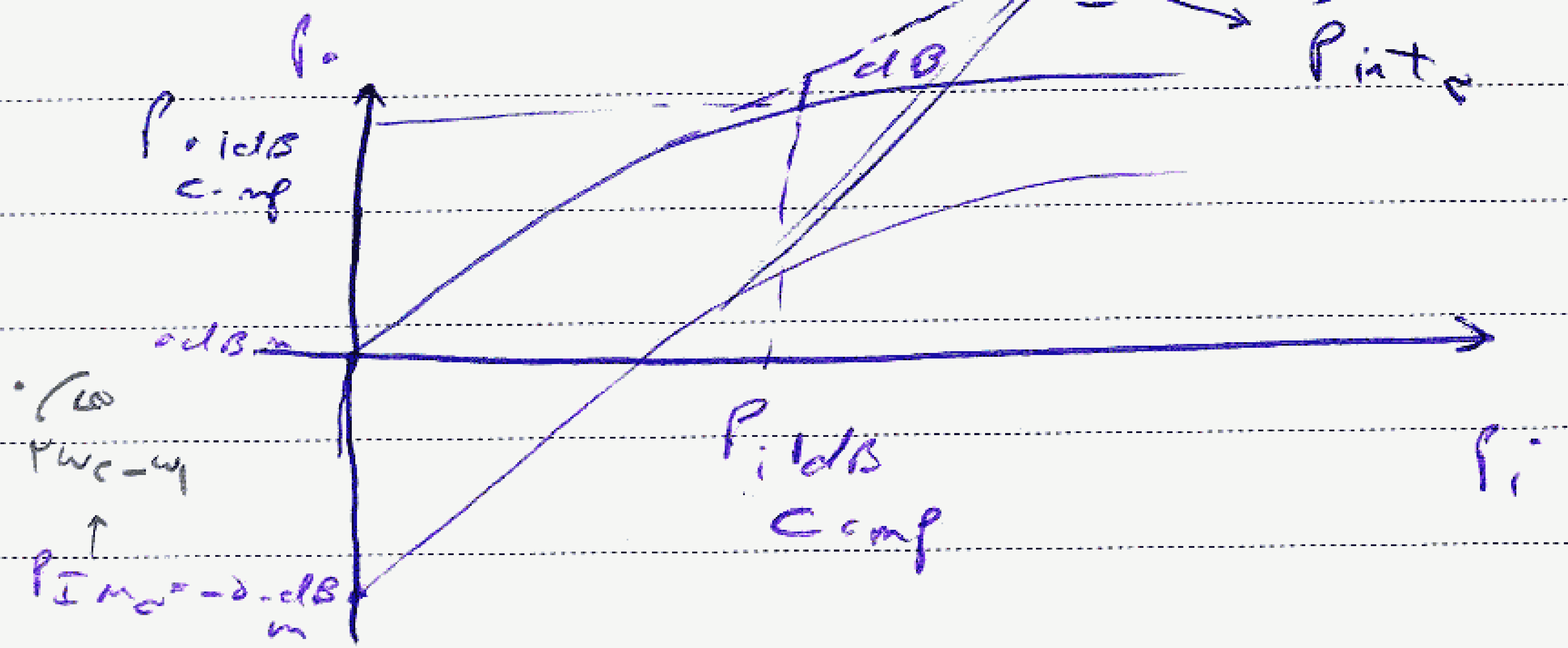
حال اگر ω_1 و ω_2 نزدیک هم باشند مثل [illegible] و ... حذف کند ولی $2\omega_1-\omega_2$

چون حدود ۱MHz می‌شود حذف نمی‌شود بنابراین سیگنال inter modulation ها را حذف نمی‌شود

Subject:
Year. Month. Date. ( )

+ یکی از مسائل (زیان آور) inter modulation کم کردن رنج دینامیکی ورودی می باشد

محدوده خطی: یک dB نمودار خطی با غیرخطی اختلاف پیدا کند



به دلیل اینکه به ایجاد حالتی که توان خروجی P 1dB comp شود سخت است چون توان زیاد لازم است

راه دیگر این است که هارمونیک سوم را نسبت به P_i اندازه گیریم

از طرف دیگر نقطه P_{Int_3} را اندازه گیریم چون شیب یکی از خطها ۳ برابر است

در سیستم چون در نهایت می باشد منحنی را رسم نمود.

$$10\log a_3 x^3 = 10(\log a_3 + 3\log x)$$

شیب سه

اگر x به اندازه ۱۰ زیاد شود خروجی هم به اندازه ۱۰. اما P_{int_3} به اندازه ۲۰dB زیاد می شود

در حالی که اگر در قسمت خطی باشیم P_o، P_i باهم به اندازه ۱۰dB زیاد می شود

توجه:

$$\boxed{P_{1dB\,comp} = P_{int_3} - 10\,dB}$$

$P_{int_3} - 9.6\,dB$

در رابطه خطی صدق می کند

$$\boxed{P_{int_3} = \frac{3P_o - PIM_3}{2}}$$

$P_o = 20\,dBm \xrightarrow{+5} 25\,dBm$

$IM_3 = -40\,dBm \xrightarrow{+15} -25\,dBm$

چون $IM_3 \leftarrow 3\log x$ است و تغییرات IM_3 سه برابر تغییرات P_o است.

البته اگر در ناحیه خطی باشند

Subject:
Year. Month. Date. ( )

توجه: P_{int} همواره کوچکتر است و هر نقطه اندازه‌گیری کم حساب می‌
(چون P_{in} و P_{i} ارتباط خطی با هم برقرار می‌باشند و تفاضل P_{1dB} و P_{IM} ثابت می‌مانند)
عددی ثابت محسوب می‌شود. حال بطور تقریبی طبق تئوری P_{int}: $P_{1dB_{cmp}} = P_{int} - 10\,dB$

می‌توان C ، P_{1dB} را بدست آورد و ناحیه خطی تقویت کننده بدست آورد.

* نکته: رنج خطی تقویت کننده باید ورودی را بدست آوریم و یا هم با C ، spectrum
برای خروجی ارتباط کنیم P_{IM} و P_1 اختلاف
$2f_1-f_2$ و $2f_2-f_1$ را بدست آوریم حال طبق رابطه $P_{int} = \frac{3P_0 - P_{IM}}{2}$ بدست می‌آید

و $10\,dB$ از آن کم کنیم) ناحیه خطی بدست می‌آید.

مشاهده می‌شود که اگر P_0 ، P_{1dB} کم شود P_{int} کم می‌شود بنابراین کنترل زنده

ی ورودی می‌توان توان ثابتی در خطی را به ... در صورتی که dB کم ... باشد

کم شدن اعوجاج می‌شود.

* توجه: اندازه‌گیری P_{int} و P_{IM} و P_0 باید در ناحیه خطی انجام شود تا جواب همواره یکی باشد
P_{int} ↓ توان تقریبی به غیرخطی می‌باشد
P_{IM} ↓ $2f_1-f_2$ توان IM_3
P_0 ↓ توان خروجی

طراحی تقویت کننده:

① باید دید آیا ترانزیستور در فرکانس مورد نظر تقویت دارد یا نه

باید f_T ترانزیستور از بیشترین فرکانسی که می‌خواهیم تقویت کنیم خیلی بیشتر باشد

Subject:

$r_\pi \gg r_o$

پاسخ

توجه بدهید اگر f_T زیاد شود همه مدارهای [illegible] شود بعنوان مثال از $f_T = 10^6$ به $f_T = 10^9$ افزایش

محاسبه شود.

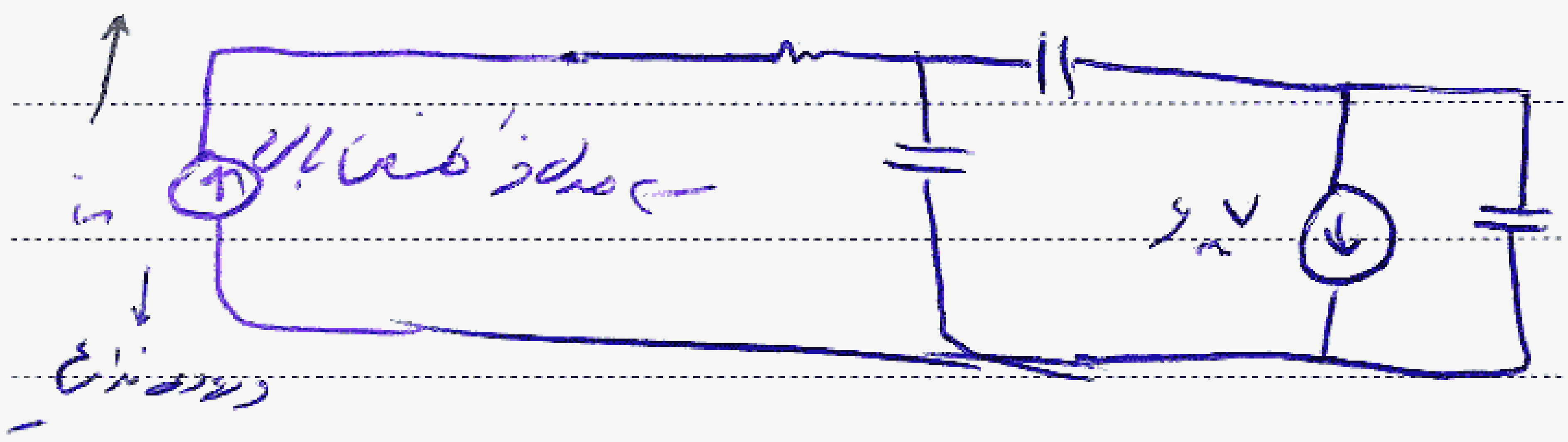
② آیا تقویت کننده LNA است یا نه، کم نویز است یا نه چون ترانزیستورهای کم نویز خیلی گران است

زمانی که تقویت کننده LNA باشد بهره خوبی داشته باشد

باید دید آیا ترانزیستور پایدار می‌باشد یا نه در فرکانس‌های کاری چون اگر ناپایدار باشد نوسان‌ساز است

و در صورت هم فاز بودن ورودی و خروجی

سیگنال خروجی به ورودی برمی‌گردد و تقویت می‌شود که باعث سوختن ترانزیستور می‌شود

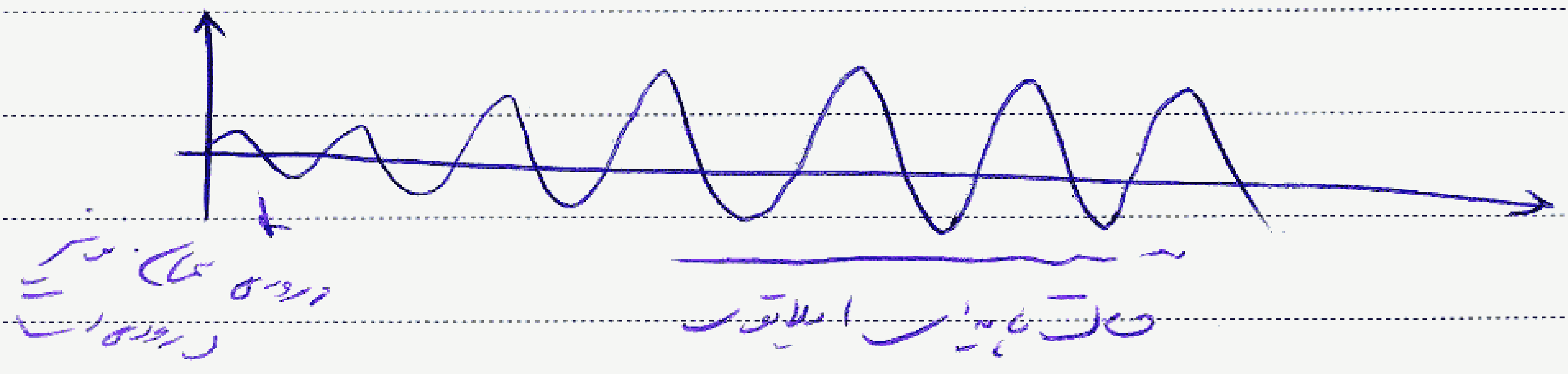

منبع نویز ضعیف
$g_m V_\pi$
ورودی نداریم

در صورت ناپایدار بودن ترانزیستور

ترانزیستور تبدیل به نوسان‌ساز می‌شود

بنابراین $A_V = \infty$ می‌شود در این حالت در ورودی به جای منبع، منبع نویز داریم که در خروجی [illegible]

نویز ضعیف است.


ورودی سیگنال نویز ورودی است
حالت ناپایدار اسیلاتور

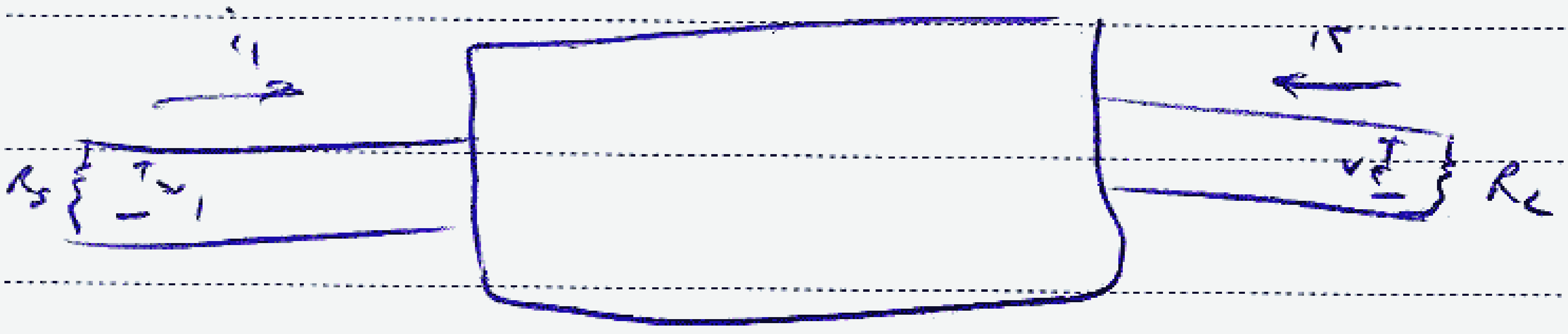
نتیجه: اگر A_V که ترانزیستور ∞ شود و ناپایدار باشد ترانزیستور ناپایدار می‌باشد

Subject:
Year. Month. Date. ( )

* با نگه داشتن مدل متوازن Av را بدست آورده و شرط پایداری و ناپایداری را بدست آورد

پایداری گوییم که Av ← ∞ نشود یا محدود باشد

راه دیگر استفاده از پارامترهای y می‌باشد:



$$\overset{y_i}{i_1 = y_{11}} V_1 + \overset{y_r}{y_{12}} V_2 = -G_s V_1$$

$$i_2 = \underset{y_f}{y_{21}} V_1 + \underset{y_o}{y_{22}} V_2 = -G_L V_2$$

$$\boxed{\Rightarrow A_v = \frac{v_2}{V_1} = \frac{-y_{21}}{y_{22}+G_L} = -\frac{(G_s+y_{11})}{y_{12}}}$$

با داشتن پارامترهای y متوازن در هر دو حالت پایداری Av بدست می‌آید.

$$y_i = \frac{i_1}{V_1} = y_{11} - \frac{y_{12}\,y_{21}}{y_{22}+G_L} \longrightarrow$$ به ادمیتانس بار وابسته است.

$$y_o = y_{22} - \frac{y_{12}\,y_{21}}{y_{11}+G_s} \longrightarrow$$ به ادمیتانس ورودی وابسته است

بنابراین اگر مثلاً G_L عوض شود y_i عوض می‌شود و matching تغییر می‌کند.

توجه: بیشترین حالات ناپایداری R_L و R_s ∞ باشد در حالات [illegible] بگیرد

با شرط R_L و R_s ∞ می‌باشد ←
$$C = \frac{\left|\overset{y_r}{y_{12}}\ \overset{y_f}{y_{21}}\right|}{2 g_i g_o - \mathrm{Re}(y_f y_r)}$$
$$\begin{cases} g_i = \mathrm{Re}\, y_i \\ g_o = \mathrm{Re}\, y_o \end{cases}$$

طبق معادله [illegible] اگر R_L ∞ باشد بیشترین ناپایداری را داریم اگر R_s ∞ باشد

بنابراین اتصال به ورودی بار کمتری روی بار تقویت کننده بیشترین ناپایداری را داریم

PAPCO

Subject:
Year. Month. Date. ( )

1) if $C<1$ $\Longrightarrow$ تقویت‌کننده باید مطلقاً پایدار باشد

و البته به R_L و R_S و پارامترهای تغذیه نباشد البته در تشدید نیستیم

تذکر: اگر $C<1$ باشد و فیدبک داشته باشیم [illegible] ممکن است سیستم ناپایدار شود.

if $C>1$ $\Longrightarrow$ احتمال ناپایداری وجود دارد

نتیجه: R_S و R_L را در دست داریم باید تحلیل را با توجه به R_S و R_L انجام می‌دهیم.

[illegible] $\rightarrow$ $k = \dfrac{2(g_o + G_L)(g_i + G_S)}{|y_f y_r| + Re[y_f y_r]} > 1$ $\longrightarrow$ در اینجا سیستم با R_L و R_S مشخص پایدار می‌باشد.

k $\longrightarrow$ بدست آمده‌ای که در فرمول C قرار دهیم $\quad g_o \longrightarrow g_o + G_L$

$g_i \longrightarrow g_i + G_S$

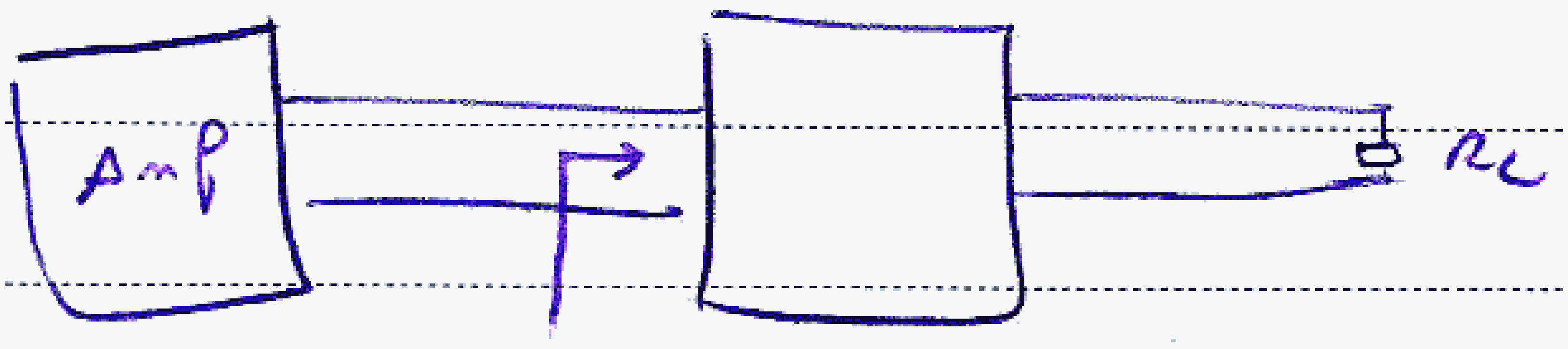
مشاهده شد اگر G_S و G_L زیاد شود سیستم پایدارتر است ولی چون R_S و R_L کم می‌شود بهره کاهش می‌یابد

در عمل ما ابزاری در نظر گرفتیم که پایداری بیشتر و بهره کم باشد، k بزرگ شده، بزرگ در نظر گرفتن که G_L زیاد شود و یا کاهش R_L می‌باشد.

تذکر: منظور از کاهش R_L خود بار نیست بلکه امپدانس ورودی تقویت‌کننده را کم کنیم تا G_L زیاد شود

نکته: منظور از بهره توان تقویت کننده می‌بینیم که تا که امپدانس مدار matching باشد

Subject:
Year. Month. Date. ( )



منظور از G_L

امپدانس بار روی تقویت کننده در بار matching وصل است باشد

$Z_0 = Z_L^*$

شرط matching

مدار matching

حال اگر بخواهیم G_L را زیاد کنیم باید

مقاومت Rel ، Z_L کم شود

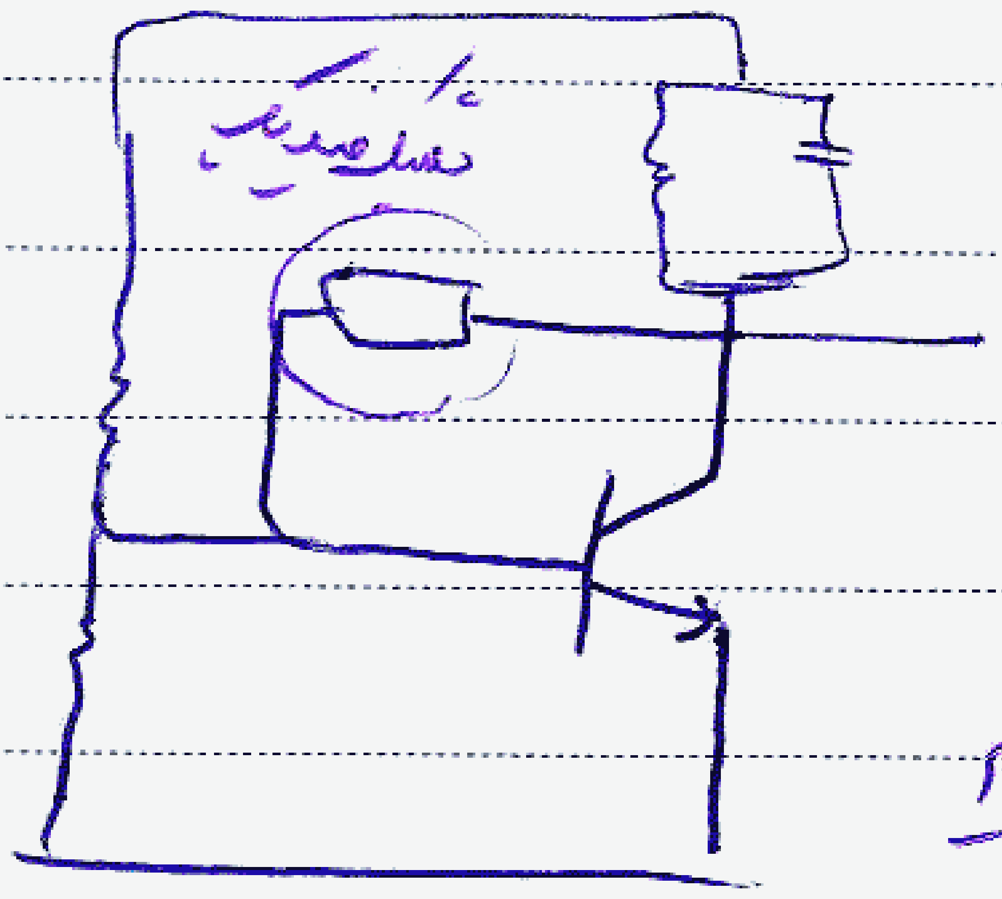
که باعث از بین رفتن matching می‌شود که

باعث کاهش بهره می‌شود

و کاهش بهره باعث افزایش پایداری می‌شود

$G_L = \frac{1}{R_L}$ $R_L = Rel(Z_L)$

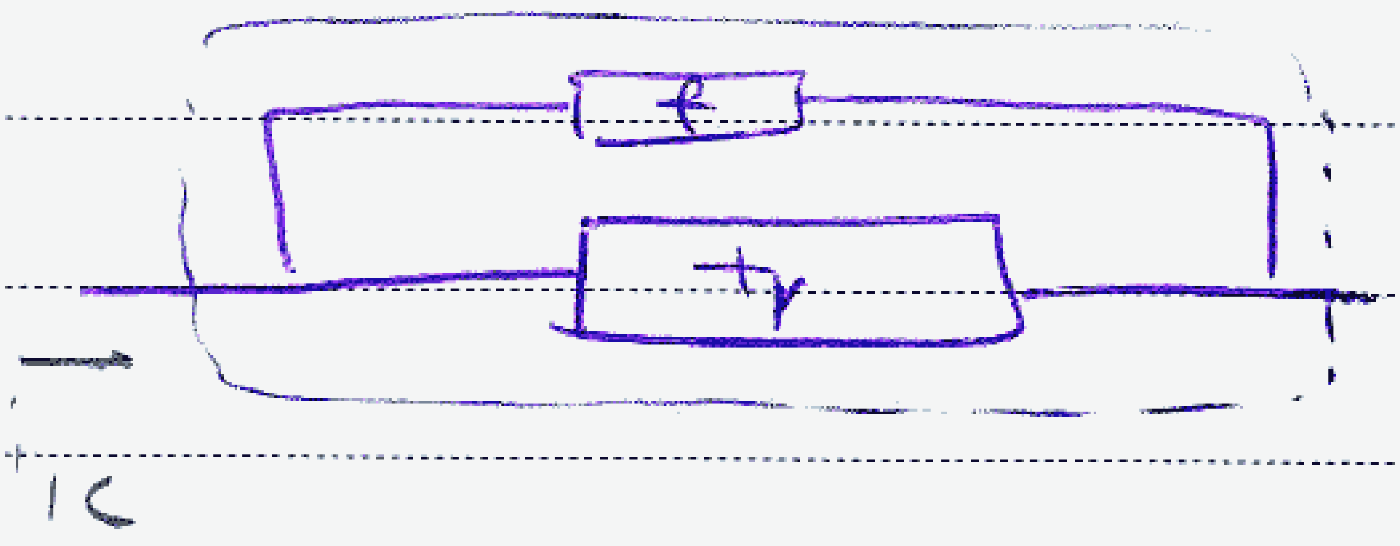
راه دیگر برای پایداری: سعی می‌کنیم سیگنال برگشت نکند یا بدین طور که سیگنال آن را با سیگنالی برعکس [illegible]



نوترالیک باشد پایداری را داریم:

در این حالت y_{12} که می‌باشد حذف گشته است

$0 = y_r = y_{12}$ ← k ∞ و پایداری داریم



$$\begin{cases} i_{1t} = y_{it} v_1 + y_{rt} v_2 \\ i_{2t} = y_{ft} v_1 + y_{ot} v_2 \end{cases}$$

$$\begin{cases} i_{1f} = y_{if} v_1 + y_{rf} v_2 \\ i_{2f} = y_{ff} v_1 + y_{of} v_2 \end{cases}$$

$$i_{1c} = (y_{it} + y_{if}) v_1 + (y_{rf} + y_{rt}) v_2$$

بهره برگشت از مدار فیدبک و مدار تقویت کننده

توجه: اگر $y_{rf} + y_{rt} = 0$ شود

بازگشت نداریم و پایداری خواهیم داشت در این حالت گرادیان بهره کم اضافه می‌شود و بیشترین بهره را خواهیم

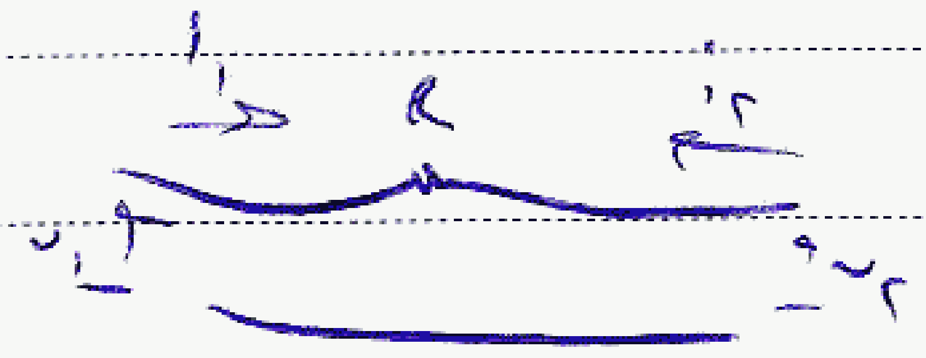
داشت. (unilateralization)

PAPCO

www.iran-ieee.com

در اینجا شرط پایداری برقرار است، $\boxed{y_{2f} = -y_{2t}}$

برای یک شبکه متقابل یک مقاومت داریم



$y_{11} = \frac{i_1}{v_1}\Big|_{v_2=0} = \frac{1}{R}$ $y_{21} = \frac{i_2}{v_1}\Big|_{v_2=0} = -\frac{1}{R}$

$y_{22} = \frac{i_2}{v_2}\Big|_{v_1=0} = \frac{1}{R}$ $y_{12} = \frac{i_1}{v_2}\Big|_{v_1=0} = -\frac{1}{R}$

← در اینجا y_{21} همان y_{12} می‌باشد

در نتیجه اگر $y_{2t} = \frac{1}{R}$ باشد سیستم بازگشت ندارد و پایدار می‌شود

* توجه برای ایزولیشن یک راه ایزولیشن یکطرفه از ایزولیشن Gs می‌باشد معمولاً Gs از پارامتر

چون تأثیر زیادی روی بهره نخواهد داشت، سپس با R_s کار می‌کنیم.

توجه: برگشت مستقل از ورودی هم وابسته به ذات ترانزیستور می‌باشد هم وابسته به ذات مدار می‌باشد

بدون در نظر گرفتن مدار فیدبک و حذف مسیر بازگشت دیگر لازم امپدانس ورودی امپدانس

بار در امپدانس خروجی امپدانس منبع تأثیرگذار نمی‌شود

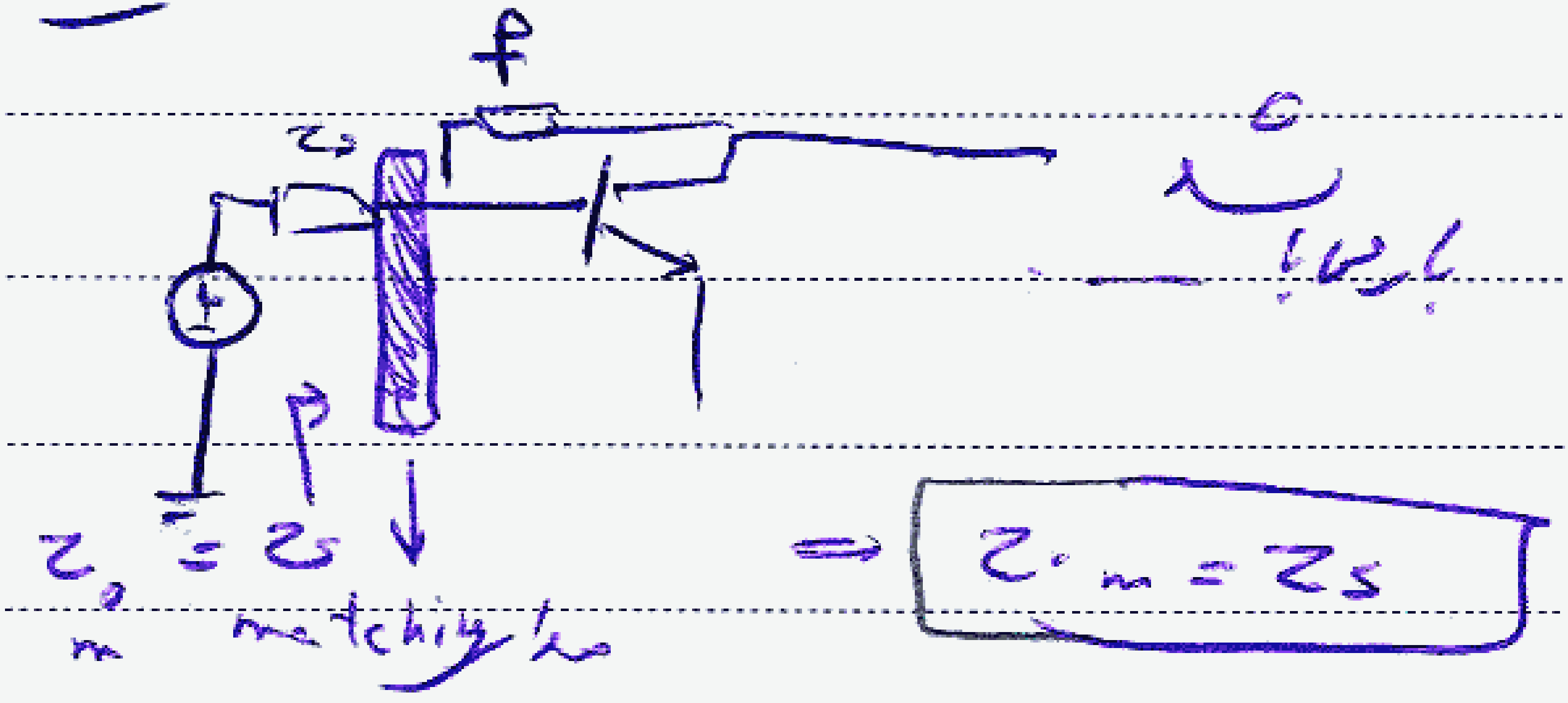
$Z_i = \frac{1}{y_{11c}}$ $y_{11c} = y_{11t} + y_{11f}$

$Z_o = \frac{1}{y_{22c}}$ $y_{22c} = \underline{y_{22t} + y_{22f}}$

مجموعه ترانزیستور و شبکه فیدبک

Subject:
Year. Month. Date. ( )

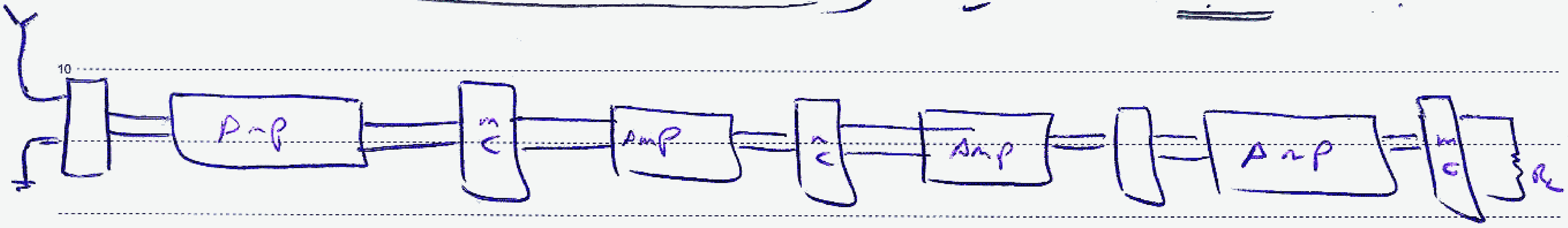
در این حالت سعی Yr_{e} را به امپدانس منبع نزدیک کرده و تطبیق برقرار کنیم.



توجه: اگر ترتیب این با شبکه f ، ترانزیستور همراه با یک فیدبک منفی داریم $Yr_{\pi} = -Yr_{e}$ حال امپدانس ورودی

(باید با منبع تطبیق کند)

ورودی مشخص و ثابت است و بالکی matching می‌توان به بار دلخواه وصل نمود

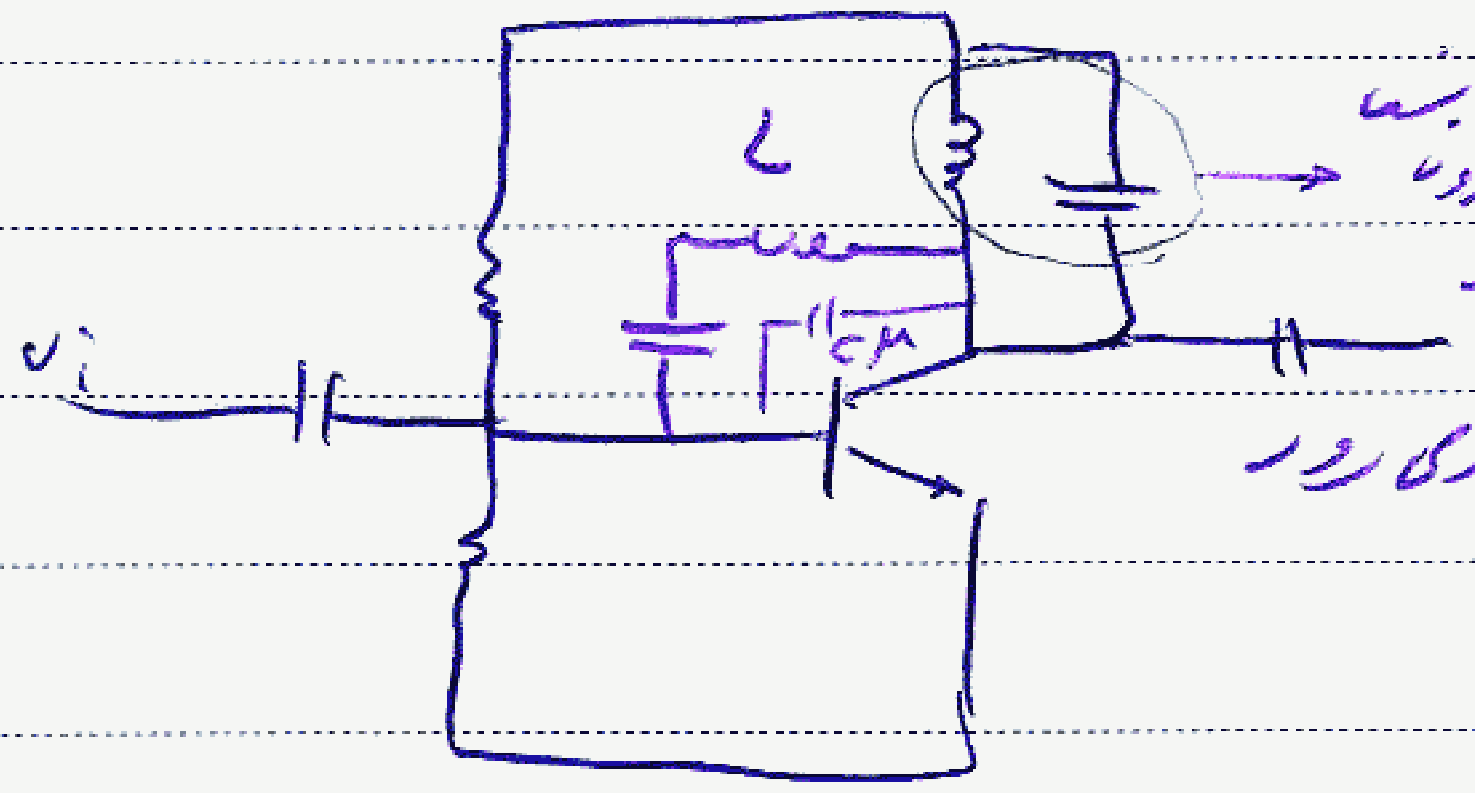


توجه: مدارهای matching امپدانس بار را به یک Amp match می‌کنند و اگر ترانزیستور عوض شود تفاوت ورودی آن عوض می‌شود چون ترانزیستورها یکنواخت نیستند غیرمشابه است حال باید مدار matching را عوض کنیم. فقط شبکه را تغییر دهیم این کار باعث می‌شود که امپدانس بار عوض شود چون امپدانس ورودی به بار شبکه ترانزیستور را در حقیقت وابسته است باید آن امپدانس ورودی تغییر می‌کند. این امر مشکل بزرگ طبقات قبل امپدانس بار می‌شود تغییر کرده، پس امپدانس شبکه قبلا بار تغییر می‌کند و کل طبقات قبل تنظیمات سابق به هم می‌خورد.

بنابراین راه کار این می‌باشد ترانزیستورها و شبکه فیدبک شده تا بتوان بار کرد طبقات matching طبقات

قبل بهم خوردن تنظیمات ساده شود.

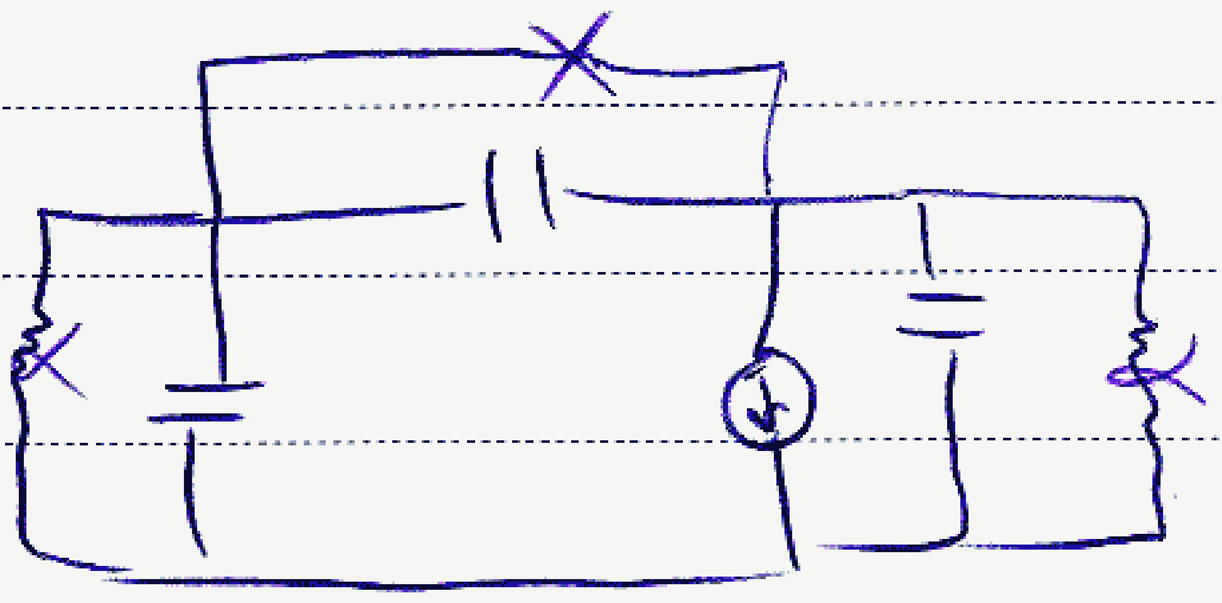
راه اول



در فرکانس مورد نظر رزونانس
کند و مثل اتصال کوتاه شود
و کل سیگنال به بار برود

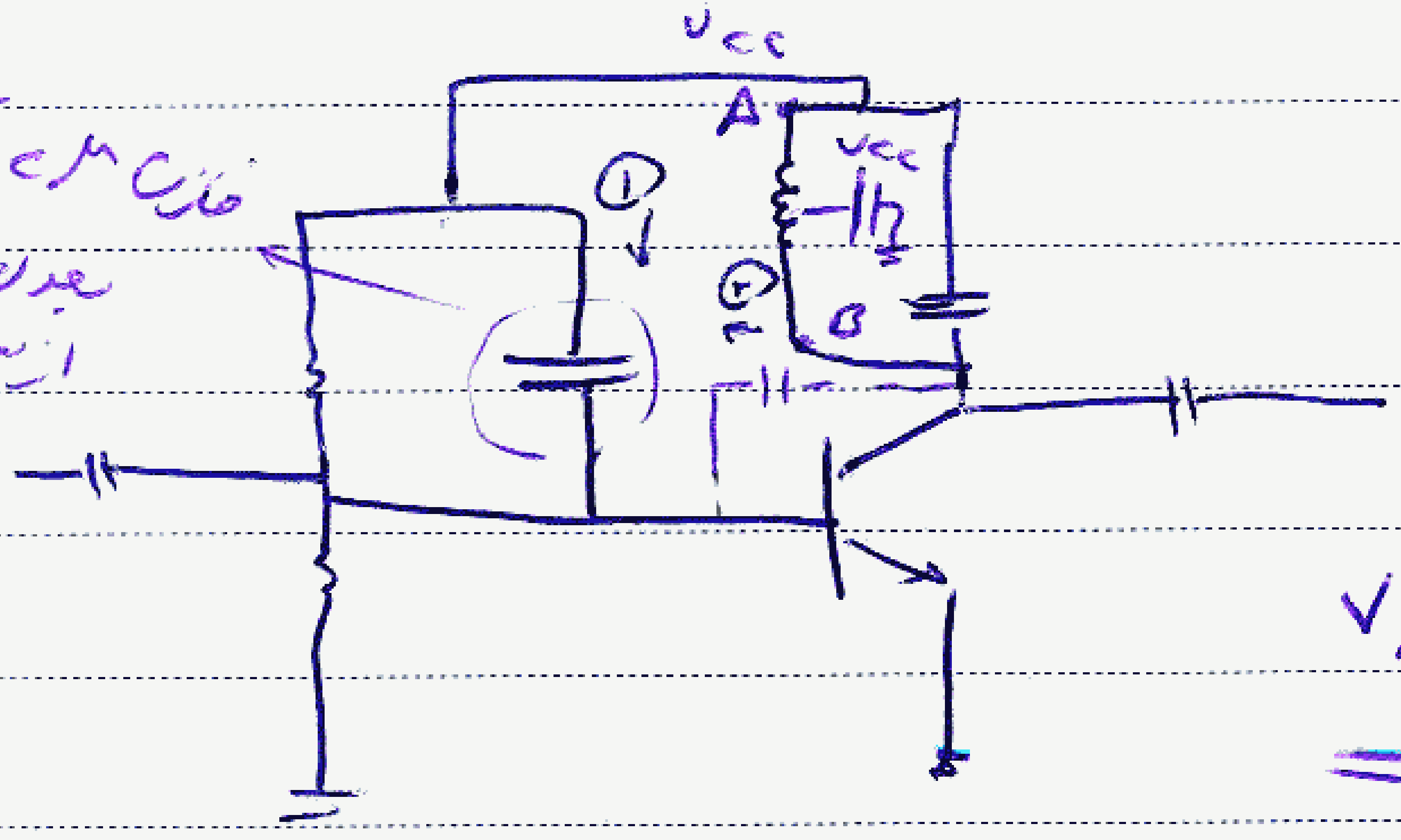
توجه: در فرکانس بالا هم خازن داریم

داخل امپدانس کوچک می‌باشد مقاومت r۲ و c۳ و c۲ داخل در فرکانس کار نمی‌باشد



با نداشتن یک سلف فیدبک ایجاد می‌شود که از جریان سلف و خازن C۳ $\omega L = \frac{1}{C_3 \omega}$ با هم برابر و جهت در خلاف متقابل می‌باشند یکدیگر را خنثی می‌کنند هنوز یک قسمت جریان از C۳ می‌گذرد که جهت در خلاف شارژ امپدانس هر دو خیلی کم می‌باشد جریان C۳ داخل

جزو مزاحم است. بدین‌جا سلف یک خازن بزرگ قرار می‌دهیم در فرکانس کاری اتصال کوتاه باشد و برای اینکه تداخلی نشود که بایاس DC حفظ شود.



خازن C۳ قرار دهید
بعد این راه
از اینجا
جریان
بگذرد

حال باید چک کرد که ۱ ۲ اثبات باشد

راه دوم اینجاست که از سلف رد شده به بیس برسیم

$V_A = -V_B$

$\Rightarrow i_1 = -i_2 \rightarrow$ یکدیگر را حذف می‌کنند

PAPCO

اگر C با CM برابر باشد ولتاژ روی A و B برابر شده و در نتیجه پتانسیل صفر روی سلف در

حالت AC زمینی باشد حال چرا که ① و ② با هم برابر و در نتیجه پتانسیل یکسان جریان

هر دو حذف شده و یکدیگر را خنثی می‌شود. در نتیجه حداقل با این کار ایزوله می‌شود.

ولی باید C را حساب نمود و دقت کرد که کوچکتر از ابتدا باشد

بهره توان $G_o = \frac{P_L}{P_i} = \frac{\frac{V_o^2}{R_L}}{\frac{V_i^2}{R_i}} = \left(\frac{V_o}{V_i}\right)^2 \times \frac{R_i}{R_L} \rightarrow$ معمولاً متفاوت [illegible]

و با هم برابرند $\Leftarrow$ $\underset{\text{توان}}{G_o} = (A_V)^2$ در حالت تطبیق

$G_a = \frac{P_{L\,available}}{P_{is}} \rightarrow$ حداکثر توانی که به بار می‌رود زمانی که بار با خروجی تقویت کننده تطبیق باشد

حداکثر توانی که از منبع گرفته شده در حالت تطبیق و ورودی تقویت کند، با مقاومت منبع

$G_T = \frac{P_L}{P_{i\,available}}$ → در حالتی که بار متغیر است و تطبیق نداریم

$G_{max} = \frac{P_a}{P_{ia}} \Big|_{unilatral}$ + سه حالت G_a است چون $y_r = 0$ می‌شود و یکدیگر حذف شده است

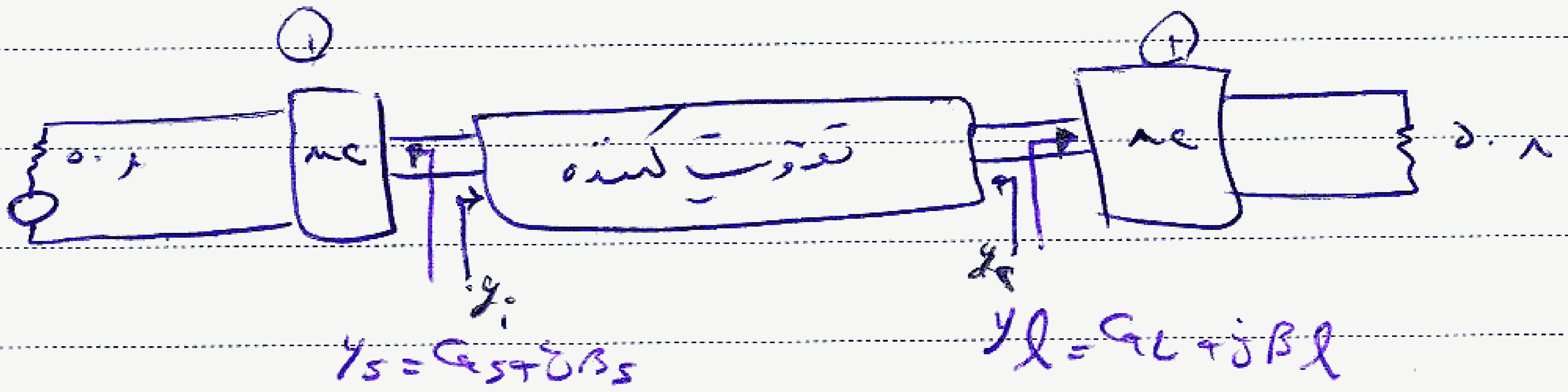
$$G_a = \frac{|y_f|^2 G_s}{Re\left[(y_i y_o - y_f y_r - y_o y_s)(y_i + y_s)^*\right]}$$

$$G_T = \frac{4 G_s G_L (y_f)^2}{\left[(y_i + y_s)(y_o + y_L) - y_f y_r\right]^2}$$

$\frac{y_i = y_s^*}{G_s}$ $\frac{y_o = y_L^*}{2G_L}$

$$G_{max} = G_T\Big|_{unilatral} = G_T\Big|_{y_r=0} = \frac{(y_f)^2}{4\,\underset{g_i\, g_o}{\cancel{G_S G_L}}}$$

حال می‌خواهیم G_T را ماکزیمم کنیم با نسبت به G_L و B_L و G_S و B_S مشتق بگیریم تا به max برسیم.



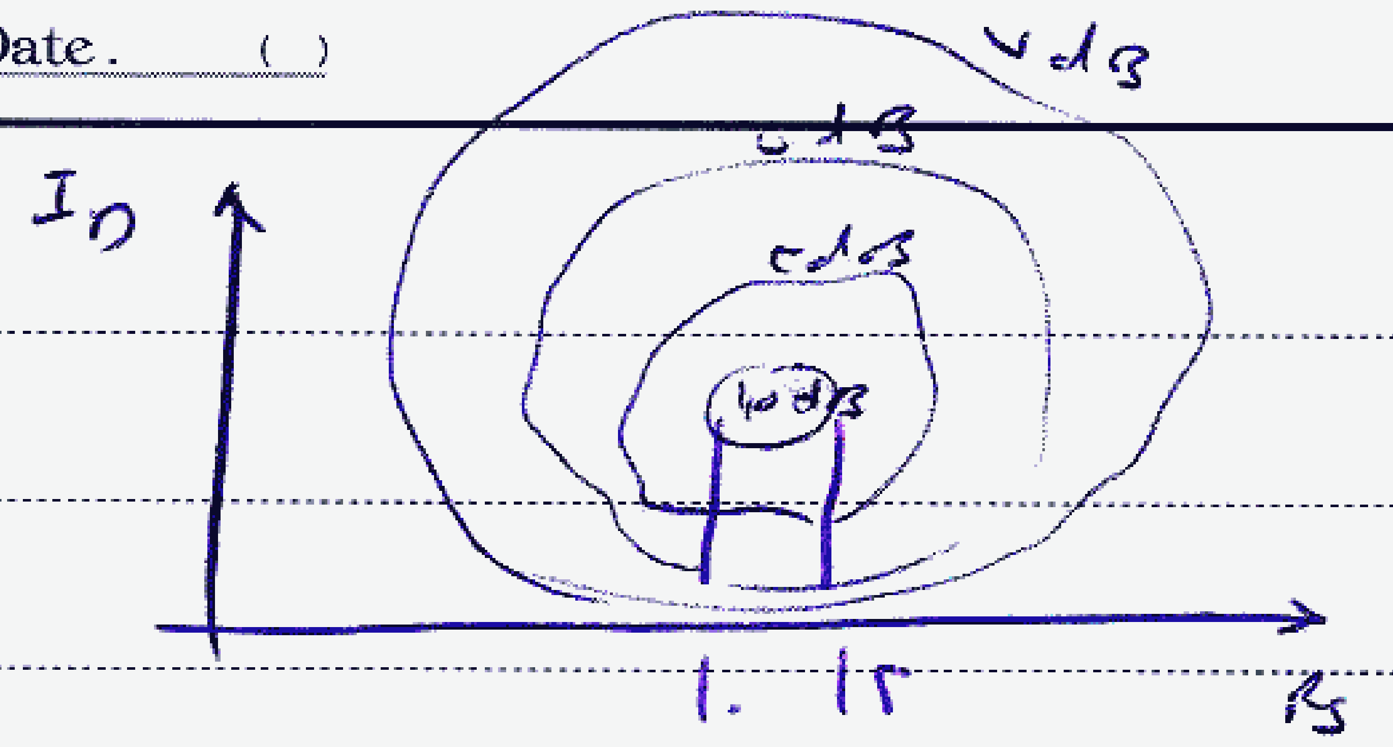
با مشتق‌گیری y_L و y_S برای G_T ماکزیمم بدست می‌آید حالا مدارهای mc① و mc② را طراحی کنیم که y_L را به ۵۰ اهم و y_S را به ۵۰ تبدیل کنند که راه حل ساده‌ای باشد

چون y_r در داخل y_i وابستگی به G_L و y_o وابسته به y_S می‌باشد

ظاهراً تقویت شد از نظر تقویت کننده ورودی ۵۰ اهم منبع نیست بلکه امپدانس دیده شده از mc① می‌باشد و امپدانس بار امپدانس دیده شده از mc② می‌باشد و یکی از پارامترهای

تأثیرگذار در نویز هم KT_0B (که اگر باشد گرمایی) نویز متفاوت R_S که در اینجا برای ترانزیستور G_S می‌باشد که حالا ما بیشتر روی G_S مانور نداریم چون معمولاً تقویت کننده LNA است در طبقه اول

لازم است سپس G_S را طوری طراحی کنیم که در مدار نویز figure نویز را minimal کند



G_s را طوری انتخاب بکنیم که نویز minimum شود.

توجه: اگر $1 < C$ باشد باید K را در نظر بگیریم

$$K = \frac{2(g_i + G_s)(g_o + G_L)}{\mathrm{Re}(y_f y_r) + |y_f y_r|} = 5 \longleftarrow$$ [illegible] اضافی

تمام پارامترها را داریم جز G_s که از منحنی نویز فرض نمودیم حال G_L را از رابطه بالا بدست می‌آوریم. مدار ما باید پایداری بیشتری داشته باشد.

حال باید B_s و B_L را بدست آوریم. در اینجا واقعی فرض شده که ترانزیستور unilateral نشده

است.

می‌توان یک راه حل با معادلات نوشت باید

①

$$y_L = \left.\begin{array}{l} B_L = -\mathrm{Im}\, y_{22} \\ G_L \end{array}\right\} \Rightarrow y_1 = \underset{\downarrow \atop y_{11}}{y_i} - \frac{y_f y_r}{y_o + y_L}$$

حال y_1 را بدست آوردیم حال باید تطبیق بدهیم ولی حتما $Y_s = Y_1^*$

حقیقی G_s را استفاده نمی‌کنیم چون باعث عوض شدن نویز می‌شود پس فقط را برابر با منفی موهومی

$$-\mathrm{Im}\, Y_1 = B_s'' \longrightarrow y_s' = G_s + j\underset{-\mathrm{Im}\, y_1}{B''}$$ انتخاب کردیم.

$$y_s' \to \underset{\text{جدید}}{y_{22}} = y_o - \frac{y_f y_r}{y_i + y_s'}$$

با فرض ① شروع کردیم و به شرط ② رسیدیم

$$B_L' = -\mathrm{Im}(\underset{\underset{\text{جدید}}{y_{22}}}{y_p'})$$ ②

* مسئله‌های آخر فصل

٤-٢-١ ٤-٣-١ ٤-٤-١ ٤-٥-١ ——— ٤-١٠-١

(٤-٤-٣ و ٤-٤-٤ – ٤-٥-١ و ٤-٥-٢)

Subject:

Year. Month. Date. ( )

$$y''_L = G_L - jI_m(y'_2)$$

$$y'_L \longrightarrow y'_1 \qquad y'_1 = y_i - \frac{y_f y_r}{y_o + y'_L}$$

$$\longrightarrow \cancel{y_1}\, y_s \qquad -I_m(y'_1) = I_m(y''_s)$$

$$y''_s \xrightarrow[\text{بدست آوریم}]{} y''_2 \qquad -I_m(y''_2) = I_m(y_l) = B''_L$$

با این عمل تکراری در حدود چند بار می‌توان به جواب بهینه رسید:

بنابراین G_S را باید نزدیک گیریم و G_L را با بار برابر و B_L و B_S را با روش تکراری باید یافت

$B_l = -I_m(y_{22})$ حساب کنیم.

نکته: اگر ترانزیستور unilateral باشد y_r صفر است در محاسبات اول همه‌ی شرایط روش تکراری را نخواهیم داشت.

$y_1 = y_{11}$

$y_2 = y_{22}$

و $B_L = -I_m\, y_{22}$

$B_S = -I_m\, y_{11}$

* پارامتر خطی بودن (در خط بودن) (Alignability)

$$\delta = \frac{\frac{\partial y_1}{y_1}}{\frac{\partial y_L}{y_L}} = \frac{\partial y_1}{\partial y_l} \times \frac{y_L}{y_1}$$

مهم!

* در صورت صفر بودن تغییر بار روی ادمیتانس ورودی تأثیرگذار نمی‌باشد

$$y_1 = y_i - \frac{y_f y_r}{y_o + y_l}$$

در صورتی که $y_r = 0$ باشد ادمیتانس ورودی

* توجه: در این جا y_L و y_o در y_1 و y_o ... سیمپل چهار پارامتر شبکه تزویج شبکه منطبق سازی اضافه می‌شود

Subject:
Year. Month. Date. ( )

به هر واسطه نسبت بار به تنظیم بهسازی صورت گرفته در ارتباط طبقه مستقلاً و طبقه قبل نخواهد

$$\delta = \frac{\partial Y_1}{\partial Y_l} = \frac{Y_f Y_r}{(Y_o+Y_L)^2} \cdot \frac{Y_l}{Y_1} \qquad \delta\Big|_{Y_r=0} = 0$$

⇐ یعنی بار در خروجی هرچه باشد تغییرات بار روی ادمیتانس ورودی

بی تأثیر است

تذکر: برای مطلوبیت تا حد ممکن S کوچک باشد تا استقلال طبقات از همدیگر حفظ شود.

Amp
- Low Power → LNA (Low Noise Amplifier (RF)), RF AMP
- high Power → efficiency $\eta = ?$

پارامتر efficiency: این پارامتر در حالتی بیشتر مطرح است که منابع انرژی شان محدود مثل استفاده از انرژی خورشیدی یا باتری است یا در ماهواره‌ها استفاده شود بسیار مهم می‌باشد. در این حالت معرفی می‌شود از کلاس‌های استفاده شود که دارای بالاترین بازده مثل کلاس‌های D و E و F و H یا سوئیچینگ

بنابراین کلاس تقویت کننده وابسته به میزان بازدهی تعیین کننده و انتخاب می‌شود.

طبقه اول: LNA طبقه دوم: ترکیب LNA و RF طبقات بعد: RF Amp

PAPCO
www.iran-ieee.com

بعد از انتخاب نوع تقویت کننده باید تقویت کننده را در نظر بگیریم

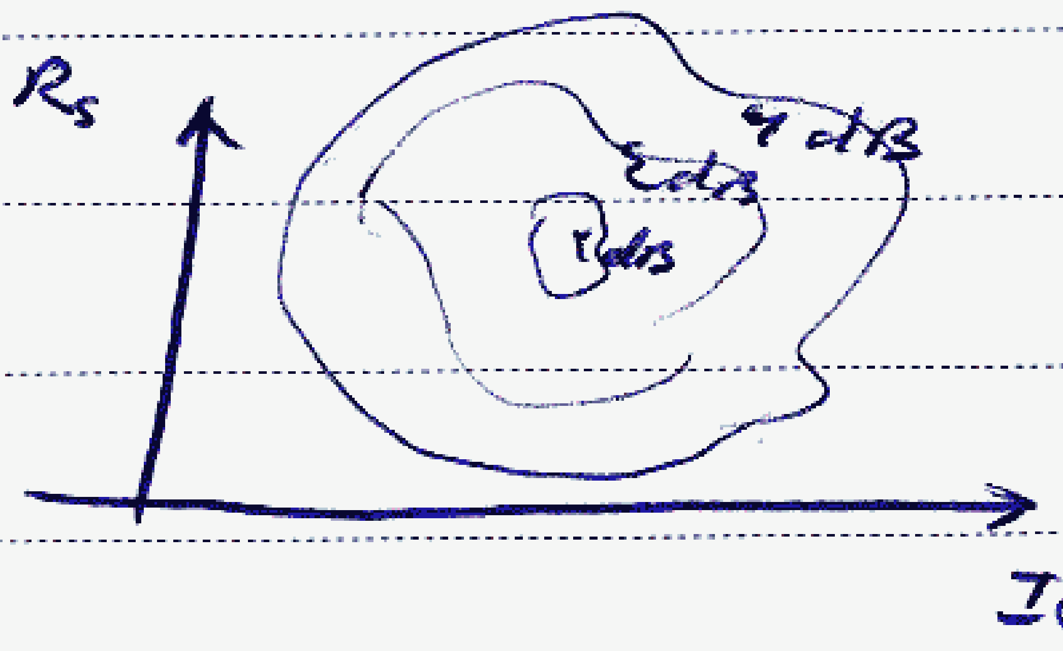
② BW ، f_h — مثال BW ⟶ ۴٫۲۵ ⟶ ۴٫۷۵ GHz

مشخصه‌های نویز هم است چون در میزان نویز تأثیر گذار است و در طراحی LNA تأثیرگذاری شود

③ بسته به LNA یا RF amp نوع ترانزیستور انتخاب می‌شود

اگر LNA باشد از ترانزیستورهایی که نویز در آنها کم باشد استفاده می‌کنیم

* در شیت‌های اطلاعاتی نمودارهایی Iq برحسب Rs کشیده می‌شود که در هر نقطه‌ای میزان نویز پذیری مشخص می‌شود



توجه: اگر RF Amp باشد نیازی به

بهره بیشتر مد نظر می‌باشد چون در اینجا مقدار Iq را باید در یک حد انتخاب کنیم

ولی در این حالت هم تلاش در انتخاب Iq کرد تا توان کمتر مصرف شود (در حالت RF Amp)

* (در حالت RF Amp) Rs و Iq ها را محدود نمی‌کند

توجه:

اگر در حالت RF Amp، Rs ها را یا چیزهایی که انتخاب شوند تا نویز کم داشته باشیم

باعث می‌شود matching از بین می‌رود و باعث می‌شود روی ضریب K پایداری

تأثیر گذار شود همچنین روی NF هم تأثیرگذار می‌شود.

نتیجه: در حالت RF_{amp} دنبال G_T و R_S نمی‌رویم که G_T را ماکزیمم کند

④ بررسی پایداری: محاسبه‌ی ضریب C: اگر $C<1$ باشد که بدون وابستگی به R_S و R_L

پایدار می‌باشد حال اگر $C>1$ باشد ضریب k محاسبه می‌شود برای بزرگ شدن k باید G_L و

G_S را زیاد انتخاب شود تا k بزرگ شود.

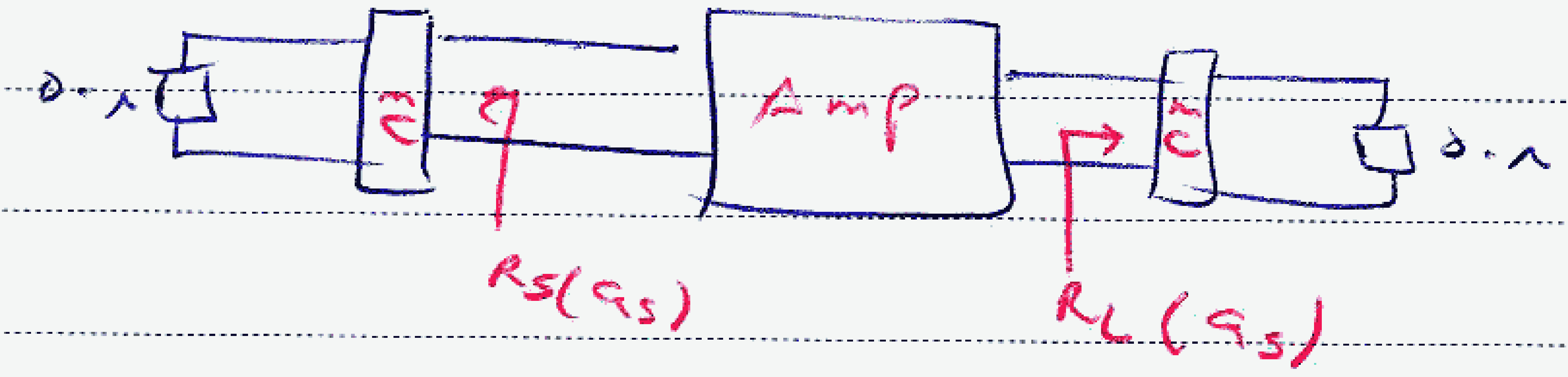
4-1) در حالت LNA، R_S انتخاب شده است و G_S انتخاب شده بود

و ما روی G_L مانور می‌دهیم و آن را طوری انتخاب می‌کنیم که

$k=4$ یا 5 باشد

4-2) در حالت RF amp هم روی G_L و هم روی G_S توانایی تغییر

داریم.

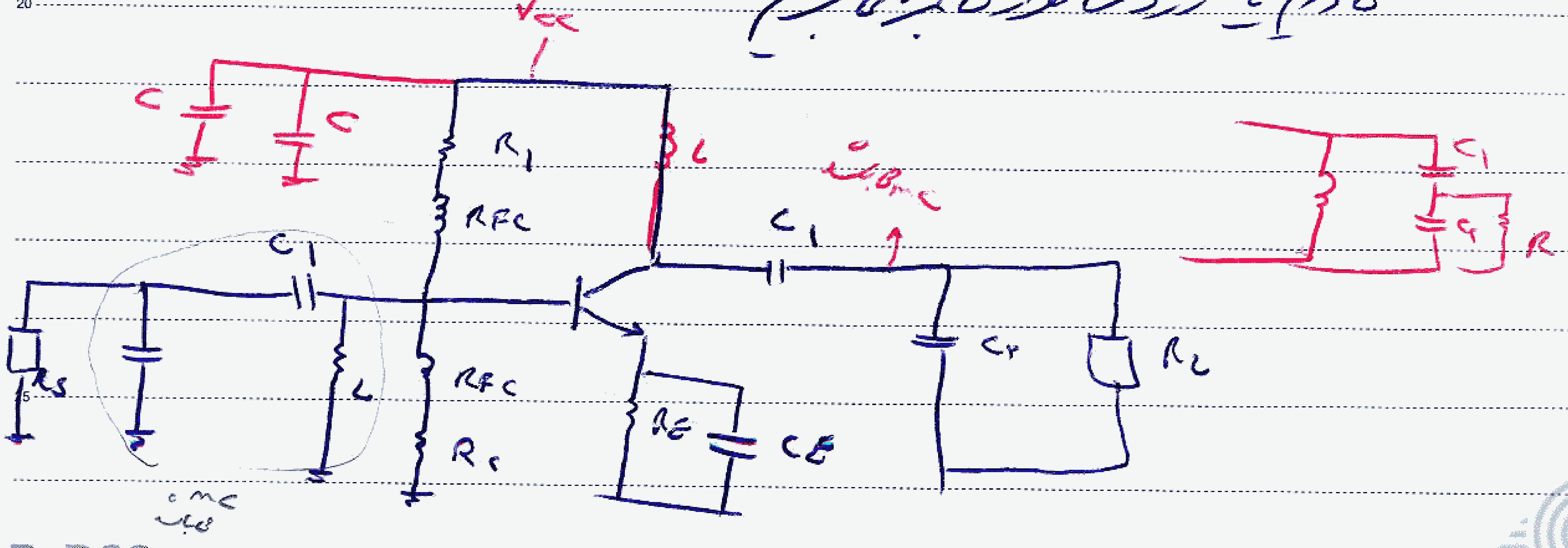

۵۰ Ω
M
C
G
Amp
M
C
۵۰ Ω
$R_S(G_S)$
$R_L(G_S)$

حال با R_L و R_S را داریم

برای بدست آوردن B_L و B_S

① G_T ابتدا ماکزیمم در حسب B_L و B_S مشتق می‌گیریم مقداری که G_T را ماکزیمم کند بدست

می‌آوریم یا از روش تکراری بهینه می‌سازیم.


Vcc
C
C
R_1
RFC
L
C_1
C_1
RFC
R_2
R_E
C_E
C_2
R_L
R_S
L
C_1
C_2
R

RFC: سلف‌هایی هستند که در حدی امپدانس آن‌ها در فرکانس‌های بالا هم زیاد می‌باشد

تا سیگنال AC از طریق سیم‌های بایاس زمین نشود

ترکیب: هر سلف یا خازن یک فرکانس قطع دارد باید توجه شود چون می‌تواند یک خازن

در فرکانس‌های بالا نقش سلفی پیدا کند بنابراین CE باید طوری انتخاب شود که RE را

در فرکانس‌های کاری By pass کند و بهره را بالا ببرد

بنابراین باید خازن‌ها طوری انتخاب شوند که در فرکانس کار اتصال کوتاه باشند تا بهره زیادی را ایجاد کنند

نکته: منبع باید توسط خازن‌ها زمین شوند تا ریپل‌های منبع گرفته شود و پایدار

PSRR = . شود

oscillators:

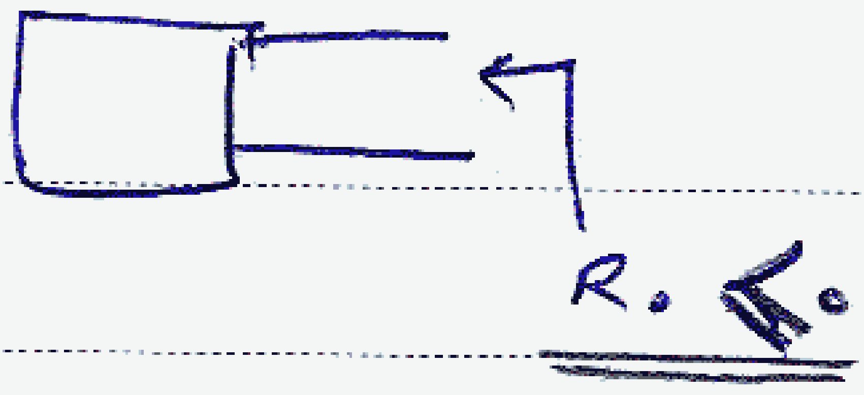
این سیستم مصرف توان دارد و توان ایجاد AC تحویل می‌دهد یعنی یک Converter ،
از باتری

DC به AC می‌باشد توان AC تحویل می‌دهد

اسیلاتورها: قطعا مقاومت منفی هستند که انرژی به بار تحویل می‌دهند

شرط: اگر مقاومت خروجی یک مدار (قسمت حقیقی آن) منفی شود نوسان‌ساز می‌باشد

شرط نوسان سازی



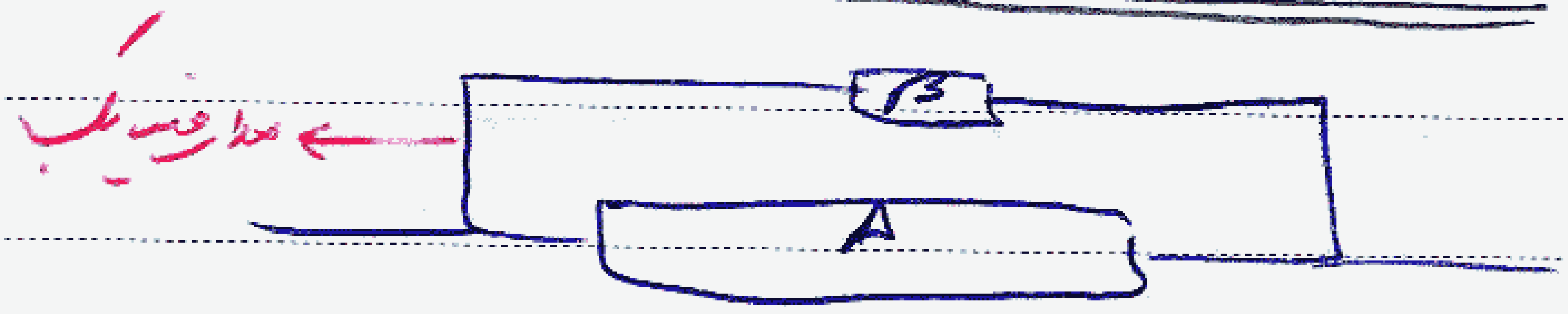
راه دوم: اگر $|\Gamma| > 1$ باشد سیستم ذاتاً ناپایدار می باشد یعنی بدون بار به مقاومت منفی ناپایداری ایجاد

نوسان ساز است. حال اگر R_s و R_L داشته باشیم با محاسبه حال اگر $|\Gamma| > 1$ و $K < 1$ باشد

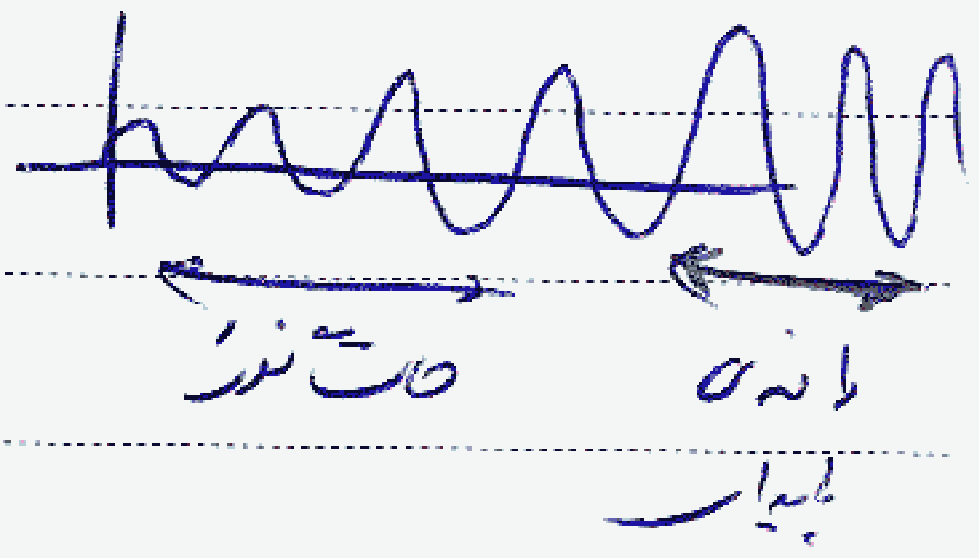
در R_s و R_L مورد نظر سیستم نوسان ساز می باشد

برای طراحی یک نوسان ساز می توان یک مدار فیدبک مثبت ایجاد کرد تا سیگنال بازگشت هم فاز باشد

(جمع شود و تقویت شود) با دامنه افزاینده داشته باشیم.



loop gain : $A\beta > 1$ ⇒ نوسان با دامنه افزاینده داریم (و بعد رسیدن) به اشباع با دامنه ثابت نوسان می کند



روش دوم: در امپلی فایر $A_V = \frac{V_o}{V_s} = \infty$ می شود و این شرط ایجاد است یعنی V_s در

امپلی فایر برابر صفر می باشد

در امپلی فایر ورودی نداریم ولی نویز سفید ورودی به تمام فرکانس ها را در سیستم به فاز نسبت

تقویت کننده تغذیه می شود که ترجیحاً نوسان سازی می کند

تمام اسیلاتورها به تدریج به پایدار می‌رسند بنابراین اسیلاتور در یک فرکانس کاری واحد و آن فرکانس نوسان

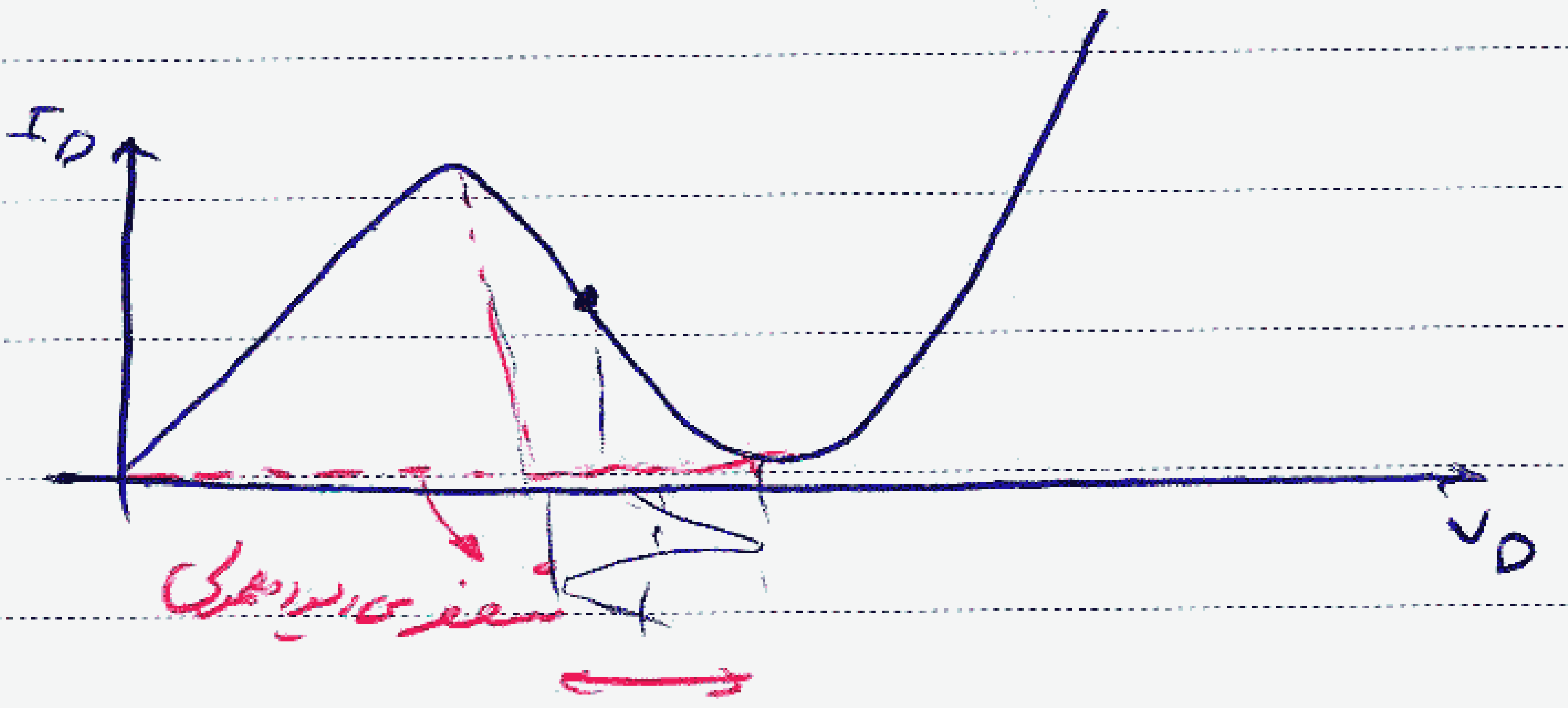
از اول نویز سفید که ~~تمام~~ همه‌ی فرکانس‌ها را دارد تشدید می‌شود و شروع به نوسان می‌کند

* پارامتری که اسیلاتور مهم است تا سیگنال فرکانس آن بالا باشد

نکته مهم * با استفاده از دیودها می‌توان نوسان‌ساز ساخت مثل دیود تونل یا دیود gun

ولی شرطش که دیود در ناحیه پایداری منفی باشد

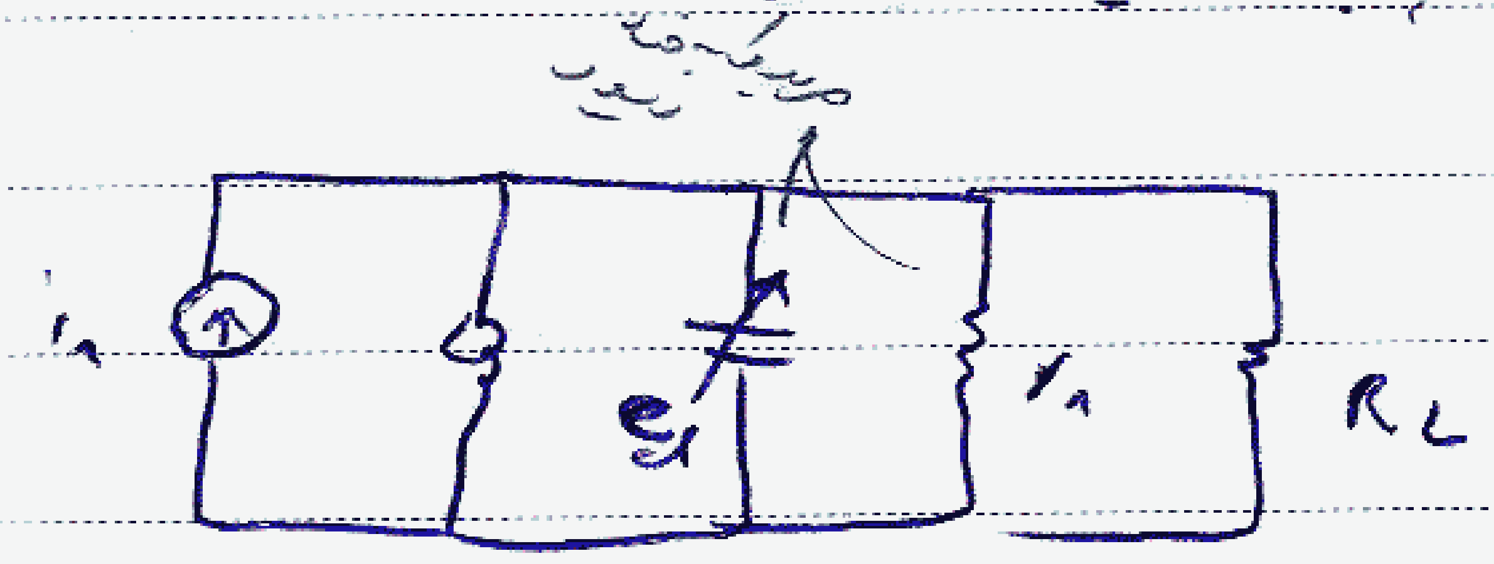
دیود تونلی:



$$\frac{\delta V_D}{\delta I_D} < 0 \longrightarrow$$ یک مقاومت منفی است که شروع به نوسان‌سازی می‌کند

فرکانس نوسان‌سازی دیود تونل بسته به مدارهای وصل شده مشخص می‌شود

* دیود خودش یک خازن لحاظی می‌باشد و پایه‌های دیود خود اثر سلفی هم دارد



$s^2 + 2\alpha s + \omega_0^2 = 0$

معادله مشخصه

$2\alpha = \frac{1}{RC}$ $R = R_L \| r_n$

باید حتماً منفی شود

$\Rightarrow \alpha = \frac{1}{2RC} < 0 \longrightarrow$ با دامنه‌ی افزاینده داریم

$s_1, s_2 = -\alpha \pm j\sqrt{\omega_0^2 - \alpha^2}$
$= -\alpha \pm j\omega_d$

سیستم باید حتماً $R_n < R_L$ باشد تا پاسخ منفی شود

$\omega_0 = \frac{1}{\sqrt{LC}}$ $\Longrightarrow$ پاسخ دوم $V_o = e^{-\alpha t}(B\cos\omega_d t + C\sin\omega_d t)$

چون ورودی ما سینوسی باشد در حالت اولیه پاسخ ~~[illegible]~~ حوزه‌های زمانی ورودی نداریم.

توجه: مدارهای که می‌توان از دیود تونل به عنوان اسیلاتور بهره برد که نقطه کار در وسط منفی قرار گیرد

تونلی باشد تا ... دامنه به صورت اعوجاج ایجاد شود بنابراین دامنه خروجی آن حدود ۱ ولت

می‌باشد و تقویت کننده آن را تقویت می‌کنیم

پارامتر Q: درجه Q بالاتر رود selectivity بالا می‌رود و قابلیت انتخابگری بالا شد

با بالا رفتن ورودی ترانزیستور به حالت اشباع می‌رسیم.

مشکلی که این مدار دارد این است که باید دامنه اسیلاتور که سیگنال بزرگی باشد خازن را می‌گیرد

می‌گیرند و دیگر فرکانس تولید نمی‌شود حال می‌توان تا حدی آن را بالا ببریم در این حالت تیز بودن سیگنال نداریم

وقتی فرکانس نوسان بسیار بالا باشد باید به دلیل اثر تلفاتی ① ۳۲ → ۱۰۲ → ۱۰۰۲ بالا

① ۱۰c → ۱۱۰۲

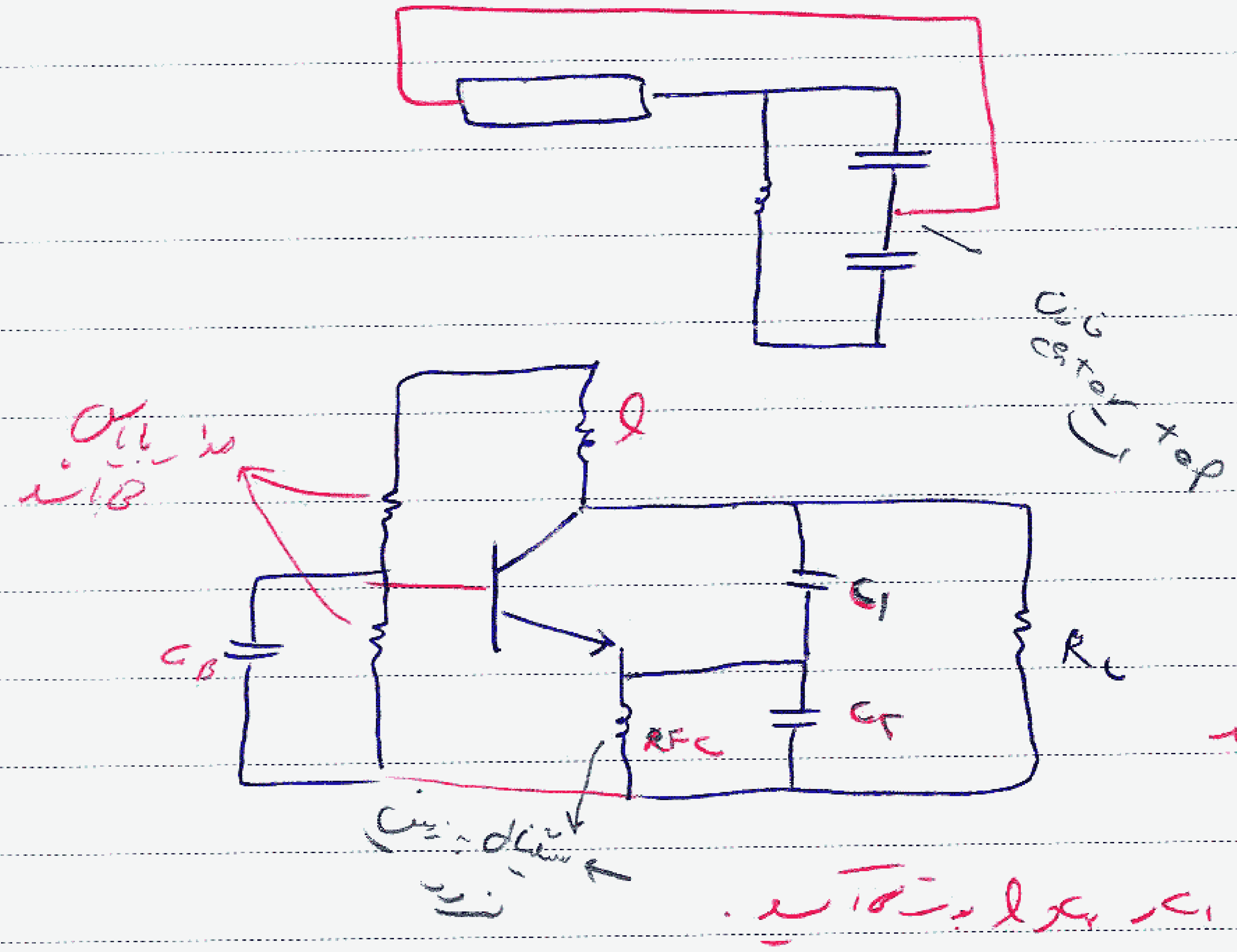
توجه: معمولاً باید در مشخص نوسان سازها را به صورت ... انتخاب کنیم که مقاومت منفی ... ایجاد شود

$\mathrm{Re}\,Y_i \geq 0$
①
$\mathrm{Re}(Y_o) < 0$
②

اگر شرط ① رخ دهد حتماً ② هم ایجاد می‌شود

* استفاده از خازن
سر وسط

مثال

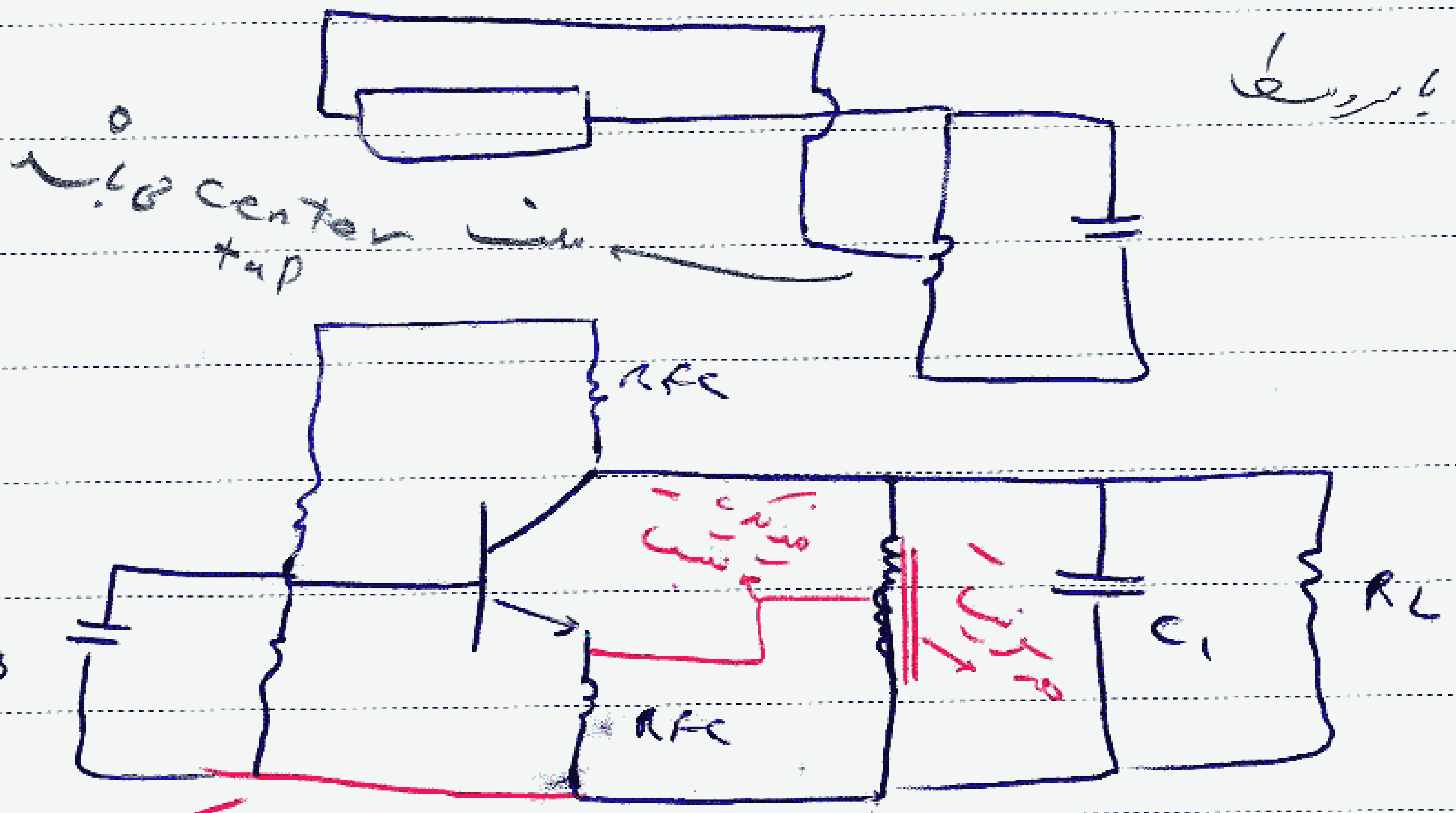

سر وسط
center tap
مدار بایاس
باشد
C_B
C_1
C_2
R_L
RFC
سیگنال به زمین
نرود

مدار درحالت
بیس مشترک کار می‌کند

فرکانس‌های وسط ، اثر بهره بدست آید.

* سلف با سر وسط

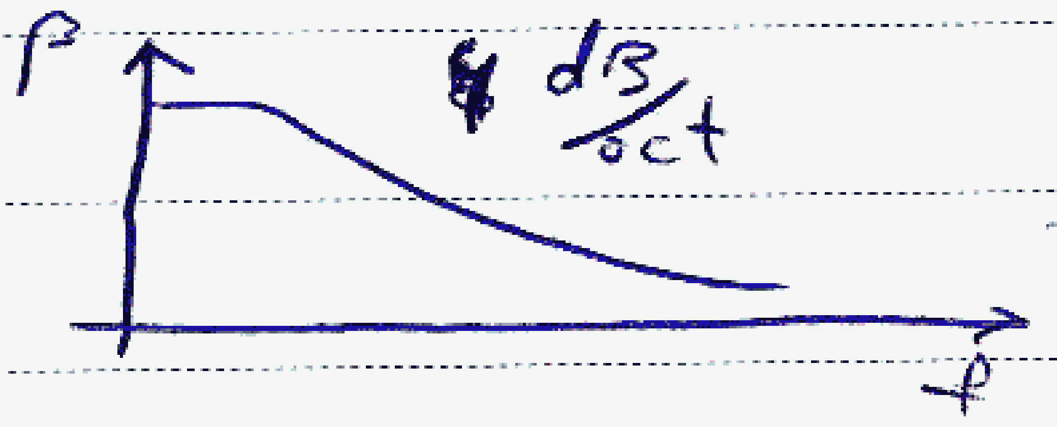
مثال:


سلف center tap می‌باشد
RFC
C_B
C_1
R_L
هسته فریت

با اضافه کردن هسته فریت در سلف فرکانس رزونانس مدار را تغییر می‌کند و فرکانس نوسان) تغییر

تغییر می‌کند

بهره جریان ه = β
ترانزیستور
درامیتر
مشترک

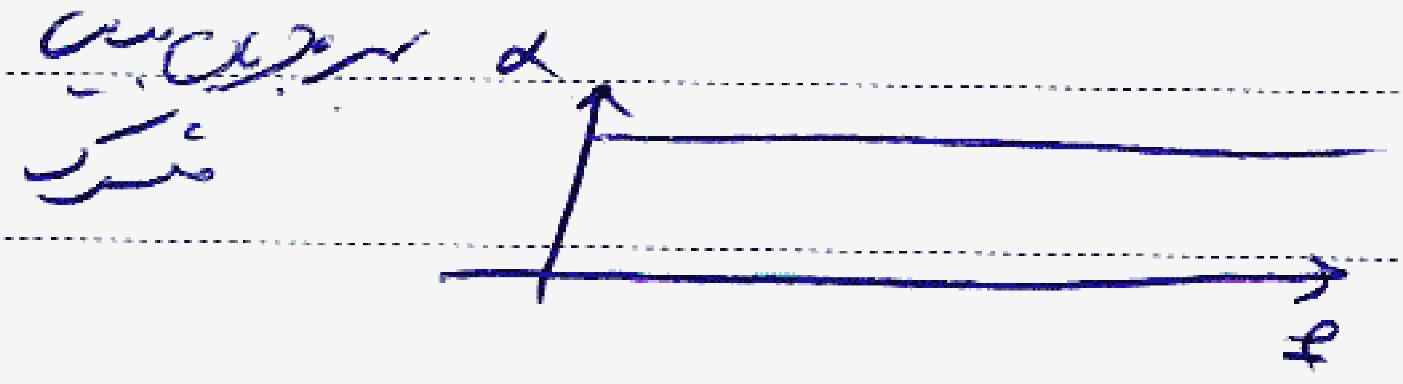


توجه: بهره با فرکانس تغییر می‌کند با
دو برابر شدن f ، بهره نصف
می‌شود

Subject:
Year. Month. Date. ( )

باید توجه شود که بهره ترانزیستور AB>1 باشد مدار نوسان‌ساز می‌شود با تغییر ترانزیستور $\beta = \alpha$ بهره جریان

تغییر می‌کند و AB ممکن است کوچکتر از یک شده نوسان‌ساز از بین برود



α = ۰٫۹۹ → β = ۹۹
α = ۰٫۹۸ → β = ۴۹

* با تغییر ۱٪ α، β حدود ۵۰٪ تغییر می‌کند پس اگر از مدار CB بهره ببریم چون α بهره جریان

با نوسان تغییر نمی‌کند AB>1 باقی می‌ماند شده نوسان‌ساز پایدار خواهیم داشت

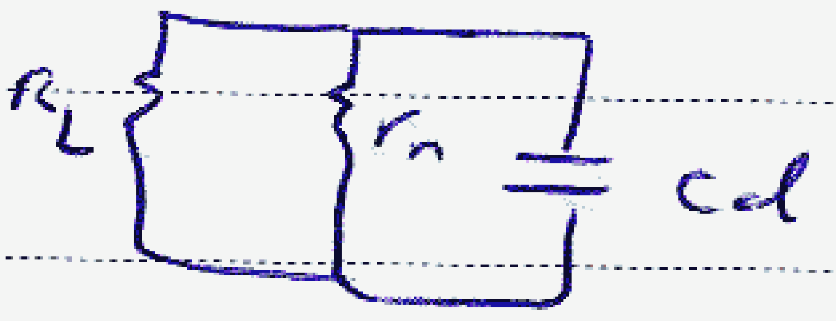
نکته مهم

بنابراین اکثر مدارات اسیلاتور از حالت CB استفاده می‌شود

* توجه

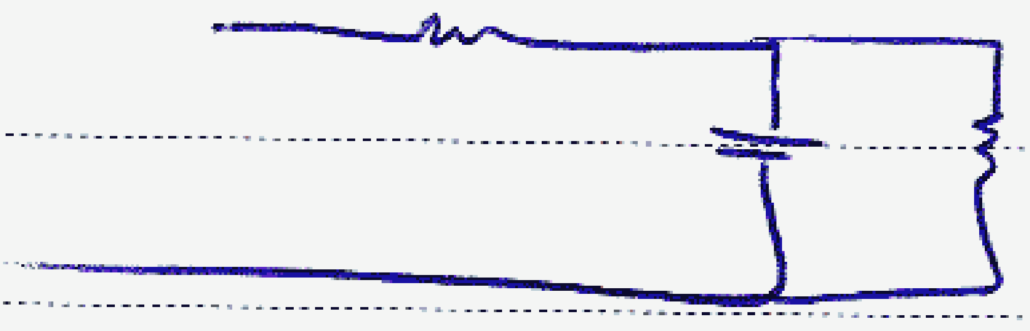
* مدارات دیودی تانل

$R_L < r_n$ ← تقویت‌کننده
$R_L > r_n$ ← اسیلاتور
✓ ← در حالت موازی بودن است



(حالت موازی)

$R_L < r_n$ ← اسیلاتور
$R_L > r_n$ ← تقویت‌کننده
حالت سری بودن R_L و r_n ←



(حالت سری)

به دلیل این‌که در [illegible] دیود با نقطه کار تغییر می‌کند فرکانس نوسان‌ساز تغییر می‌کند پس از

کریستال بیشتر بهره می‌بریم چون اگر پایه‌ی مناسبی دارد قابل پایداری ترجیح باشد و قابلیت کنترل آن

بیشتر می‌شود.

توجه: در مدارهای اسیلاتور معمولا از CE یا CB استفاده می‌کنیم چون تغییرات بهره جریان بیس مشترک با تغییرات ترانسستور کمتر از حالت CE می‌باشد چون در حالت بیس مشترک بهره جریان α و در حالت امیتر مشترک β می‌باشد

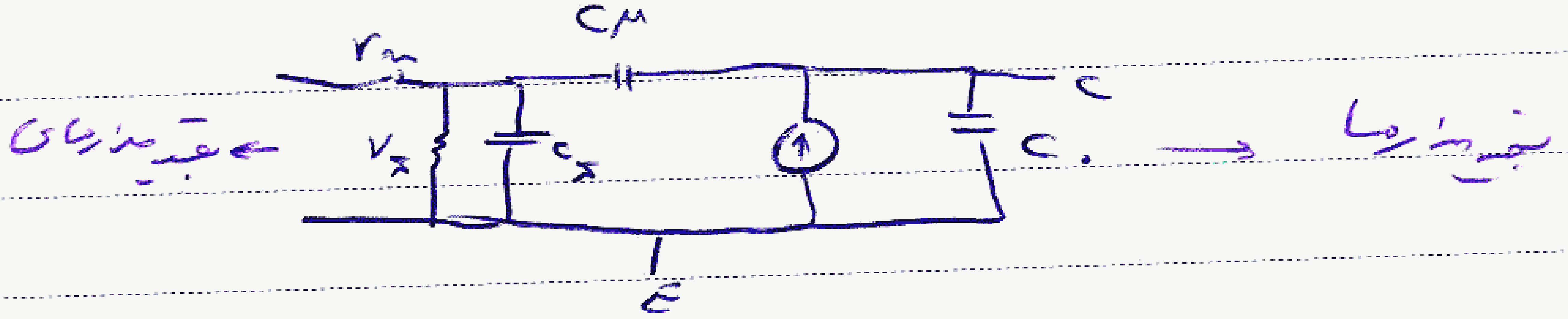
حساس است

$CB \rightarrow A_i \rightarrow \alpha \quad 0.99 \rightarrow 0.98$

$CE \rightarrow A_i \rightarrow \beta \quad 99 \rightarrow 49$

* بدلایلی که با تغییر نقطه کار β تغییر می‌کند که β تغییر کند پس شرط نوسان سازی $1 < AB$ با تغییر نقطه کار و ترانسستور تغییری نکند هدف پایداری بیشتر است

مدل CE در حالت نوسان سازی:



شرط نوسان سازی اینست که $Rel(R_o)<0$ یا $Av=-\infty$ در حالتی که بقیه مدارهای ورودی و خروجی را هم وصل کنیم.

گفتیم ←
* چون در اینجا ترانزیستور دوطرفه داریم اگر از یک طرف $Real(R_o)<0$ باشد از هر طرف $Real(R)$ ②
منفی می‌باشد و اسیلاتور خواهیم داشت

③ توجه: می‌توان خود ترانزیستور را ضریب C و k را طوری گرفت که نوسان ساز $C>1$ و $k<1$ می‌باشد.

PAPCO

Subject:
Year. Month. Date. ( )

کلیه نوسان سازهای خطی را بدست آوریم

$A_v=\frac{f(t)}{f'(t)}$ ⟶

* باید $Real(f'(t))<0$ باشد در فرکانس

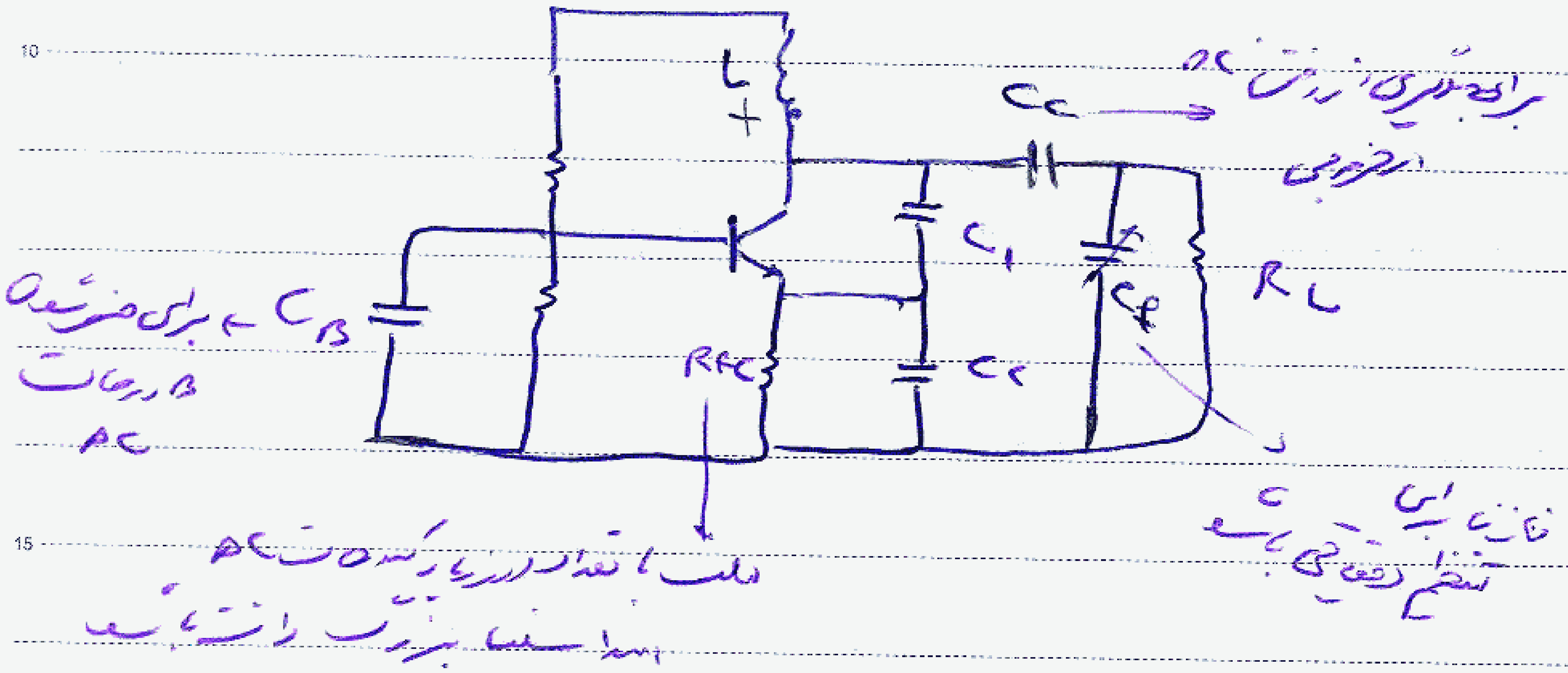
نوسان $Im(f'(t))=0$ می‌باشد

* برای اینکه فرکانس قطع ترانزیستور خیلی بیشتر از فرکانس کار باشد تا پایداری داشته باشیم

L و C را بزرگ در خروجی قرار دهیم تا فرکانس نوسان $\omega_0=\frac{1}{\sqrt{LC}}$ خیلی کم شود

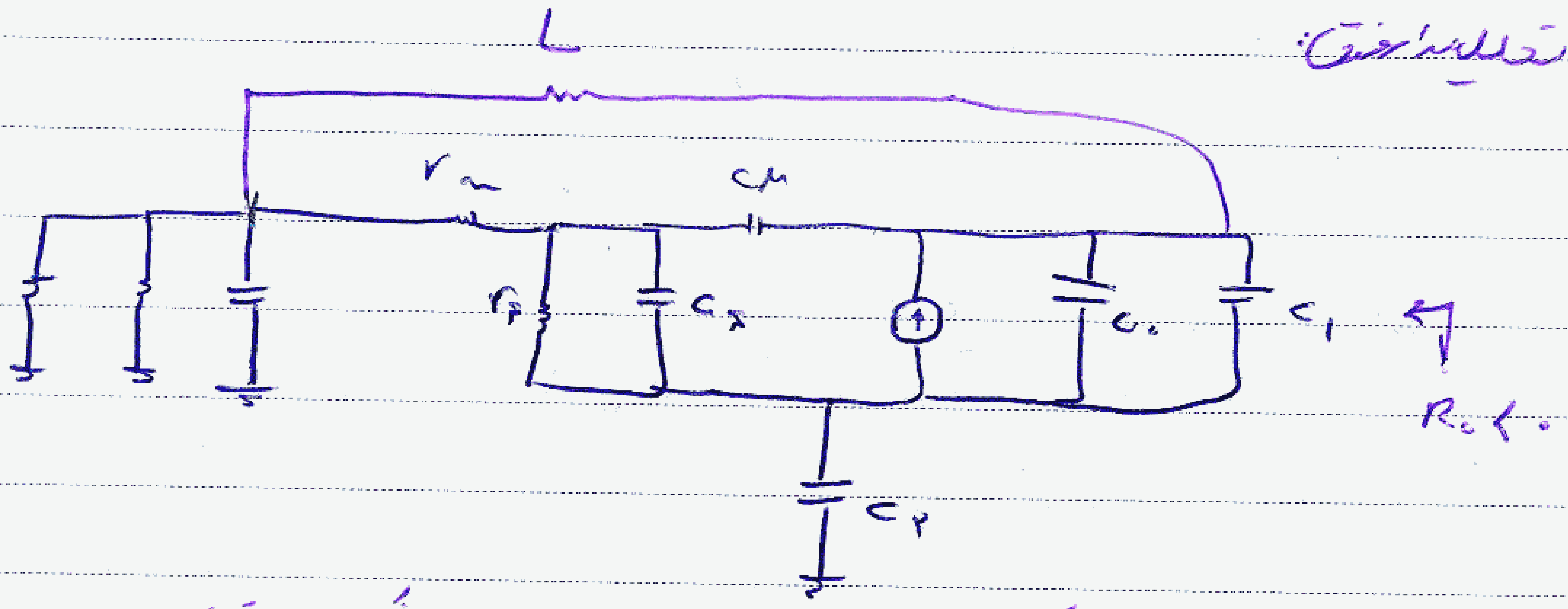
وگرنه $f>f_T$ ایجاد شود.

مثال:



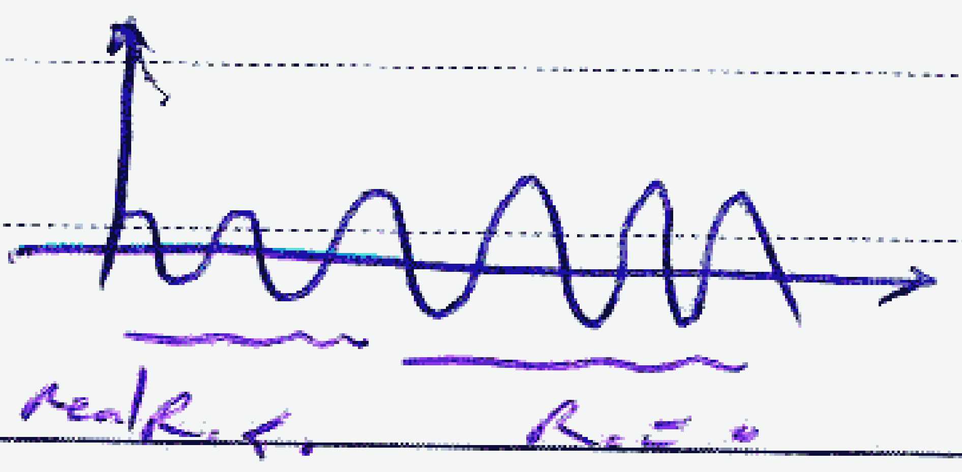
L
Cc
برای جلوگیری از رفتن DC در خروجی
C1
C2
Cf
RL
C_B ← برای زمین شدن B در حالت AC
RFC
ملک با تقادر را پایه‌ت AC اینجا سیگنال بزرگ داشته باشد
خازن برای تنظیم دقیق می‌باشد

تحلیل سیگنال کوچک:



L
rπ
Cμ
rπ
Cπ
Co
C1
C2
R₀<0

توجه: در ابتدا که می‌خواهد نوسان کند $R_0<0$ می‌باشد ولی بعد از مدتی به حالت پایدار می‌رسد



$R_0=0$ شده

از جبر ابدیت آیا دو جواب معادله صفر داریم نوسان سازی داریم

توجه شود: مدار همیشه $I=$ صفر را صفر قرار دهیم فرکانس نوسان سازی بدست آید حال

کلیدهم → اگر قسمت حقیقی صفر شود نوسان سازی داریم یا اینکه قسمت حقیقی منفی شود

$$\Delta(s)=0 \rightarrow \omega_0^2 = \frac{1}{L_t\left[C_0+C_4+C_1C_2/(C_1+C_2)\right]} + \frac{1}{R_tR_i\left((C_4+C_0)(C_1+C_2)+C_1C_2\right)}$$

$$R_tR_i(C_1+C_2)\left[C_4+C_0+\frac{C_1C_2}{C_1+C_2}\right]$$

↓
از معادله درجه
[illegible]
آورده صفر
را برابر صفر قرار دهیم

مقاومت کل کلکتور

سلف ترانس
در مدار کلکتور

$R_t = R_L \| R_p$

همیشه داریم و بعد: المان های پیرامونی کم می شود چون R_t خوب شده است حال اگر [illegible] بزرگ باشد همیشه داریم که تاثیر از ولتاژ [illegible] فرکانس اسیلاتور پایدار می باشد یعنی تغییر نمی کند

وتقریبا
تغییر فرکانس فرکانس نوسان تغییر نمی کند

$L_t \ll R_tR_i(C_1+C_2)$ → همیشه کار مهم می شود ★

پایداری فرکانس داریم و وابسته به ترانزیستور نیست

C همیشه ⇐ $\alpha_{min} \ge 1 - \frac{C_2}{C_1+C_2} + \frac{R_i}{R_t}\left(1+\frac{C_2}{C_1}\right)$
CB

→ معمولاً ارضا می شود
چون α همیشه حدود ۱ تا ۰٫۹۹ می باشد.

(حدود ۰٫۱۶ تا ۱۷ می شود)

↓
معمولاً برقرار می شود

Zarrin Barg

* تحلیل انجام شده دقیق نیست چون مدار معادل سلف‌ها کامل نیست ولی در اسیلاتورها ترانزیستور به اشباع در می‌آید

سلف‌ها Q بزرگ هم باشد و پارامترهای سلف ایده‌آل ≠ و Q بالا می‌باشد که در حالت سلف‌ها بزرگ

چون g_m آن تغییر می‌کند پس بهتر در حالت اشباع تحلیل مقدار درست نخواهد شد.

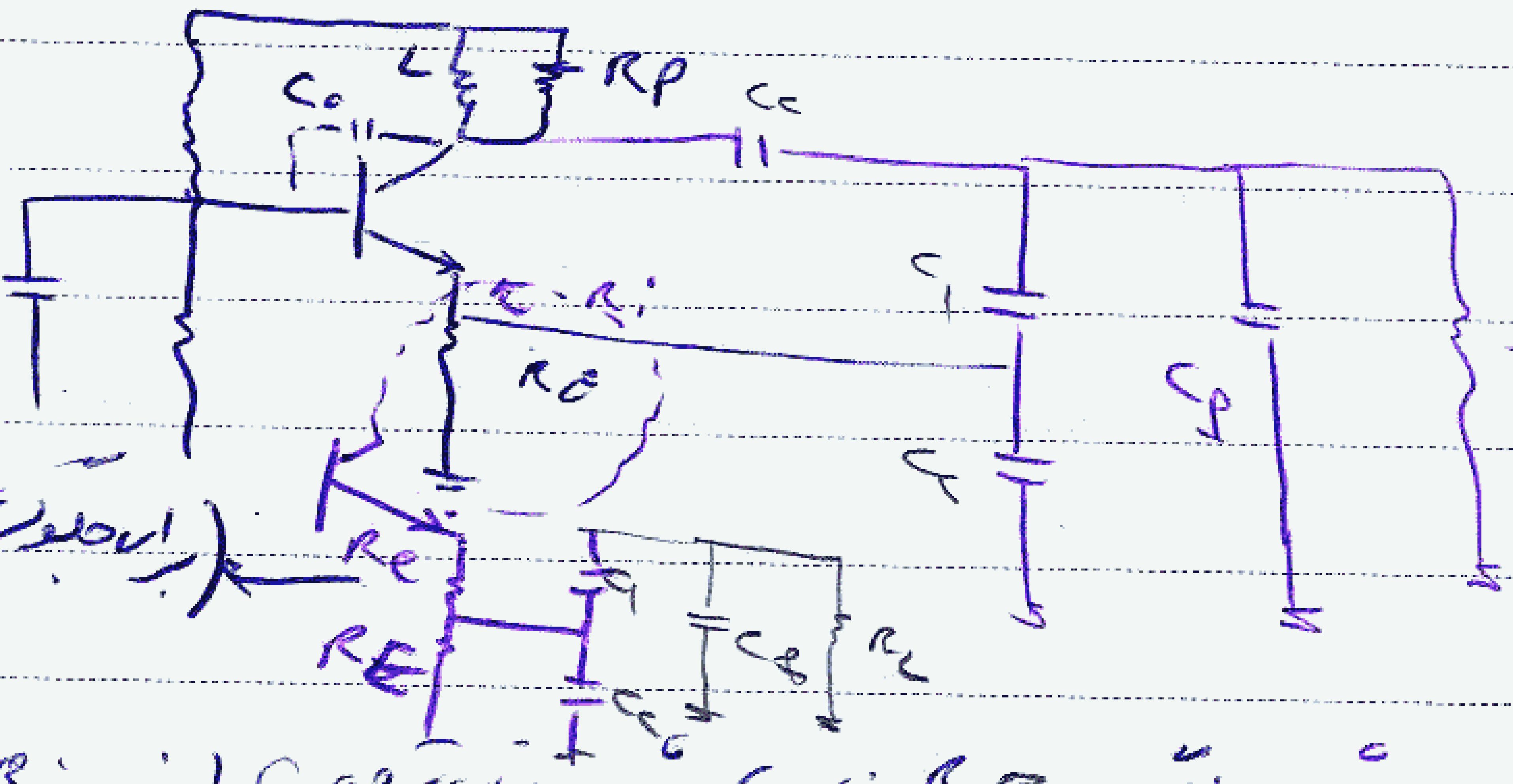
* با استفاده از روابط فوق فقط مدار شروع به نوسان می‌کند ولی بعد از آن در حالت اشباع ممکن است فرکانس

تحلیل نرسیم که با استفاده از C_p تنظیم فرکانس صورت می‌گیرد.

طراحی عملی اسیلاتور:

RFC: امپدانس خیلی بزرگ دارد باعث می‌شود جریان ac به منبع نرود و به زمین نرود.

اگر امپدانس کوچک باشد جریان تغذیه را باعث ایجاد تشعشع می‌شود که باعث تغییر Q می‌شود. برای این کار به دور آن shield قرار دهیم تا جلوی تشعشع را بگیریم. که مدار ایزوله شود



می‌کند تشکیل ... RFC

(R_i: امپدانس دیده شده از امیتر)

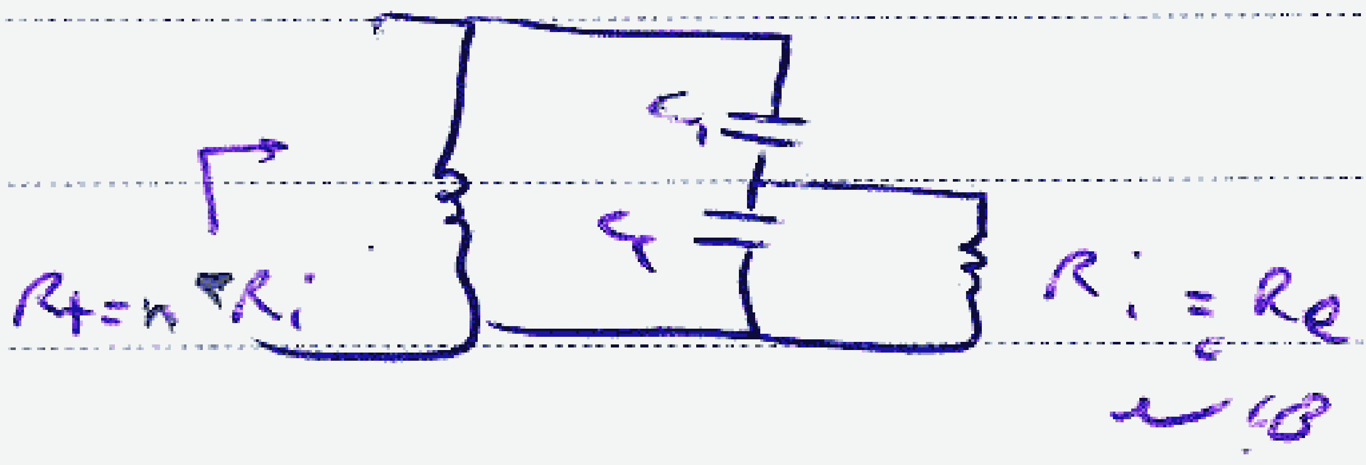
توجه: $R_i = r_e$ می‌باشد حالا اگر RE زیاد باشد خیلی بزرگتر از R_i می‌شود و در مدار ...

داریم و مشکل ... RFC کم می‌شود و دیگر تشعشع نداریم.

Subject: $R_t = n^2 R_i$ ← شرایط به حالت ماکزیمم matching می باشد که $N^2 = \frac{R_t}{R_L}$ می باشد

Year. Month. Date.

← بنابراین R_i در خروجی با R_L موازی می شود



n: نسبت ترانس می باشد

* حالا با تغییر I_Q ، R_i تغییر و R_t تغییر می یابد پذیرفته نشده و پتانسیل جمعی دوم تغییر می کند

سپس کمی R_e در E می گذاریم تا اثر r_e و R_i که در اینجا برابر

$R_e + r_e$ می باشد تغییر کند و پایداری ... و مدل قبل تغییرات کمتری داشته باشیم

نیست

در واقع جمعی دوم در مدل قبلی که R_i مستقیم تغییر می کرد با پایدارسازی فرض می رسد و بنابراین

که رابطه تأثیر کمتری را داشته باشیم چون خود R_i که تقویت کننده دیگر است تغییر می کند

سپس داریم: $\boxed{R_E > r_e + R_e}$ تا تقریباً ثابت بماند

به ترانزیستور بستگی ندارد

$R_e = 10 r_e$

$R_E = 10(R_e + r_e) = 10 R_e$

نکته:

* حال هرچه R_e را بزرگتر انتخاب کنیم تغییرات R_i کمتر می شود ولی آیا می توانیم انتخاب کنیم

چون در این حالت بهره نسبت به ترانزیستور یک تقسیم مقاومتی بین r_e و R_e می باشد

کم می شود و ممکن است (β ← بهره و بهبود فیدبک) آن قدر کم شود که

ABD (دیگر خرج نشود و سیگنالها نداشته باشیم. پس باید به مقدار متناسب از آن کار گرفت.

Subject:
Year. Month Date

دوجه بعد :

نکته مهم: چون در فرکانس رزونانس امپدانس خازن‌ها که ولتاژ توان CCها از شکل می‌رسند برابر ∞ می‌باشد جریان به خازن‌ها نمی‌رود و به مقاومت بار می‌رود

مقاومت بار مدار برابر است با: $R_o = R_p \| n^2R_i \| R_L$ ①

n^2R_i: مقاومت منعکس شده‌ی از مدار فیدبک

$(R_i = r_e + R_e)$

برای اینکه حداکثر توان به R_L برسد باید داشته باشیم:

$$R_L = R_p \| n^2R_i$$

در نتیجه داریم:

$$R_o = \frac{R_L}{2}$$

✓✓ حال چون R_L را داریم و R_p را داریم چون وقتی سلف رزونانس شد اتلافش کم چون

و Q_L را داریم R_p را داریم پس از رابطه‌ی ① n را بدست می‌آوریم

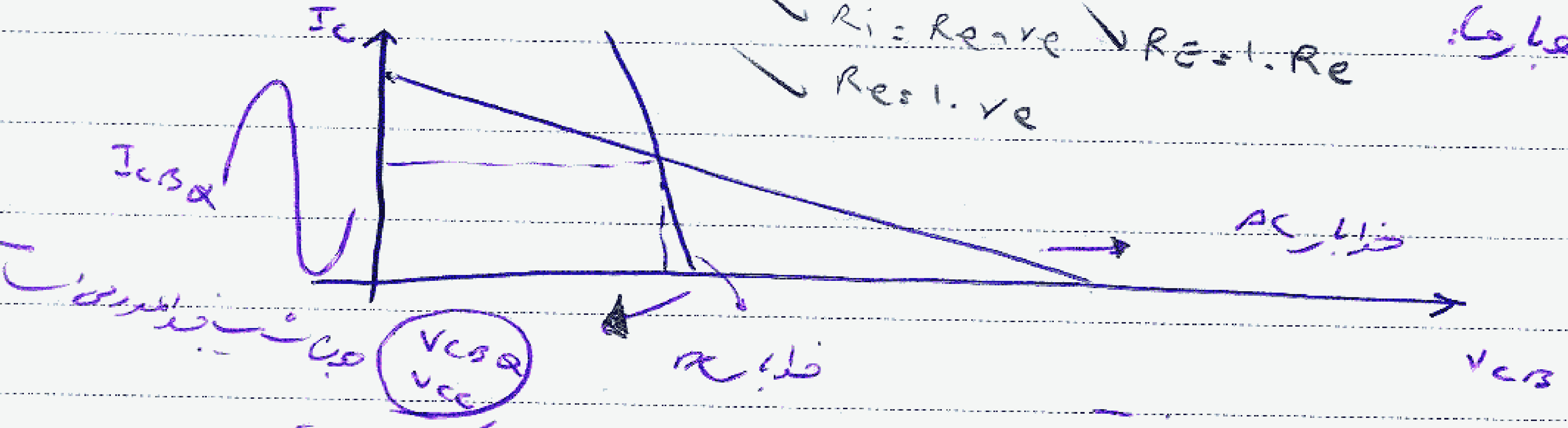
✓ $R_p = R_s(1+Q_L^2)$ ✓ $Q_L = \frac{L\omega}{R_s}$

✓ $\frac{1}{R_L} = \frac{1}{R_p} + \frac{1}{n^2R_i}$ ✓ $n = \frac{C_2}{C_1}$

✓ $R_i = R_e + r_e$ ✓ $R_E = 10 R_e$

✓ $R_e = 10 r_e$

خط بارها:



نکته مهم: چون مقاومت R_e از C به E [illegible] AC از C به E مقاومت کمی می‌باشد پس شیب زیادی داریم. چون خط بار با مقاومت رابطه عکس دارد

با این طراحی تا حدود ۹۰٪، V_{CC} به به دست CE می‌رسد یا بهات CB به V_{CB} می‌رسد

ماکزیمم دامنه سیگنال / سوئینگ را داریم $\left\{ \begin{array}{l} V_P = 2V_{CBQ} \\ I_P = 2I_{CQ} \end{array} \right. \leftarrow$ (۱۱) $I_{CQ} = \frac{V_{CBQ}}{R_0}$ $\quad R_0 = \frac{R_L}{2}$ داریم

$P_L = R I_{rms}^2 = \frac{1}{2} R_L \underset{\text{مقدار پیک}}{i_L^2}$

حالا از دید ترانزیستور نصف آن به R_L و نصف آن در $R_P \| n^2 R_i$ می‌رود

$i_L = \frac{1}{2} I_{CQ}$

یا به طور معادل نصف جریان AC به R_L می‌رسد

$$\Rightarrow \boxed{P_L = \frac{1}{8} I_{CQ}^2 R_L} \Rightarrow \sqrt{\frac{8 P_L}{R_L}} = I_{CQ}$$

$$r_e = \frac{25\,mV}{I_{CQ}} \qquad R_E = 10(r_e + R_e)$$

$$R_e = 10\, r_e$$

$$R_i = R_E \| (R_e + r_e) \simeq R_e + r_e \simeq R_e$$

$$\frac{1}{n^2 R_i} = \frac{1}{R_L} - \frac{1}{R_P} \Rightarrow \frac{C_2}{C_1} = n \longrightarrow \text{مشخص می‌شود}$$

تعیین شود ↓

حال سلف را در نظر بگیریم باید طوری باشد که $Q_L \gg \underset{\text{مدار}}{Q}$ باشد تا در نتیجه باشد

$Q_L = \frac{R_P}{L\omega}$

چون $R_P > R_L$ باشد $R_P \| n^2 R_i = R_L$ می‌باشد یا اینکه ولتاژ نشت قطع سلف را از ولتاژ نشت قطع [illegible]

[illegible] $= \frac{1}{\sqrt{LC}}$ $\qquad \omega_0^2 = \frac{1}{LC} \longrightarrow C$ بدست می‌آید

$$C_{\text{کل}} = (C_1 \text{ سری } C_2) \| C_f$$

$$\frac{C_1 C_2}{C_1 + C_2} = C - C_f - C_o \qquad \frac{C_2}{C_1} = n \Longrightarrow C_1, C_2 \text{ بدست می‌آید}$$

Zarrin Barg

Subject:
Year. Month. Date. ( )

* توجه شود. $\frac{C_2}{C_1} = n$ ←

$C_2 = nC_1 \Rightarrow \frac{n}{n+1}C_1 = C - C_f - C_0$ $\quad \boxed{C_0 \simeq C_\mu}$

① $\begin{cases} V_B = 0.7V + (R_e + R_E)I_{CQ} \\ \frac{V_{CC} \times R_2}{R_1 + R_2} = V_B \end{cases}$ $\Rightarrow V_{CBQ} = V_{CC} = I_{CQ}R_0$, $R_0 = \frac{R_L}{2}$

② $I = 10 I_B = 10 \frac{I_{CQ}}{\beta_{sat}}$

چنانچه در صورت اشباع مستقیم برای اینکه برای شدت ها کم باید ابتدا جریان I_B باشد

باید از β_{sat} استفاده کنیم. $\quad \beta_{sat} = \frac{1}{2}\beta$

از روابط ① و ② مقدار R_1 و R_2 را بدست آورد

حال باید فرکانس های قطب های C_B و C_C باید از فرکانس رزونانس کمتر باشد

$$\frac{1}{C_B \omega_0} < R_1 \| R_2 \| R_{iB}, \quad R_{iB} \to r_\pi + \beta R_e$$

$$\frac{1}{C_C \omega_0} < R_p \| n^2 R_i \| R_L$$

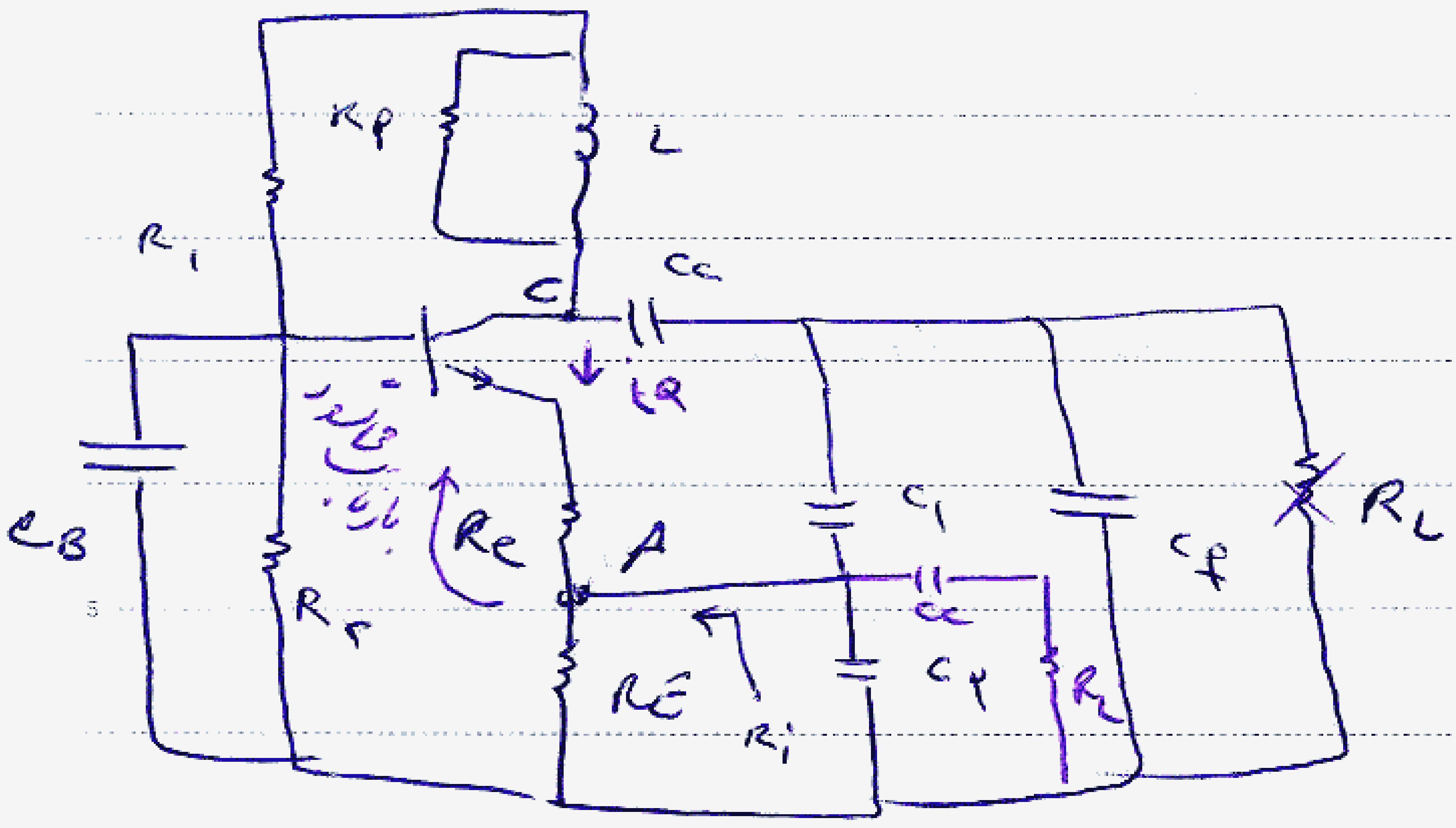
$C_f = 120\,pF \quad C_0 = 2pF$

$V_{CC} = V_{CBQ} + V_{BE} + (R_e + R_E)I_{CQ}$

$V_{CBQ} = R_0 I_{CQ} = \frac{R_L}{2} I_{CQ}$

$\frac{1}{8} I_{CQ} R_L = P_L$

اسیلاتور:

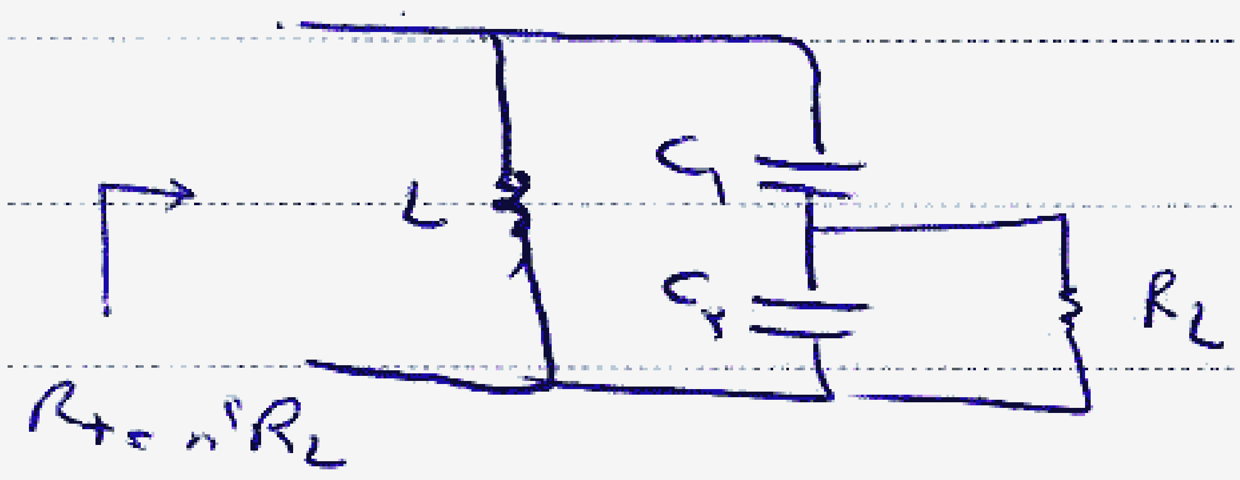


$A_v = -g_m R_p \| n^2 R_i \| R_L$

$|\beta A_v| > 1$ شروع نوسان

$\angle \beta A = -180^\circ$

اگر R_L کوچک باشد شرط $|\beta A_v| > 1$ ممکن است نقض شود پس باید از یک مدار matching برای بزرگ کردن امپدانس دیده شده استفاده کنیم تا بهره کوچک نشود



$n = \frac{C_2}{C_1}$

$R_i = (R_e + r_e) \| R_E \simeq R_e$ $R_L = R_p \| n^2 R_i$ در حالت قبل

تا حداکثر توان به بار برسد.

اما در طراحی این جلسه بجای اینکه تمام کوششمان را روی رسیدن حداکثر توان قرار دهیم روی پایداری تاکید دهیم

ثابت می شود اگر در مدار فوق ← $R_L = R_i$ باشد حداکثر پایداری را داریم (امکان matching می دهد)

حال روند طراحی بدین صورت است که

$R_L = R_i$

$R_L \| R_i = \frac{R_L}{2}$ → با نصف شدن در حالت حداکثر توان نرسد

$n^2 \frac{R_L}{2} = R_p \| \infty = R_p$ → شرط لازم برای رسیدن حداکثر توان در حالت عدم حداکثر توان حالت قبل باید برقرار باشد

← بازتاب شدن از نقطه A به کلکتور دیده بشود

مقاومت [illegible] شده است خیلی بیشتر

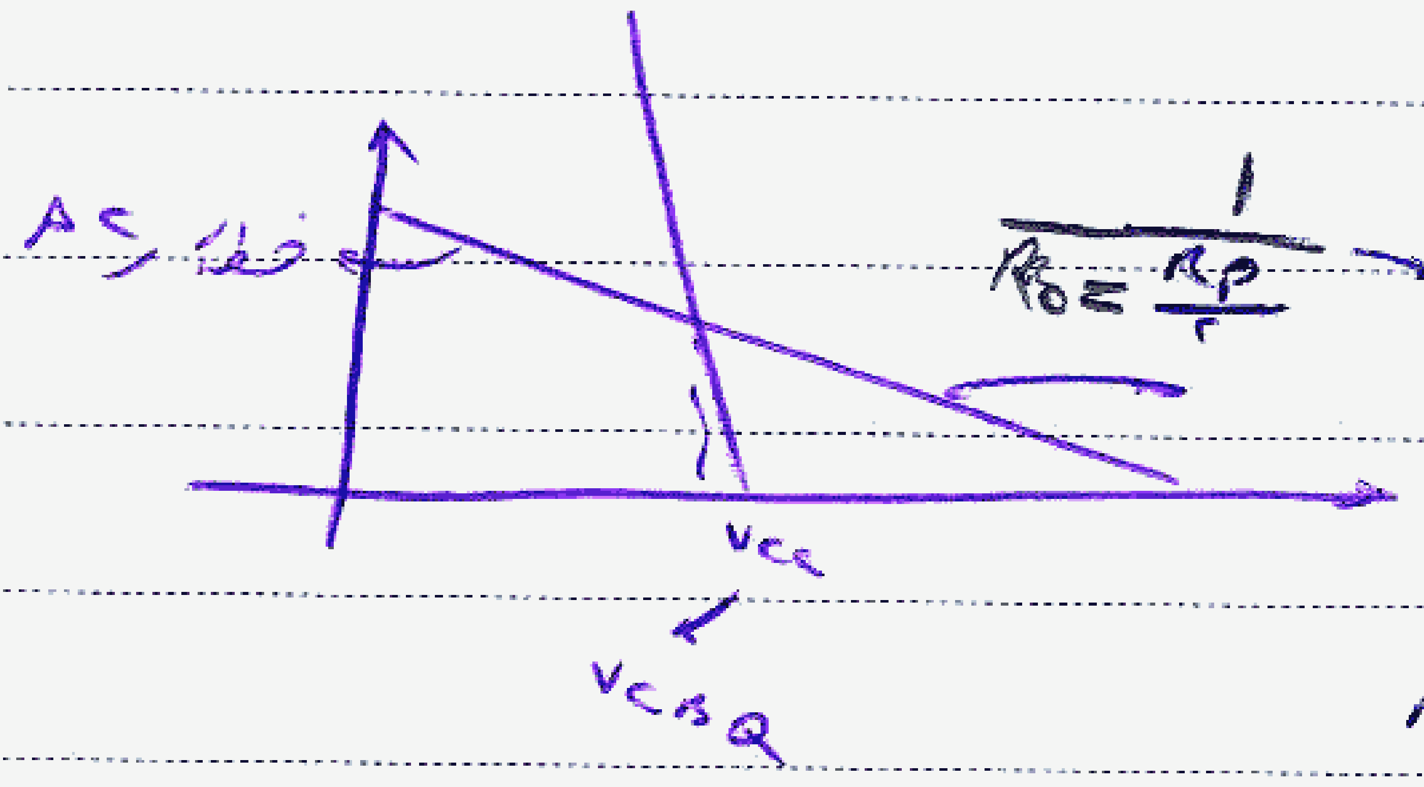
چون $R_p = \frac{n^2R_L}{2}$ می‌باشد i_{CQ} نصفش داخل R_p و نصف آن داخل $\frac{n^2R_L}{2}$

می‌رود و نصفِ نصف داخل n^2R_L نه مقاومت منعکس شده‌ی بار، نقطه‌ی Q می‌رود

توان رسیده به بار باشد ← $P_L = \frac{1}{2}\left(\frac{I_Q}{4}\right)^2 \frac{n^2R_L}{R_L}$ $\Rightarrow P_L = \frac{I_Q^2}{16} R_p$

$I_{CQ} = 4\sqrt{\frac{P_L}{R_p}}$ ← نصفش R_p

و چون نصف را داریم R_p را داریم.



$\frac{1}{R_0 = \frac{R_p}{2}}$ ← شیب خط بار AC

$R_0 = R_p \parallel \frac{n^2R_L}{2} = \frac{R_p}{2}$

$R_p = \frac{n^2R_L}{2}$

چون در حالت AC از C به E

مقاومت ← $R_p \parallel \frac{n^2R_L}{2}$

می‌باشد $R_p = \frac{n^2R_L}{2}$ ⇐ شیب خط بار $\frac{1}{\frac{R_p}{2}}$ می‌باشد

$I_{CQ} = \frac{V_{CC}}{\frac{R_p}{2}}$ که مقاومت دیده شده از ترانزیستور ناشی از انعکاس و R_p

توان گرفته شده از منبع:

$I_{CQ} = \frac{V_{CC}}{\frac{R_L}{2}}$

$P_{Dis} = I_{CQ} V_{CC} = \frac{2V_{CC}^2}{R_p}$

$P_{Dis} = I_{CQ} \cdot \frac{1}{2} I_{CQ} R_p$

$= \frac{1}{2} I_{CQ}^2 R_p$

در حالت قبل تلفات [illegible] $4P_L$ بود چون [illegible] داخل بار [illegible]

$\Rightarrow \boxed{P_{Dis} = 8P_L}$

چون R_L را برابر n^2 گرفتیم و گذاشتیم

بهره کمتر می‌شود نسبت به حالت قبل که باشد توان تلفاتی زیاد می‌شود چون در حالت قبل

$R_L = R_p$ می‌گرفتیم و $\frac{1}{2} I_{CQ}$ داخل بار می‌رفت ولی در این حالت $\frac{1}{4} I_Q$ داخل بار می‌رود و توان تلفاتی زیادی می‌شود

PAPCO

در این مدار ممکن است مدار شروع به نوسان نکند باید کاری شود که $AB > 1$ شود که A

A ↓ بهره ترانزیستور

۲) بهره فیدبک [illegible] شده چون در لینیتش را کاهش داد تا A بزرگ شود

یا اینکه R_e را کم کرد تا بهره جریان بیشتر AB زیاد شود و $AB > 1$ شود. حتمی نوسان

R_e را برداشت فقط مشکل این است که از [illegible] شود و طبق فرمول صفحه قبل

بنابراین باید R_e را یک مقدار مناسب قرار داد.

توجه: خازن‌های C_1 و C_2 و C_p باید طوری انتخاب شوند که از C_0 زیاد باشند تا تأثیر

C_0 بر نقطه کار روی C_1 و C_2 و C_p تأثیر نداشته باشد چون در پایان $\omega_0 = \frac{1}{\sqrt{LC}}$

$C = (C_1 \text{ سری } C_2) \| C_p \| C_0$

$Q = \frac{R_p C \omega}{2}$ ← و $Q = \frac{R_p}{2L\omega}$ چون * ✓✓

$R_p = \frac{n^2 R_L}{2} \Rightarrow R_0 = \frac{R_p}{2}$

R_p اگر زیاد شود و L ها ثابت باشد C ↑ شود ضریب کیفیت‌ها زیاد می‌شود یا بهتر شود

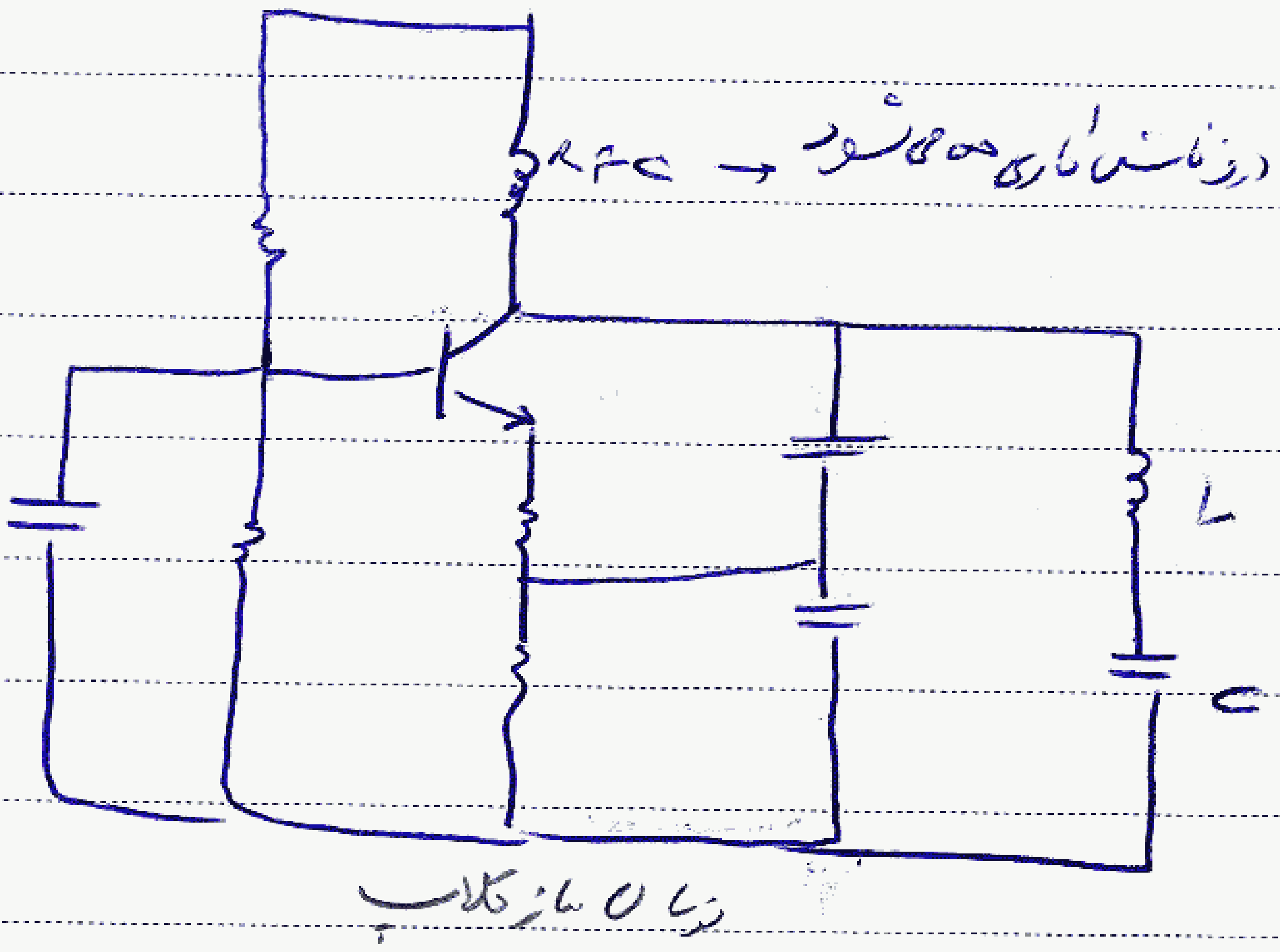
وقتی L را کم کنیم باید قطر سیم‌ها را زیاد کنیم تا R_p کم نشود و Q کم نشود.

* نکته: $R = \frac{\rho L}{A}$ $A\uparrow \Rightarrow R\downarrow$

* در حالت قبل Q حداکثر برابر $\frac{R_L}{2}$ می‌باشد که اگر بخواهیم Q بالا برود باید R_L زیاد شود یا کلاً زیاد شود [illegible]

[illegible] را زیاد کنیم

PAPCO



نوسان ساز کلاپ

با اضافه کردن سلف سری با خازن
که امپدانس خازن نسبت به سلف
در فرکانس کاری کمتر باشد
Q مدار زیاد می‌شود
چون :

اگر تغییر فرکانس از فرکانس کاری داشته باشیم داریم

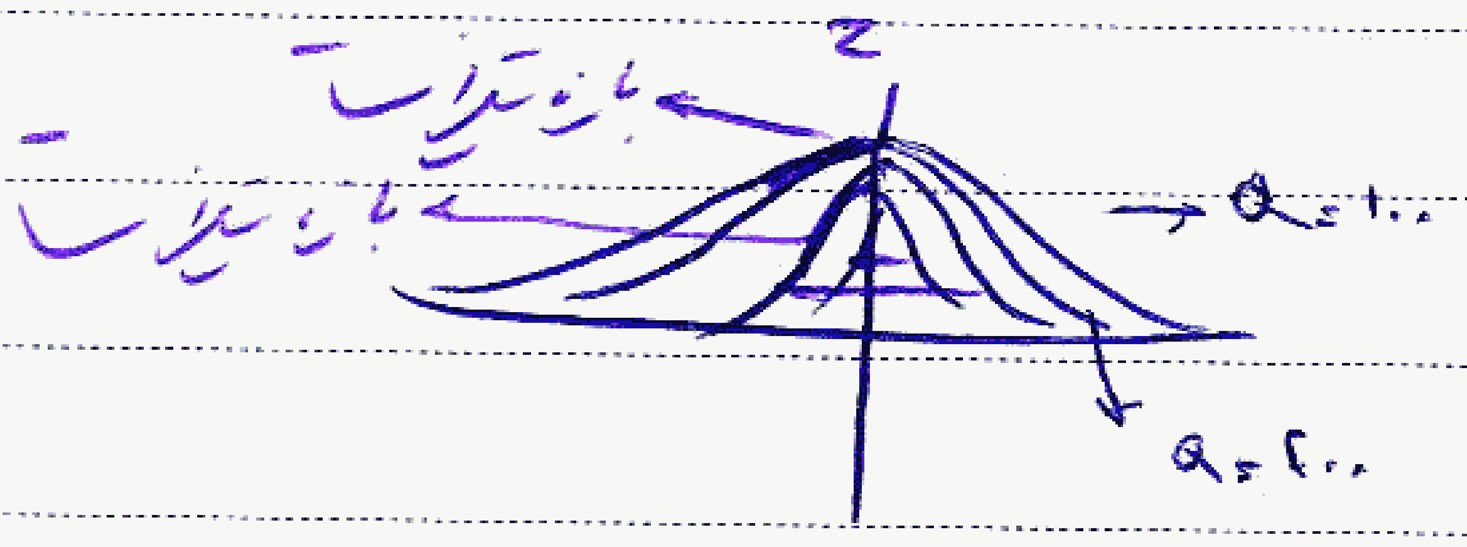
$$Z = \left(L\omega - \frac{1}{C\omega}\right)$$

$$\frac{۱۰۰۰ - ۵۰۰}{۵۰۰}$$

اگر ۵۰٪
فرکانس
تغییر کند

$Z = ۱۵۰۰ - ۲۵۰ = ۱۲۵۰$

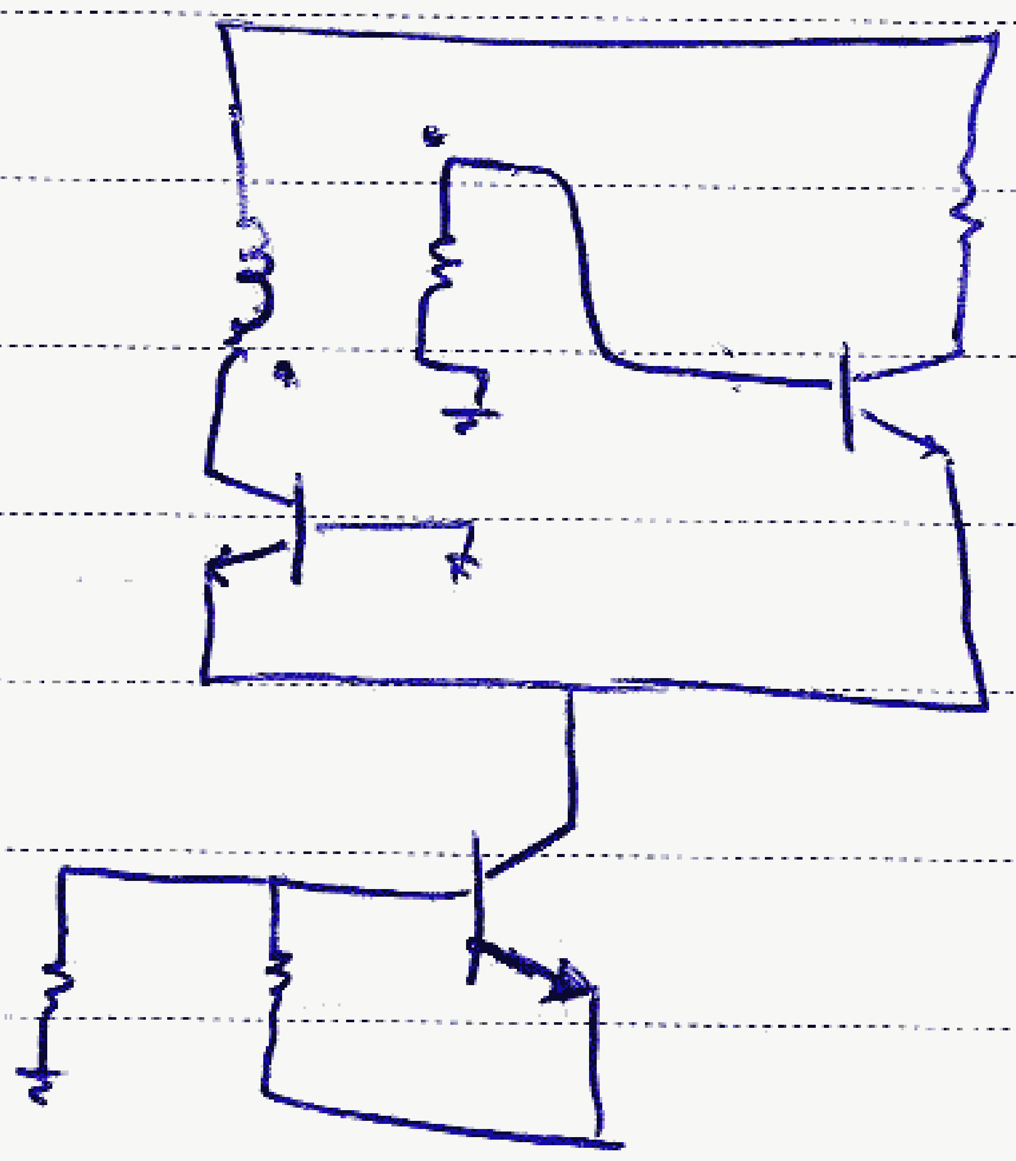
یعنی با تغییر فرکانس تغییر امپدانس زیاد تغییر می‌کند

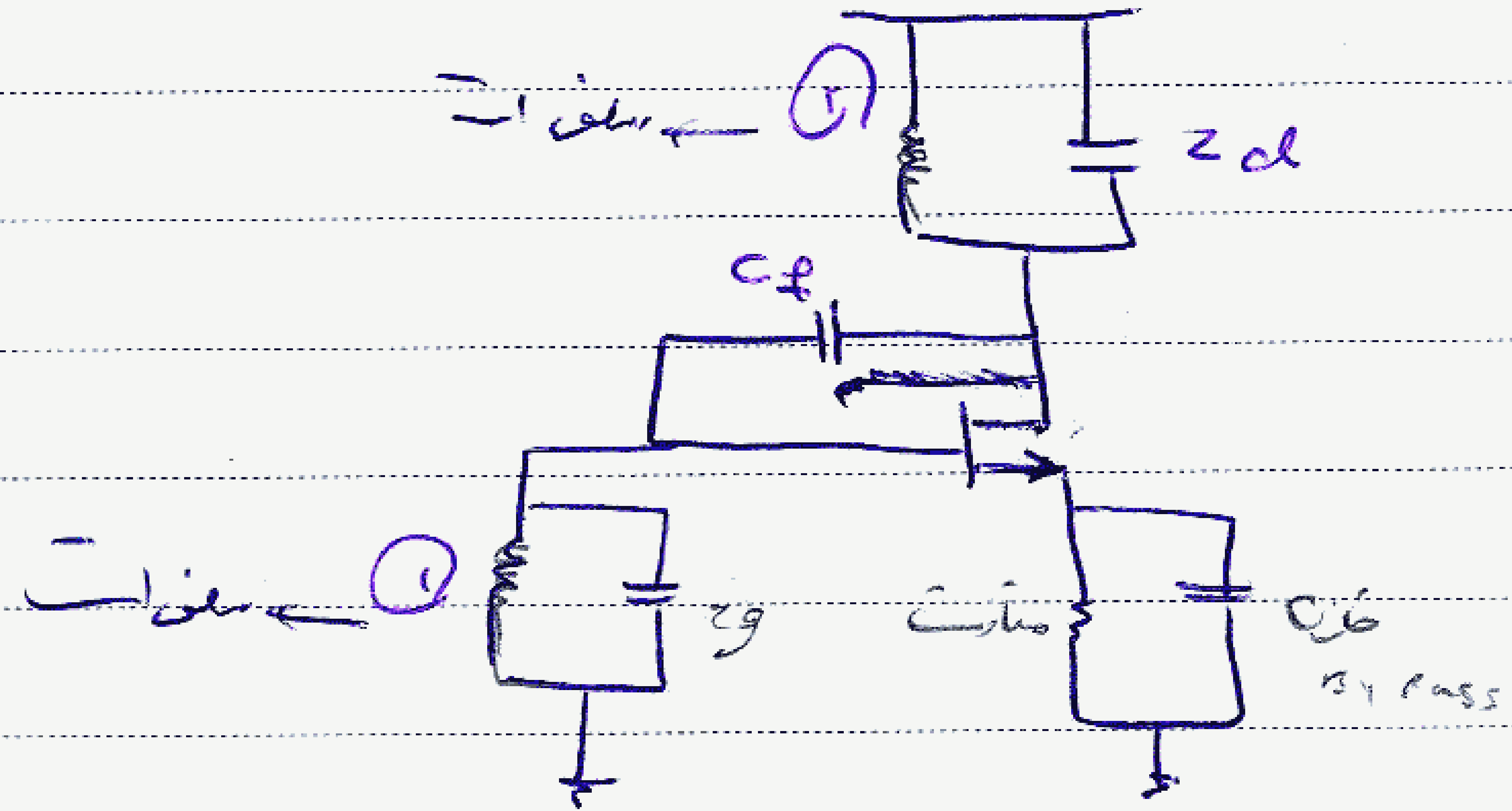


پس حتماً Q مدار زیادی باشد حالت شکل روبرو

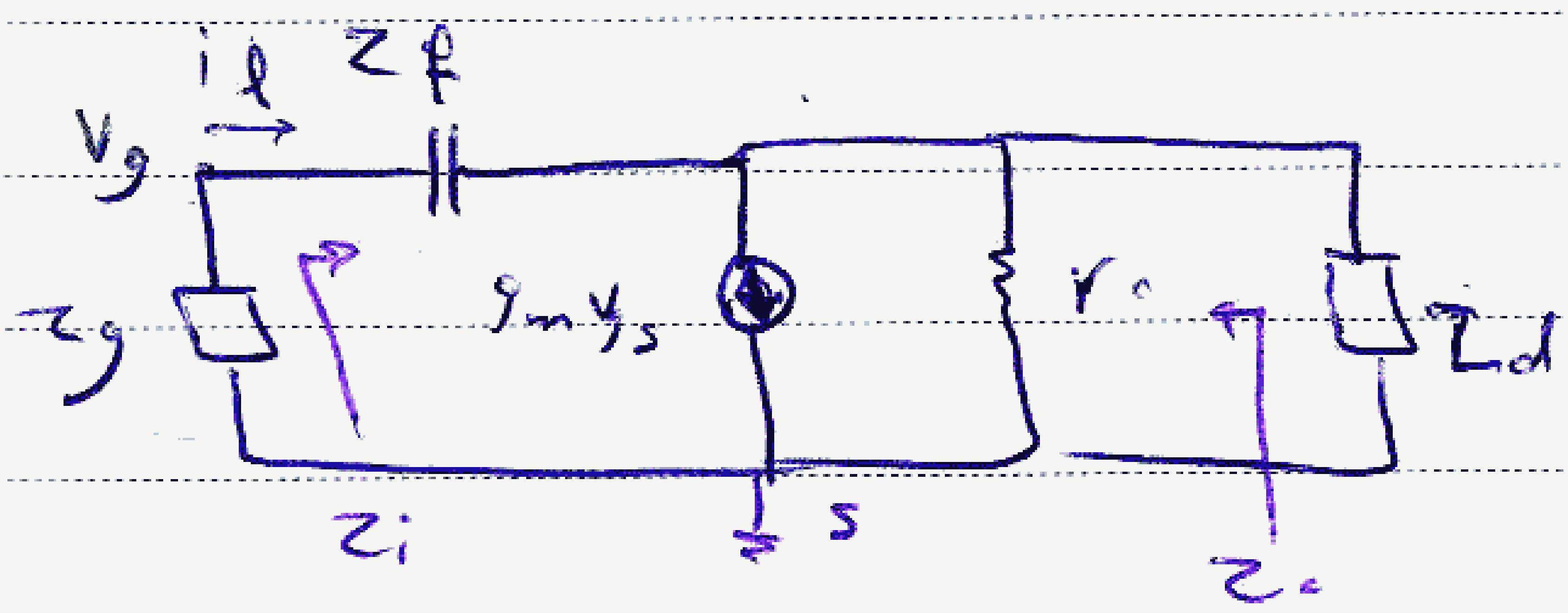
* هرچه Q مدار بیشتر باشد با تغییر فرکانس تغییر جریان بیشتری خواهیم داشت

نکته :




سلف ۲ ← ②
Zd
Cf
سلف ۱ ← ①
Zg
مقاومت
خازن
By pass

توجه: در اینجا سلف‌ها باید ① و ② خازن سلفی نباشند (در اینجا) سلف و حالت ایده‌آل با Cf شروع به نوسان کند


V_g
i_f
Z_f
Z_g
$g_m V_{gs}$
r_o
Z_d
Z_i
S
Z_o

$$V_{gs} = i_i Z_f + (i_i - g_m V_{gs}) Z_d$$

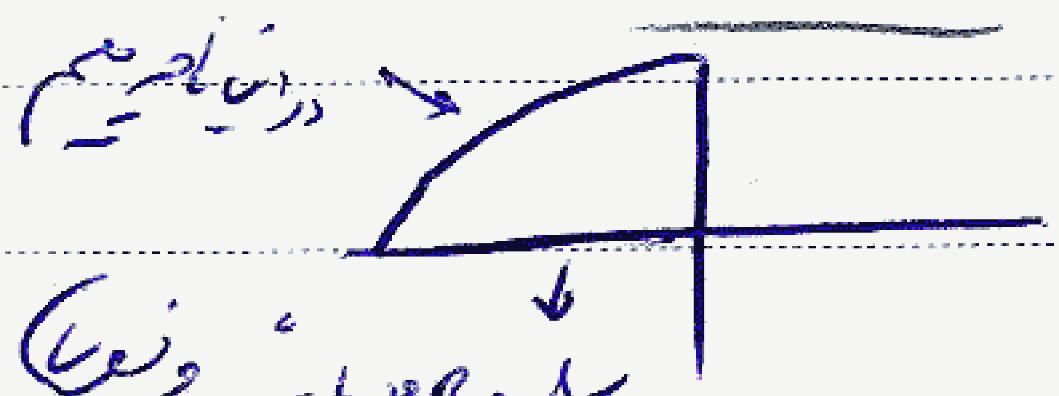
$$\frac{V_{gs}}{i_i} = \frac{Z_f + Z_d}{1 + g_m Z_d} \longrightarrow$$ باید موهومی برابر صفر شود ← توجه:

اگر Zf بزرگ‌تر از Zd شده صورت خازنی است و زاویه ۹۰- دارد و موهومی هم

زاویه (۱۸۰ ← ۰ — ۹۰) خواهد داشت

$$\Rightarrow \angle Z(s) = -90 - \left(\overset{0 \longrightarrow 90}{90 \longrightarrow 180}\right)$$

$$-180 + 90 < 0$$



8Red< · باشد و نوسان نداریم

نکته: هرچه Q مدار بزرگ‌تر شود پایداری بیشتری دارد چون با تغییر DW طبقه

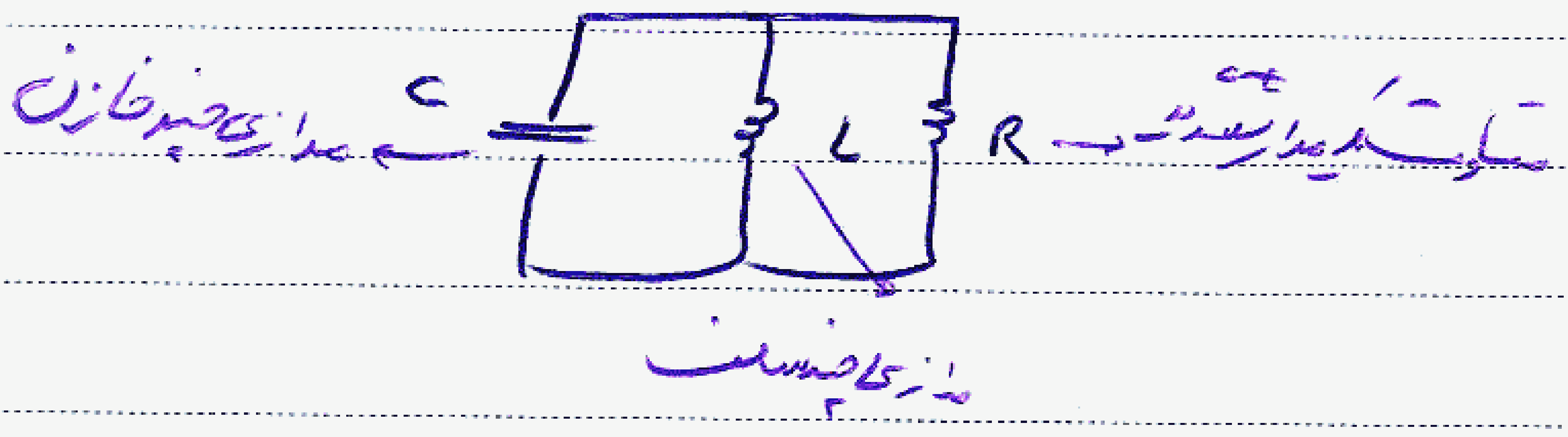
$$Q = \frac{f_0}{DW}$$

انحراف از فرکانس رزونانس کم‌تر می‌شود.

نکته: پارامترهای مهم یک اسیلاتور f_0 و BW و P_0 و Q می‌باشد

Q پایداری تعیین می‌کند

مدار معادل تانک اسیلاتور:



$$Q = \frac{R_p}{L\omega} = R_p C \omega$$

Q زیاد معادل R_p زیاد یا L کم می‌باشد

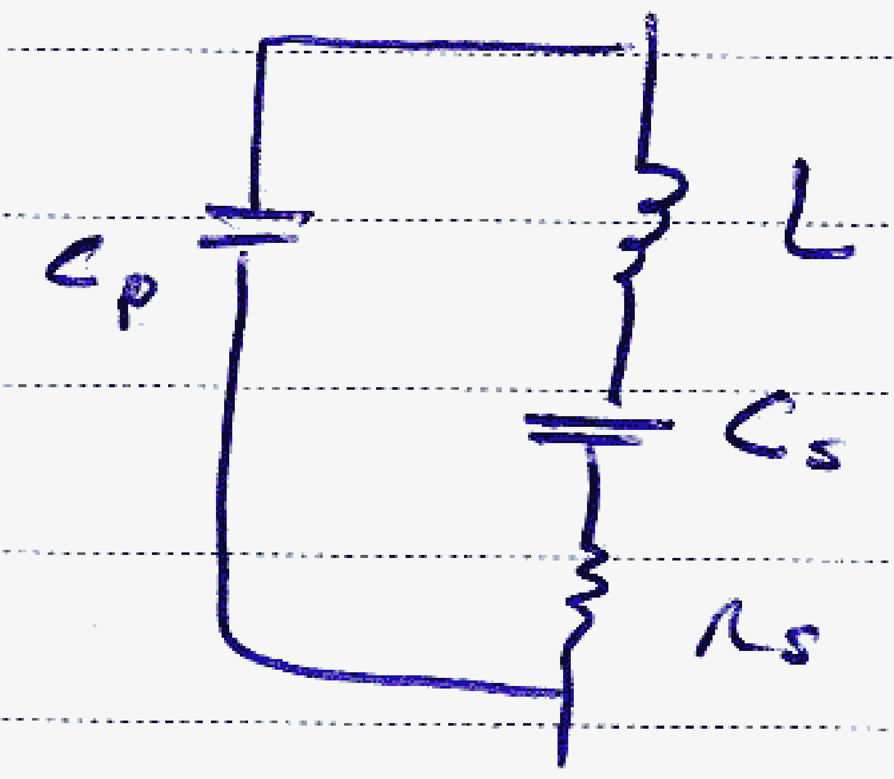
یا C زیاد که البته این پارامترها هم وابسته می‌باشند یعنی کم و زیاد شدن C باعث کاهش R_p

می‌شود و افزایش C، Q را کم می‌کند

توجه: تمام پارامترهای بیرونی Q را به مقدار کم تغییر می‌دهند برای بدست زیاد Q می‌توان از کریستال استفاده کرد

هر کریستال یک فرکانس رزونانس دارد که بستگی به مقدار برش و ضخامت آن است

و به صورت زیر مدل می‌شود:



$c_p =$ (۵۰۰ - ۱۰۰) c_s

C_p قابل اغماض است چون

$$\rightarrow \frac{c_s c_p}{c_s + c_p} = c_s$$

* مدار معادل کریستال ذاتاً یک فرکانس رزونانس دارد بنابراین برای آن Q تعریف می‌شود

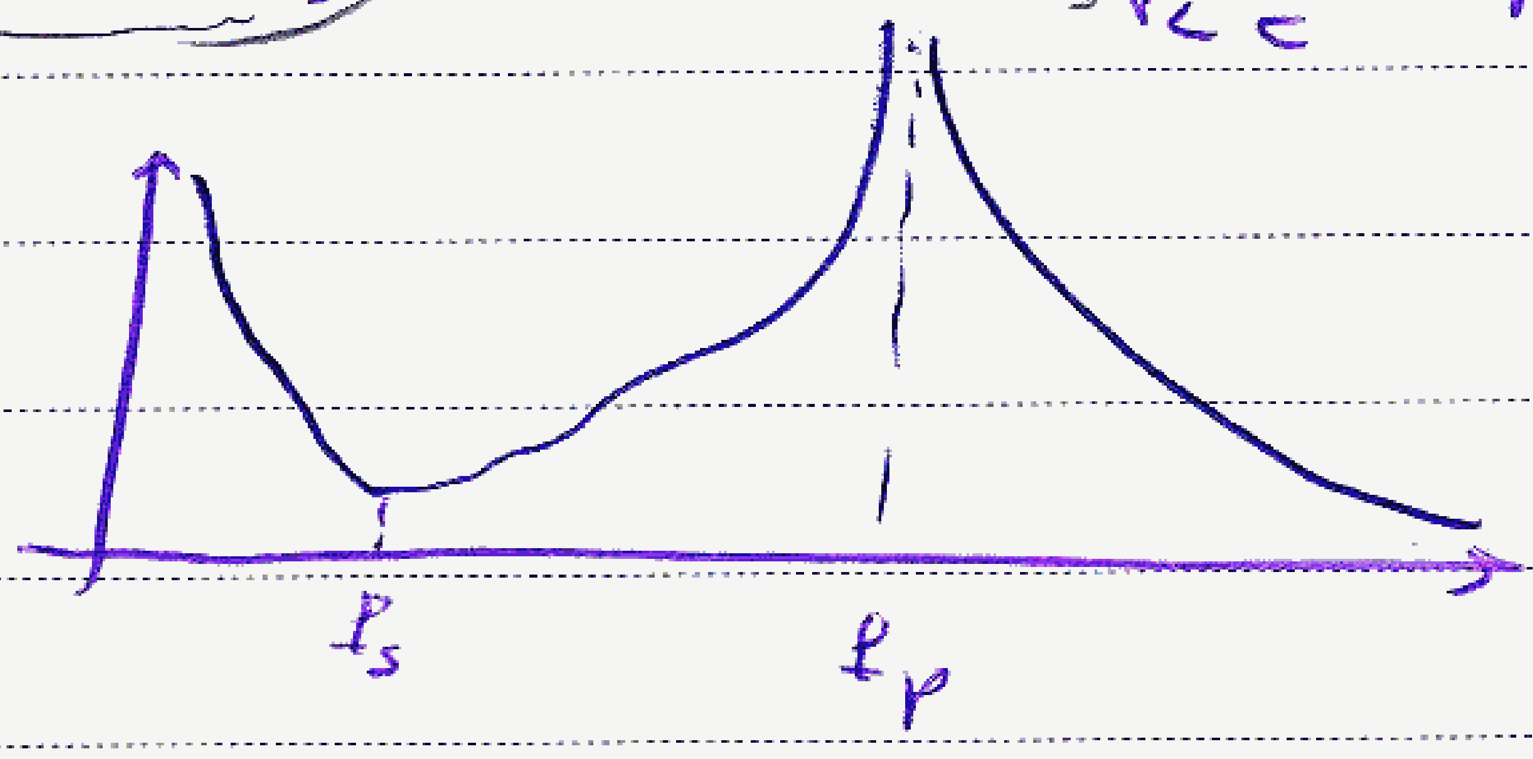
P4PCO

توجه: در رزونانس $f_s = \frac{1}{\sqrt{L_s C_s}}$ رزونانس سری کریستالات مثل یک رزونانس مداری است

و مقاومت R_p به جای می‌شود و دیگر تقریباً کم می‌شود بعد از رزونانس در رزونانسی که مقدار

موازی که C_p در رزونانس بالا می‌گیریم اندازه ∞ می‌شود

سری $f_s = \frac{1}{2\pi\sqrt{L C_s}}$ موازی $= \frac{1}{2\pi\sqrt{L C}} = f_p$ $C = C_s \| C_p$



* در مدار معادل خازن را در نظر بگیریم $\frac{1}{\sqrt{LC}}$ $f_p = f_s$ تا $1.1 f_s$ می‌باشد

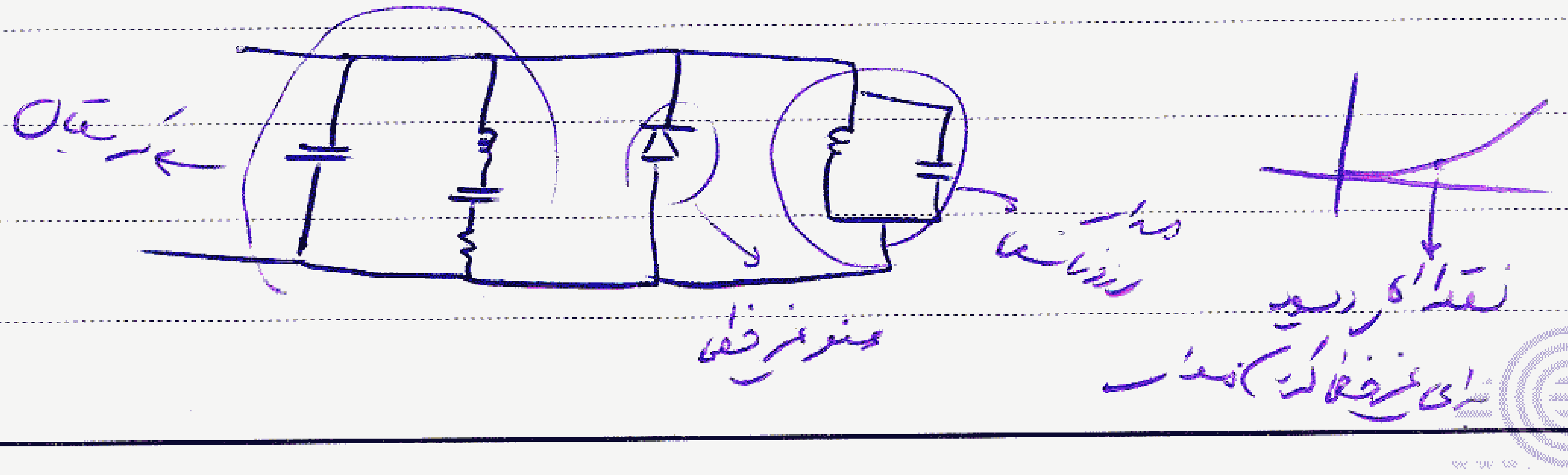
چون دلیل تغییر فرکانس نوسان زیاد می‌شود

توجه: حداکثر فرکانس تولید شده آن 15MHz می‌باشد البته در هارمونیک اصلی

* اگر هارمونیک‌های بالاتر ببریم تا هارمونیک 10 می‌توان بدست آورد که فرکانس آن 150MHz

می‌باشد یعنی با هارمونیک‌های کریستال حداکثر تا 150MHz می‌توان فرکانس را بدست آورد.

* برای بدست آوردن فرکانس بالاتر از مدار زیر را بدست آورد



Subject :
Year . Month . Date . ( )

این مدار فرکانس‌ها ۱۵۰ MHz تولید می‌کند و از یک عنصر غیرخطی چند دیود عبور می‌دهیم که هارمونیک‌های بالا عبور

می‌دهد و فرکانس‌های بالاتر ایجاد می‌شود و باید مدار رزونانس‌هایی که تا فرکانس ۴۵۰ MHz

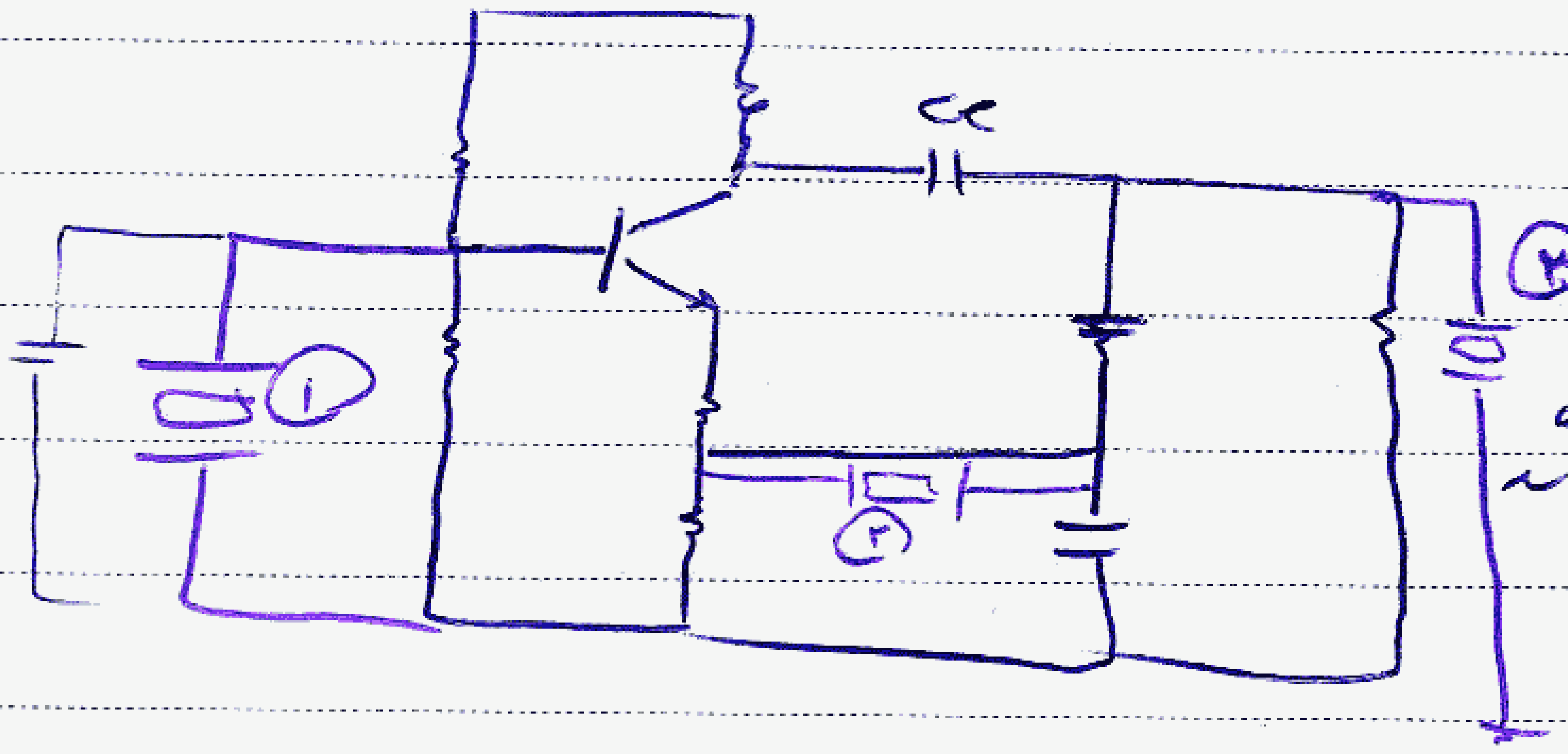
تا ۵۰۰ مگاهرتز استفاده می‌شود. در واقع با این دیود (خازن) غیرخطی کرده و چند هارمونیک دهم

را فیلتر کرده و با مدار رزونانس آن را بدست آورد.

توجه: چون C_p ۱۰۰۰ تا ۱۰۰ برابر C_s می‌باشد اختلاف فرکانس f_p و f_s کم می‌باشد

$$f_p = f_s\left(1+\frac{C_s}{C_p}\right)^{\frac{1}{2}}$$

* مدار اسیلاتور کلپیتس با کریستال



در فرکانس f_s کریستال

در حالت R_s از حدود ۰/۱ اهم باشد

ولی در بقیه بیشتر می‌باشد

و کار می‌کند

بنابراین فرکانس رزونانس این مدار فرکانس f_s می‌باشد چون در این حالت در فرکانس‌ها

f_p بیشتر می‌باشد بنابراین فرکانس‌ها را f_s تعیین می‌کند

بنابراین این مدار در فرکانس f_s کار می‌کند.

شکل ②

در حالت سری هم در فرکانسهای نزدیک f_s می باشد چون در این فرکانس امپدانس کم می باشد و فیدبک بالا خواهیم داشت بنابراین باید فرکانس نزدیک فرکانس f_s شود

مدار کریستال موازی:

در فرکانس f_p این مدار کار میکند چون در این فرکانس امپدانس آن ∞ می باشد و عدد بهره $AB=1$ می شود و فیدبک مثبت داریم اگر در فرکانس f_p باشیم

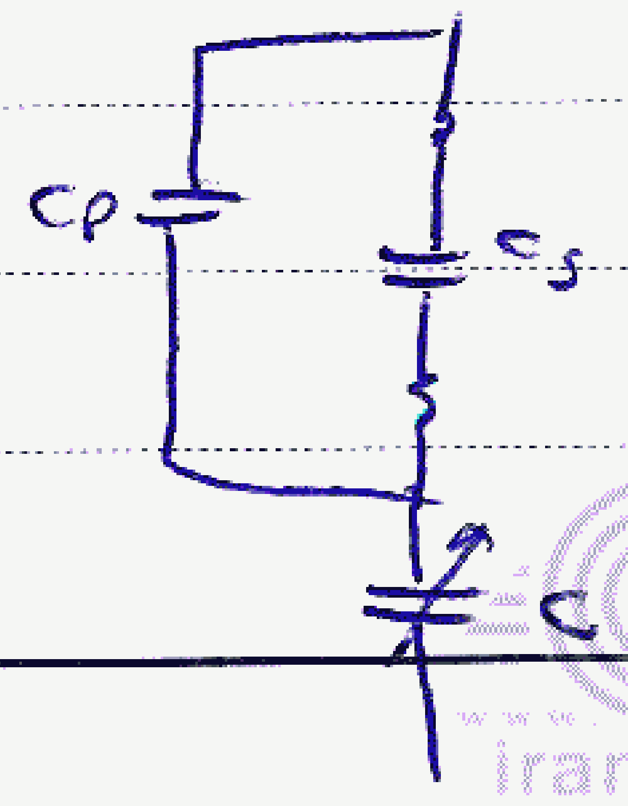
چون بار کم می شود $A\downarrow$ می شود در نتیجه نوسان را نداریم

بنابراین در دو حالت کریستال فرکانس نوسان را تعیین می کند

مراجعه به شکل ③

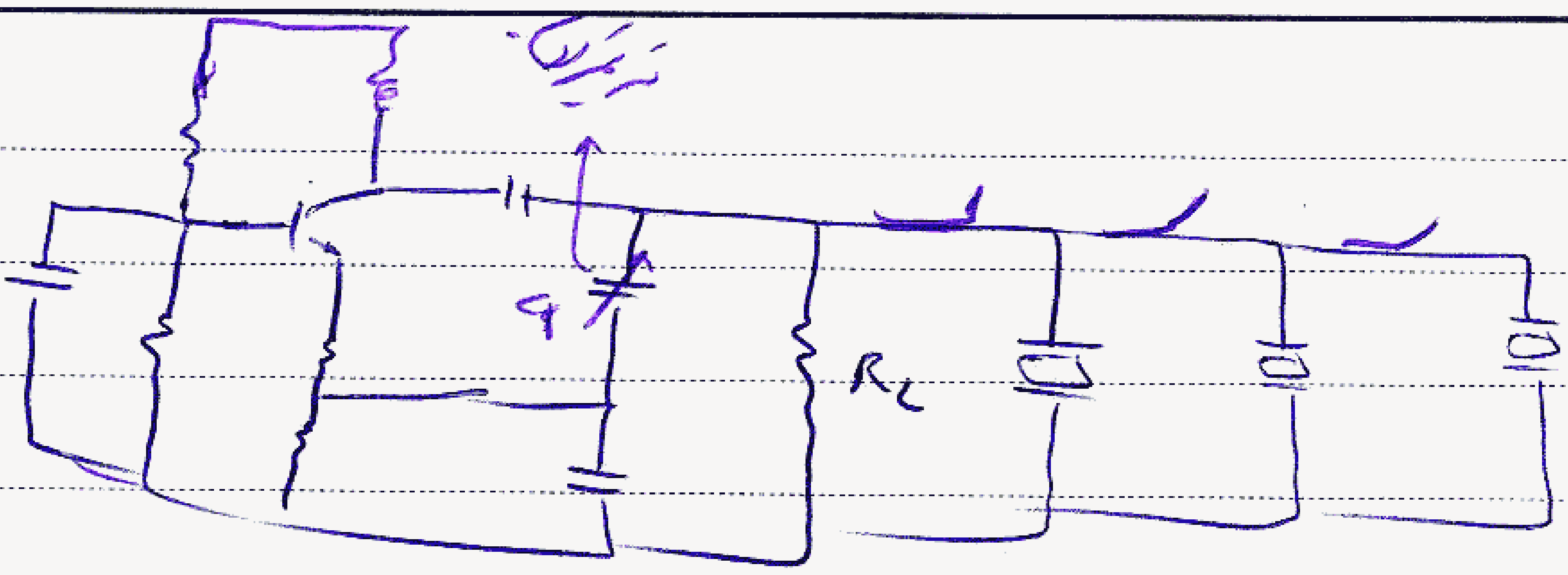
توجه: f_s در حدود چند مگاهرتز می باشد و f_p چند کیلوهرتز زیاد می شود

نکته: با خازن C می توان فرکانسها را به میزان کم تغییر داد چون چون ترتیب سری C و C_s چون C بزرگتر می باشد تاثیر C در فرکانس تغییر چندانی نمی کند



P4PCO

Subject:
Year. Month. Date. ( )



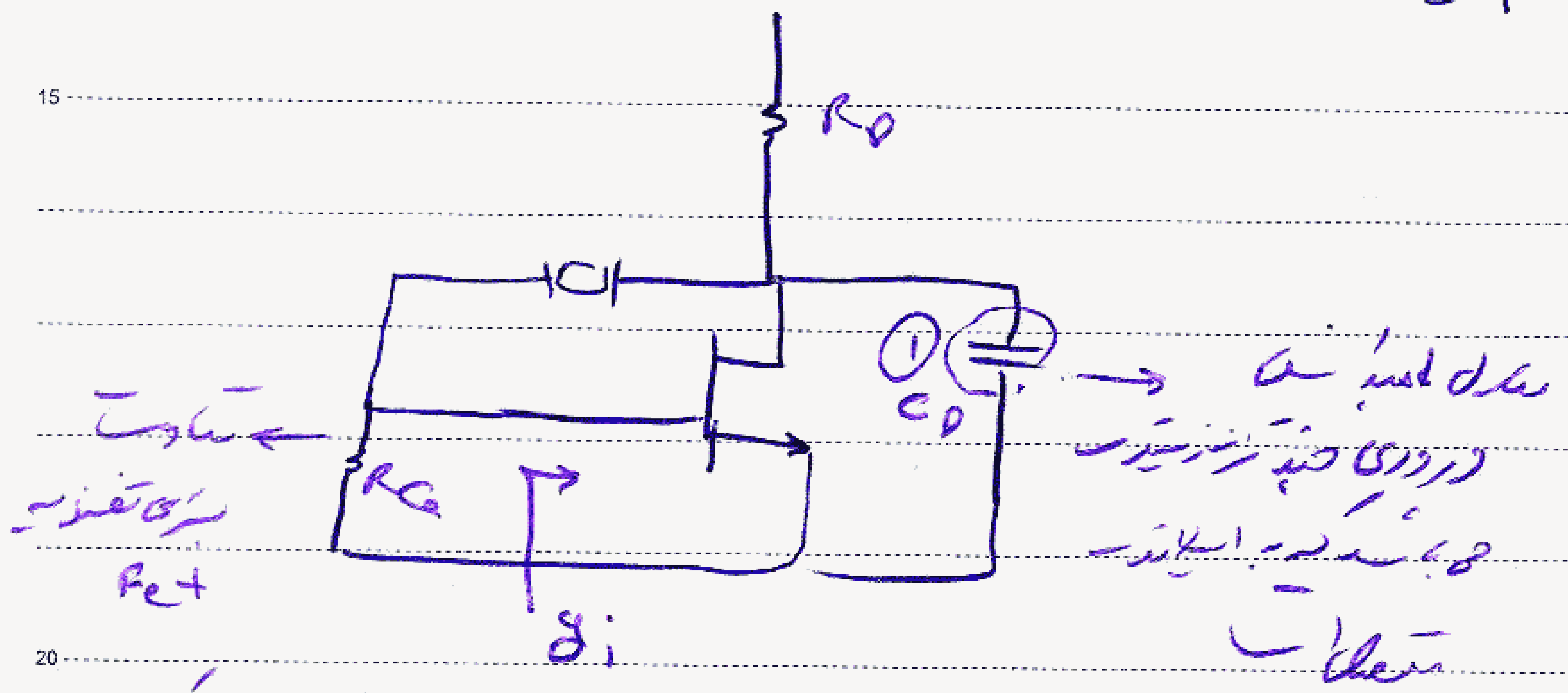
نکته: می‌توان چند کریستال را پارالل کرد و با سوئیچ کردن تا توان فرکانس‌ها ایجاد کنیم

باید به صورت دلخواه اینها را به C و C خاصیتش تعیین فرکانس‌ها ندارند بلکه باید طوری

انتخاب شوند که بهره‌ی B تقریباً یک باشد و از پایداری تا حد زیاد از نوسان‌ها نیفتد.

باید در فرکانس‌های کم استفاده شوند و به عنوان) تریمر کاربرد دارد

* می‌توان با استفاده از فت هم اسیلاتور ساخت


R_D
①
C_D
R_G
g_i
مقاومت
برای تغذیه
Fet
مدار اسیلاتور
ورودی فت ترانزیستور
جا به جا شده به اسیلاتور
متعلقات

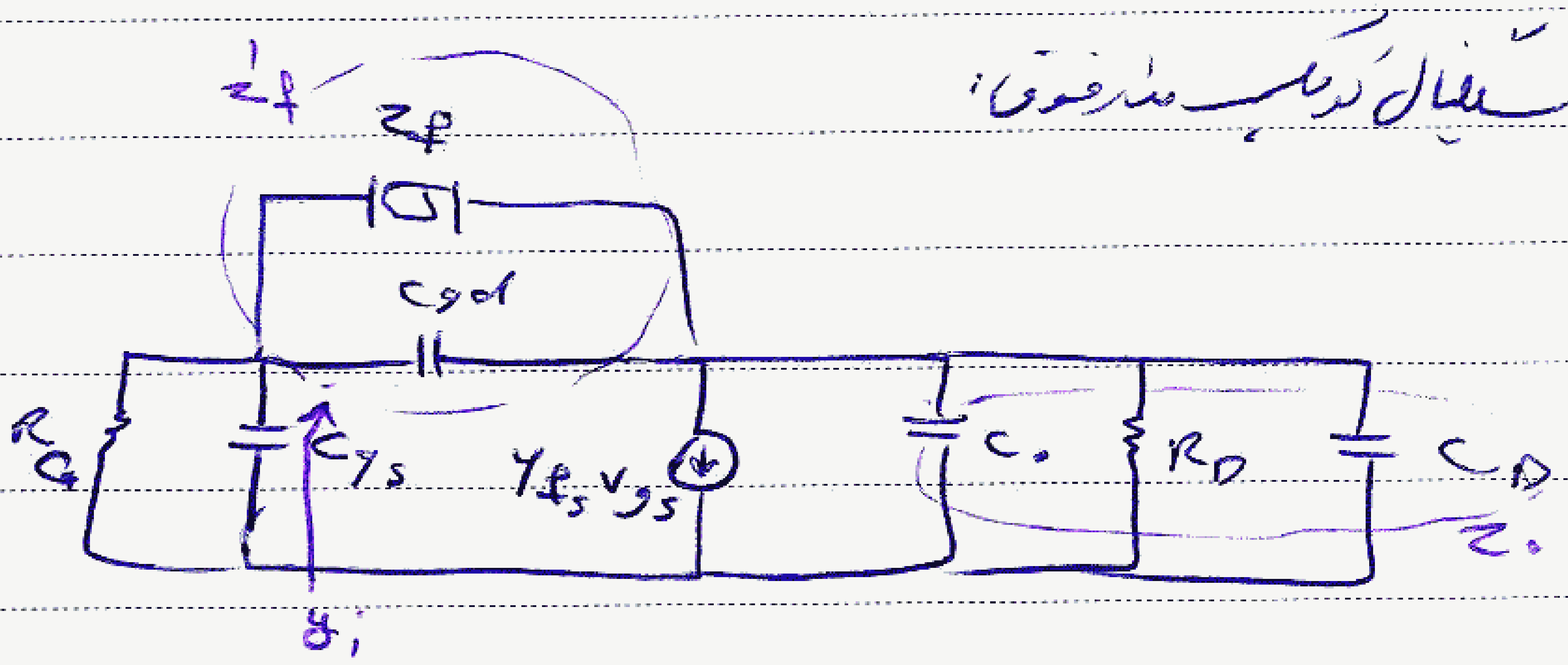
شرط نوسان این است که g_i باید منفی باشد یعنی در نوسان‌ها: هم باید $R_i < R_G$ باشد تا ترکیب

مدار ما هم مقاومت منفی شود و در واقع در حالت نوسان: $R_i = -R_G$ می‌شود و ادامه نوسان

در حالت نوسان هم باید تنها منفی شود.

اسیلاتور پیرس ↓

مدل سیگنال کوچک مدار فوق:



← توجه: در اینجا نشان بالا چون خازنیم عوض می‌شود دیگر ـ نداریم و Y_{fs} داریم

که دارای اندازه و فاز می‌باشد

تذکر: y_i ادمیتانس C_{gs} بعد در نظر گرفته می‌شود

$$V_{gs} = iz'_f + (i - y_{fs} v_{gs}) Z_o$$

$$y_i = \frac{i}{V_{gs}} = \frac{(1 + Y_{fs} Z_o)}{z'_f - Z_o}$$

$$\boxed{\text{(نوسان)} \quad \frac{1}{R_G} + \mathrm{Real}(y_i) = 0}$$

تو تمام اینها) خازن داریم و y_{fs} بدست می‌آید و باید ترانزیستور انتخاب کنیم که y_{fs} معلوم شود

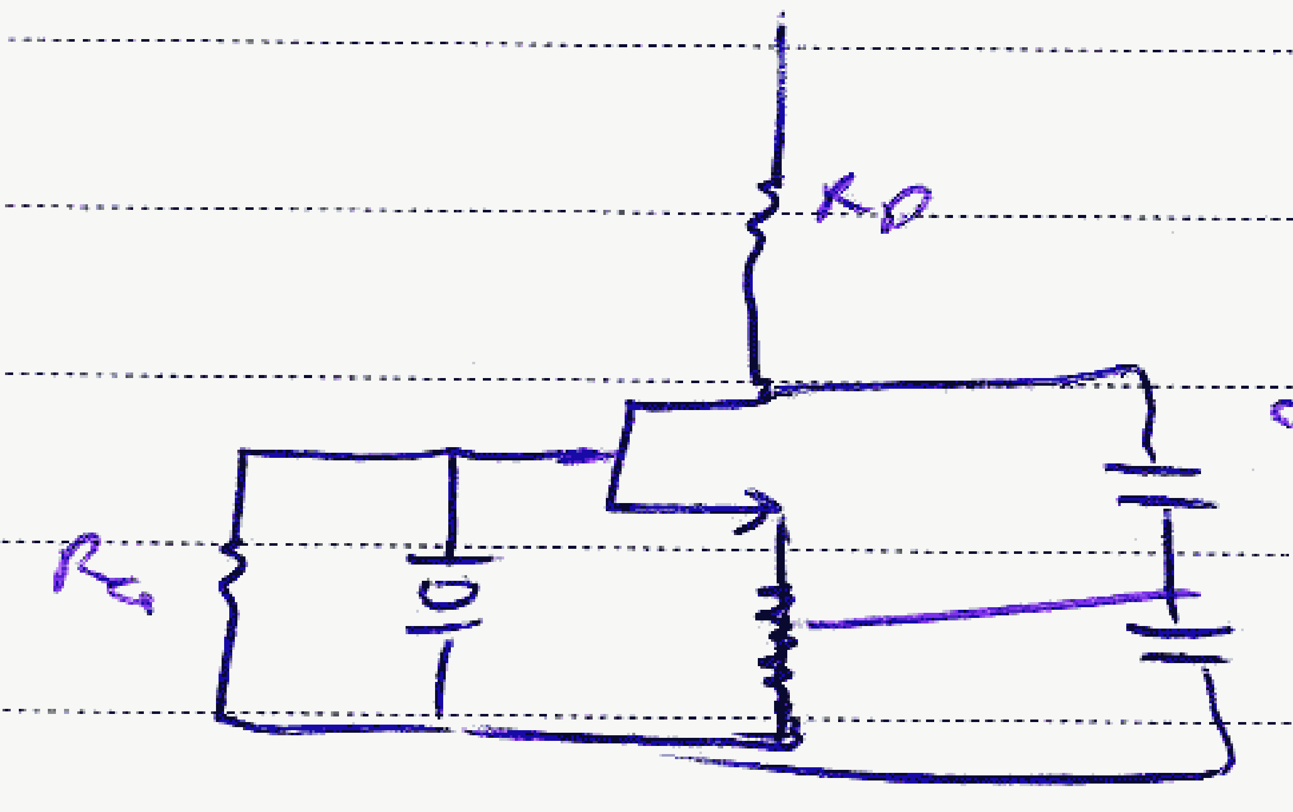
را تعیین کند چون Y_{fs} وابسته به I_Q می‌شد باید I_Q را پیدا کنیم و بعد از آن ترانزیستور

را تعیین کنیم

در ابتدای کار شیب $\frac{1}{R_G} + \frac{\mathrm{Real}(y_i)}{g_m} = 0$ شرط تا شروع نوسان) کم.

Subject:
Year. Month. Date. ( )

توجه: فرکانس نوسان این بار تقریباً f_s می‌باشد



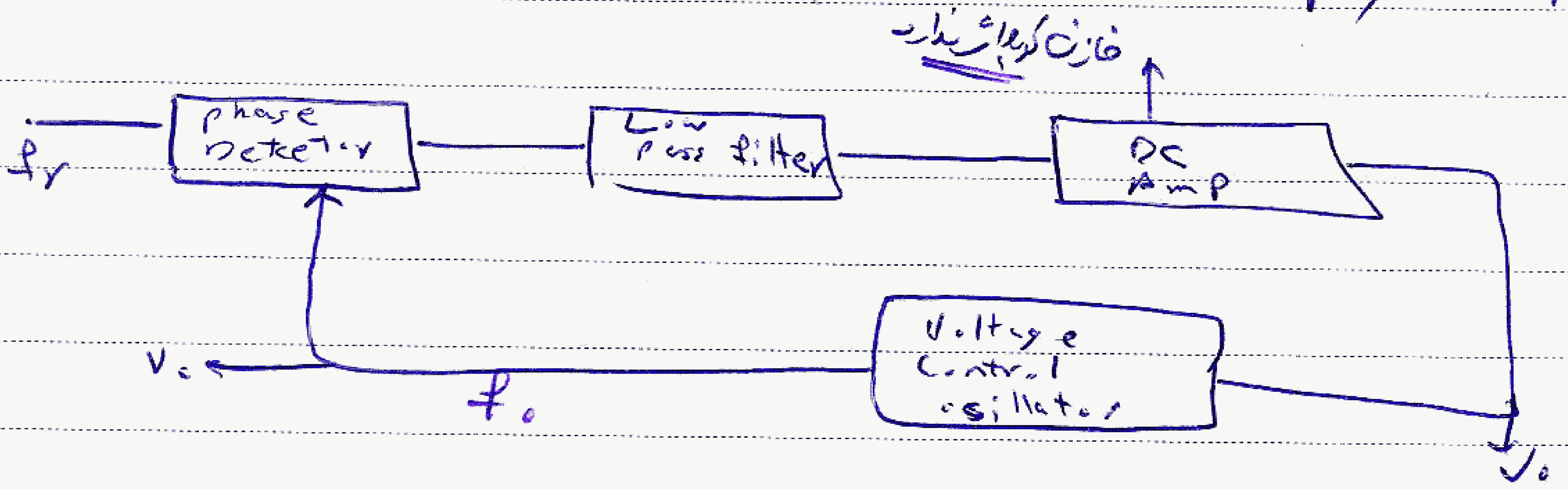
در این مدار به دلیل فیدبک با بهره
این بار کریستال تبدیل به [illegible]
و به همین دلیل $AB>1$ می‌شود

توجه: در دو مدار فقط فرکانس‌های f_s با شدت [illegible] بیشتر می‌شود

و Q زیاد شود و در f_s به صورت R دیده شود و Q زیاد می‌شود و پایداری زیاد باشد

اگر Q زیاد نشد در فیدبک مثبت ما نمی‌توانیم ~~[illegible]~~ اتفاق در $AB\downarrow$ می‌شود $AB<1$ می‌شود

PLL: (phase Lock Loop)


فاز کم یا بیش شده
f_r
phase Detector
Low Pass filter
DC Amp
Voltage Control oscillator
V_o
f_o
V_o

توجه: اگر LPF از نوع پسیو باشد ما DC داریم، اگر LPF، اکتیو باشد ~~LPF~~

چون خود آن بهره هم دارد، DC Amp نیاز نیست.

PAPCO
www.iran-ieee.com

phase detector : اختلاف فاز بین سیگنال f_2 و f_0 تشخیص می‌شود

واحداً ذاتاً آن که ضرب کننده باشد چون که در VCO داریم ضرب شود فرکانس

تفاضلی و جمع را داریم یعنی فرکانس $\omega_0 \pm \omega_2$ را در خروجی داریم. (PD همان mixer است)

LPF : $\omega_0 + \omega_2$ را حذف می‌کند و تفاضل داریم که به VCO می‌رود و فرکانس نزدیک

f_2 تولید می‌شود تا $f_2 = f_0$ شود آنگاه قفل می‌شود

در واقع پایداری یک فرکانس f_0 در حلقه به اندازه پایداری فرکانس مرجع f_2 می‌باشد

توجه: توجه شود خروجی VCO متناسب با اینکه ورودی‌ها اختلاف دارند و در نتیجه هم متناسب با

اختلاف فرکانس f_2 و f_0 می‌باشد.

کاربرد آن برای sine کردن گیرنده و فرستنده می‌باشد مثل سیگنال‌هایی که مدوله شده هستند

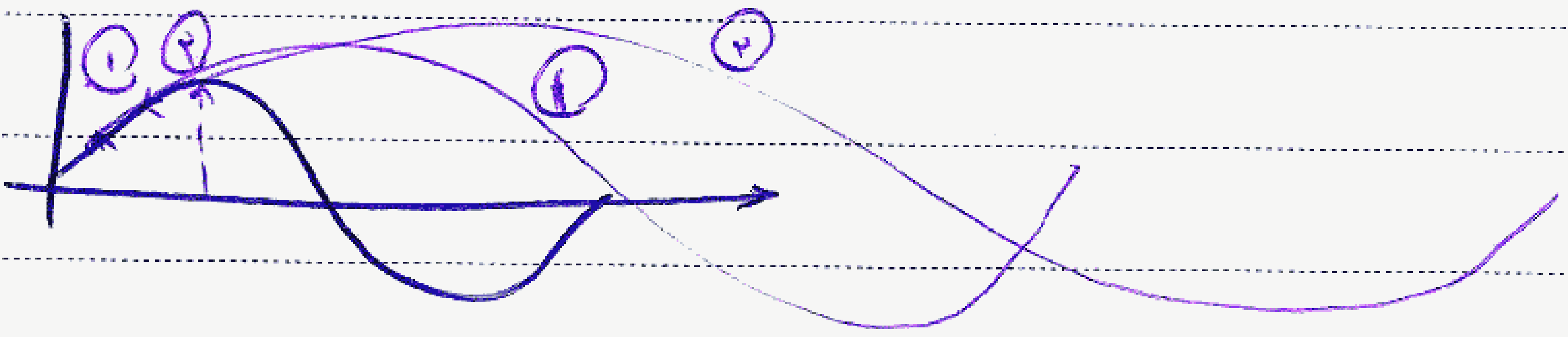
باید از آن‌ها پیاده شوند و بنابراین فرکانس مدوله‌کننده و بازیابی کننده باید برابر باشد

معمولاً f_2 فرستنده pilote به گیرنده فرستاده می‌شود و در گیرنده در PLL

می‌شود و فرکانس را با فرستنده تولید می‌کند.

توجه: نباید زیاد شود V_{co} باید یک حساب بالا داشته باشد و نباید از سریع تولید دهد یعنی باید در کم

سریع f_2 ، f_1 باید خودش را به f_2 برساند یعنی در اینجا که فرکانس را sense نکند و فازش



را به f_0 می رساند

باید تا یک سیکل اصلی تغییر کند (lock شد) رخ دهد چون از یک پریود نباید کم شود

و سپس باید کم شود (lock شد) رخ می دهد که زمانش در نظر نمی گیریم چون زمانش کم شود

لذا می شود f_0 ، f_r را دنبال کند

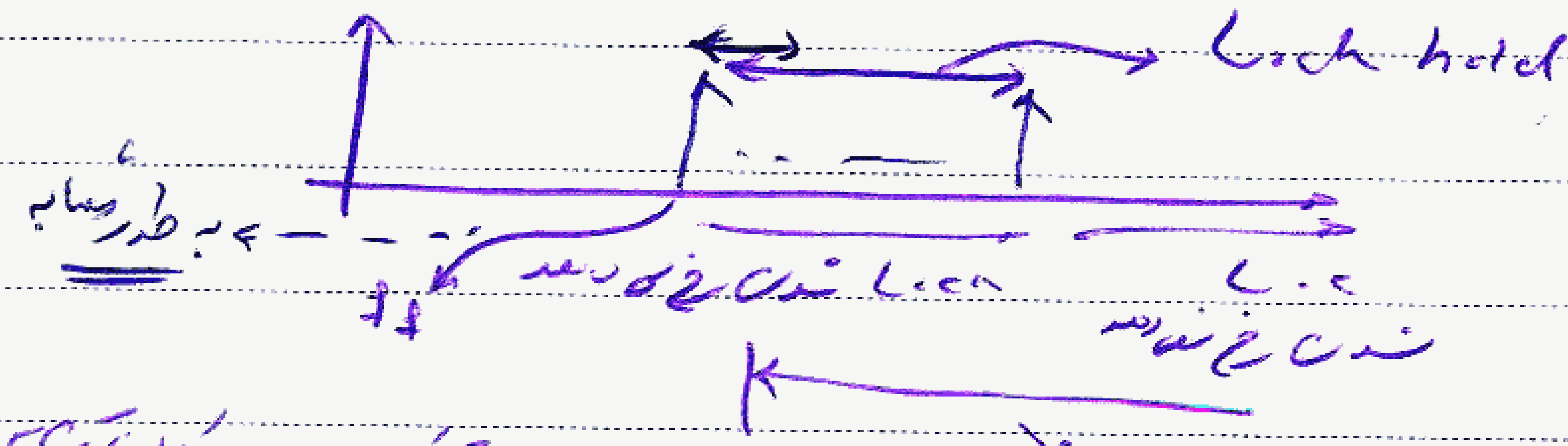
* نتیجه: اگر f_r خیلی زیاد شود خیلی از پریود یک شروع به کم شدن می کند و lock شدن رخ نمی دهد

بعد از رسیدن به $f_r = f_0$ وقتی V_{co} ثابت می شود، ممکن است چون $f_0 - f_r = 0$ می شود

پس با توضیح فوق یک محدوده‌ای lock شدن داریم و بعد از آن خطا پیدا می شود

یعنی اگر تا یک حدی f_r زیاد شود تا یک حدی f_0 خودش را به f_r می رساند اگر f_r از یک

حدی بیشتر شود lock شدن رخ نمی دهد و به جای آن زمانش اول خودش V_{co} را می رساند



در برگشت f_r ، $f_0 = f_r$ باقی می ماند تا یک محدوده که از آن به بعد

دوباره lock شدن رخ می دهد

Subject:

Year. Month. Date. ( )

در نتیجه دو رنج داریم یکی رنج Lock که باقی مانده است در درت ← و یکی رنج بازگشت

f_2 به سمت f_0 می‌باشد بنابراین: فاصله دو رنج اولیه Lock hold Rang می‌باشد

در دوم این رنج Lock in Rang می‌باشد یعنی اینکه در Lock in شد تا جایی

Lock hold ، تحمل باقی می‌باشد.

f_0: فرکانس خود VCO می‌باشد مستقل از ورودی در حلقه باشد

Subject :

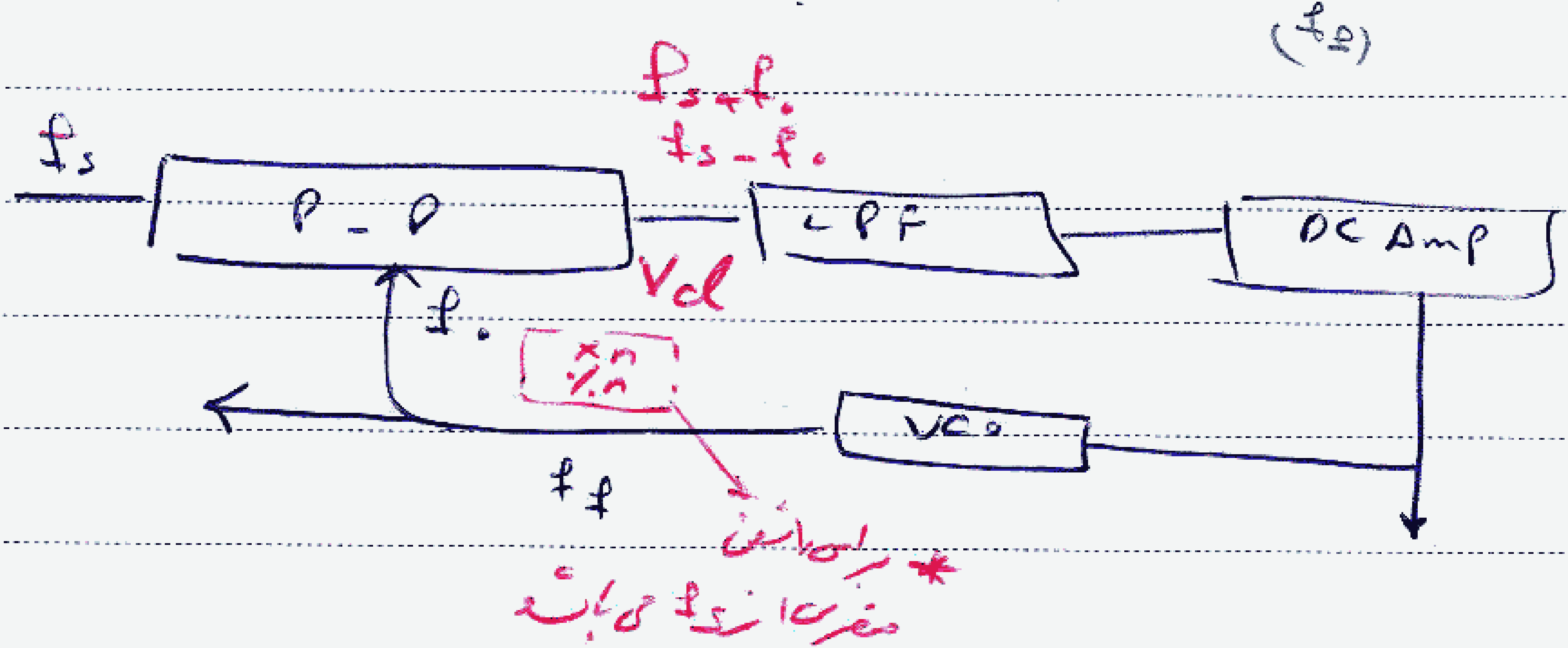
* PLL (حلقه قفل شده فاز)

معلوم

توجه: باید توجه شود زمانی که حلقه lock شده خروجی P-D هم یک خروجی با ولتاژ ثابت می باشد

یعنی در خروجی P-D یک ولتاژ DC خواهیم داشت

در شروع کار فرکانس آزاد VCO (f_s) با f_f برابر نیست و بعد از lock شدن $f_s = f_o$ می باشد
(f_o)



توجه: این مدار بدین ساده در مدارهای مهم حذف می کنند چون یک LPF داریم و پهنای باند سیگنال فرکانس بالایی باشد

VCO سازنده اسیلاتور است ولی برای آوردن سیگنال به باند پایه می شود برای جلوگیری از اینکه تغییرات ایجاد گردد

که منجر به آشکارسازی نادرست می شود نیاز به PLL داریم که با استفاده از آن می توان به فرکانس دقیقی برای f_f

داریم یعنی اگر f_s و f_o ناپایدار شد مشکل ندارد چون PLL از آن تبعیت می کند

یعنی اگر f_s و f_o ناپایدار باشد مشکلی ندارد چون با این حلقه از هم تبعیت می کنند و می توان سیگنال را آشکارسازی کرد با دقت

* با PLL می توان اسیلاتور ساخت برای این کار در حلقه VCO را با تقسیم کننده های فرکانسی قرار داد

و اگر ضرب کنیم دامنه را می توان اسیلاتوری تک فرکانس از یک فرکانس مرجع ساخت مثل f_s در ورودی

Subject:
Year. Month. Date. ( )

با استفاده از ~~تزریق~~ سیگنال ورودی ۷۶۰ کیلوهرتز به یک سیستم غیرخطی مانند دیود هارمونیک‌ها را تولید کرده و می‌توان

فرکانس‌های مضرب fs را ساخت

$nf_0 = f_s \Rightarrow f_0 = \frac{f_s}{n}$ تقسیم کننده ← از ضرب بهره می‌بریم

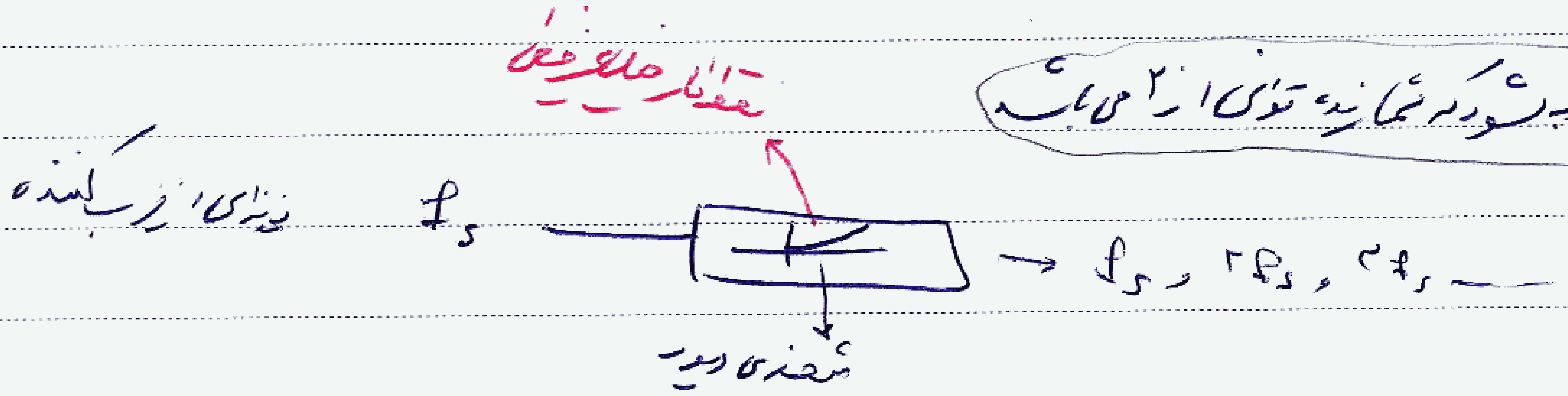
$\frac{f_0}{n} = f_s \Rightarrow f_0 = nf_s$ ضرب کننده ← از تقسیم بهره می‌بریم

* برای داشتن تقسیم، باید فرکانس‌های تولید شده در خروجی ۷۶۰ کیلوهرتز تقسیم کننده گذاشت. این

تقسیم کننده را می‌توان با یک شمارنده ساخت. در واقع با شمارش یک تعداد را [illegible]

خروجی ۷۶۰ کیلوهرتز ضرب کننده یا تقسیم کننده گذاشت تا مضربی از fs را بدست آورد.

← باید توجه شود که شمارنده توانی از ۲ می‌باشد



+ توجه: اگر LPF ایده‌آل باشد بهره دارم بی‌نهایت DC Amp نیست چون با بلوک Active LPF هم می‌توان

بهره را بدست آورد. اگر تابع انتقال LPF، F(S) باشد در حالت Lock چون فرکانس

P-D به دلیل Lock شدن صفر می‌باشد F(0) را خواهیم داشت

+ رفتار PLL‌ها در حالت lock‌ها با بودن خطرات و اگر lock نباشد با فرکانس اختلاف در نظر می‌گیریم

$f_e = f_s - f_0$

$V_d = k_d(f_s - f_0)$

$V_d = k'_d(\omega_s - \omega_0)t = k'_d(\theta_s - \theta_0) = k'_d\theta_d$

↑ اختلاف فاز ورودی *

* خروجی Phase detector تابعی از اختلاف فاز ورودی‌هاست یا اختلاف فرکانس ورودی‌هاست

توجه شود: معمولاً P.D ها طوری ساخته شده که وقتی اختلاف فاز ورودی ۹۰ یا $\frac{\pi}{2}$ باشد خروجی صفر است

پس داریم:

$$V_d = k_d(\overbrace{\theta_d - \tfrac{\pi}{2}}^{\theta_e})$$

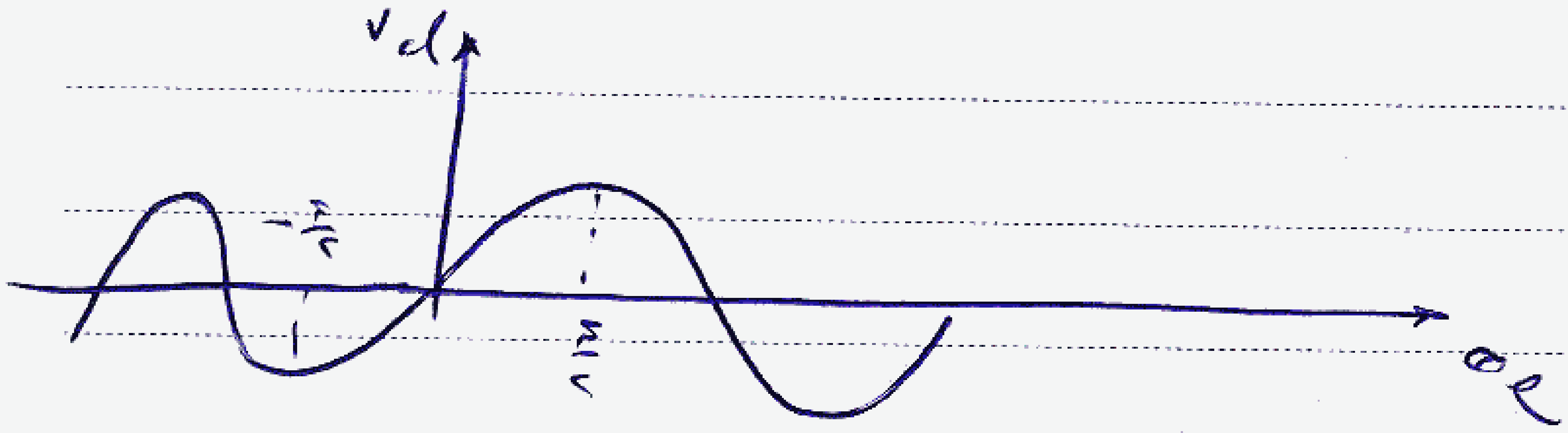
$$\boxed{V_d = k_d\theta_e}$$

توجه: در حالتی که قفل شدن رخ دهد kd تابعی از فرکانس‌های ورودی و فرکانس خروجی VCO نباشد

ولی تحلیل دقیق‌تر این است که قبل شکست رخ داده و kd ها غیر ثابت شده و به فرکانس‌های ورودی
(اختلاف فاز در حالت خودش $\frac{\pi}{2}$)

θ_e: اختلاف فاز ورودی

وابسته نیست.



حال فرض کنیم که در حالت قفل هستیم

در این حالت Vd تابعی از اختلاف فاز ورودی است. بنابراین شیب مثبت است حال اگر در بازه‌ی $\frac{\pi}{2}$ تا $-\frac{\pi}{2}$ باشیم
دو حالت

از $-\frac{\pi}{2}$ .. با زیاد شدن θ_e، Vd زیاد می‌شود و باعث می‌شود که f_0 زیاد شود. حال اگر دو حالت داشته باشیم و

f_0 خود را به fs برساند حال اگر بیشتر از $\frac{\pi}{2}$ باشد یا زیاد شود θ_e که متناظر با زیاد

تر شدن fs، Vd کم می‌شود پس f_0 کم می‌شود θ_e زیادتر می‌شود

بعضی جاها پاره می‌شود و f_0 نمی‌تواند خودش را به f_s برساند.

به خاطر مشابه رابطه‌ها ، $\rightarrow \frac{\pi}{2}$ - تحلیل متفاوت داریم.

* ⟸ Lock in range = در حالت sin باید $[-\frac{\pi}{2}, \frac{\pi}{2}]$ باشد

بنابراین محدوده Locking ، PLL باید $[-\frac{\pi}{2}, \frac{\pi}{2}]$ باشد

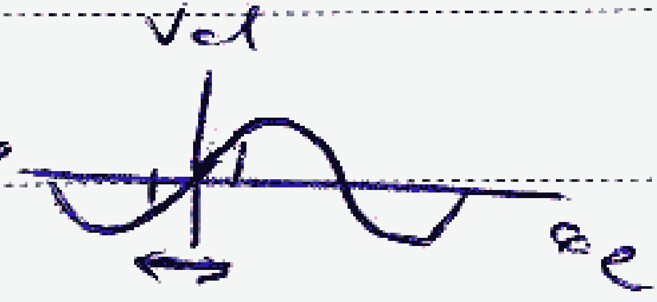
بنابراین در بازه‌ی عملیاتی از $[-\frac{\pi}{2}, \frac{\pi}{2}]$ اگر Vd را تابع سینوسی از θ_e فرض کنیم داریم:

$V_d = K_d(f_0 - f_s)$ $\longrightarrow$ رابطه غیر سینوسی است

$V_d = K'_d = K(\theta_0 - \theta_s)$

بنابراین در بازه‌ی قفل $V_d = A \sin\theta_e$
$= A \sin\omega_e t$

و رابطه با θ_e ابتدا سینوسی دارد حال اگر θ_e کوچک باشد ⇐

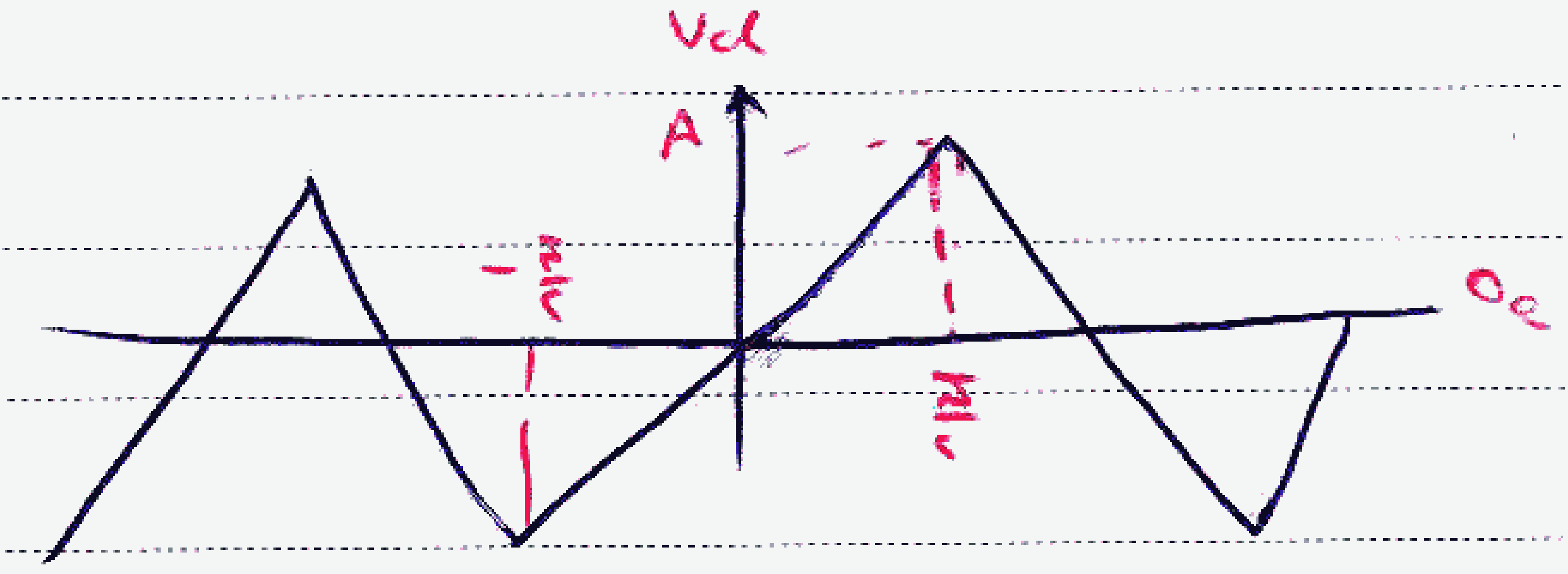


می‌توان تقریب خطی $V_d = k\theta_e$ در نظر گرفت

θ_e کوچک

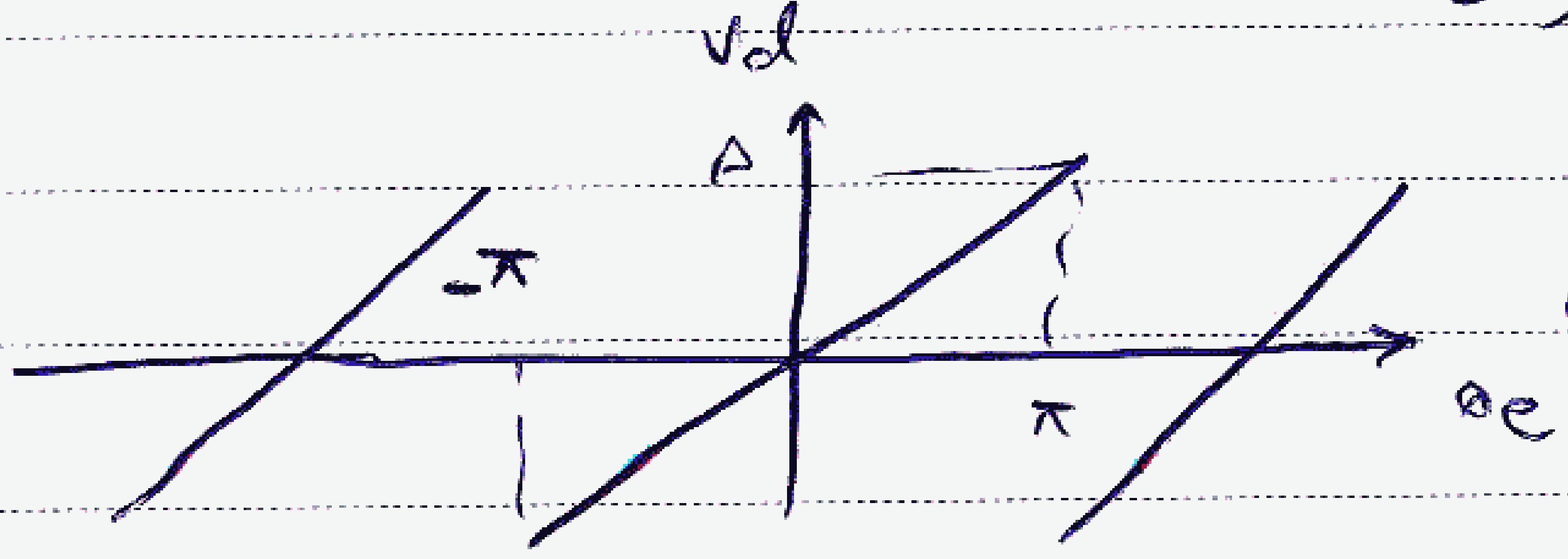
چون در حالت قفل همواره θ_e خیلی کوچک می‌باشد. و اختلاف f_0 و f_s کم می‌باشد

* نوع دیگر P-D ها وجود دارد که رابطه‌ی V_d-θ_e آن به صورت مثلثی می‌باشد



$\boxed{V_d = \frac{2}{\pi} A \theta_e}$ $\quad -\frac{\pi}{2} < \theta_e < +\frac{\pi}{2}$

P-D با رابطه‌ی دندان اره‌ای:



$\boxed{V_d = \frac{1}{\pi} A \theta_e}$

* محدوده قفل: $[-\pi, +\pi]$

P4PCO
iran-ieee

Subject:
Year. Month. Date. ( )

اختلاف فاز انتگرال اختلاف فرکانسها می‌باشد

$$\Delta\theta(t) = \int_0^t \underbrace{(\omega_s - \omega_o)}_{\Delta\omega}\, dt$$

$$\frac{d\theta(t)}{dt} = \Delta\omega$$

P-D به اختلاف فاز سیگنال ورودی وابسته است چون انتگرال اختلاف فرکانسها در رو است

ما اگر فرکانس ورودی f آید که به آن نزدیک است متوجه تغییر جریان آن اندکی زود می‌شود اینا تفاوت

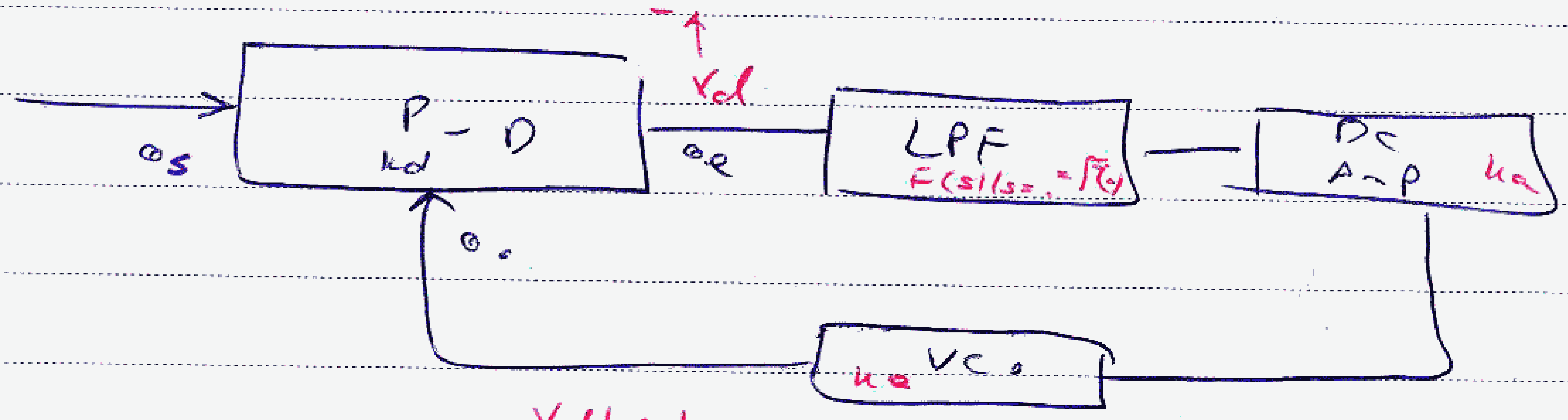
زیاد شده و $\Delta\theta$ مستقل از زمان می‌شود چون V_d تابع $\Delta\theta$ است پس V_d مستقل از زمان است دیگر تغییر نمی‌کند

ایجاد شده دیگر DC ثابت از زمان می‌باشد.

مستقل

ولتاژ است

اینجا ثابت مستقل از زمان است



$V_d k_a k_o$

$$\frac{F(0) V_d k_a}{1} = V_d k_a$$

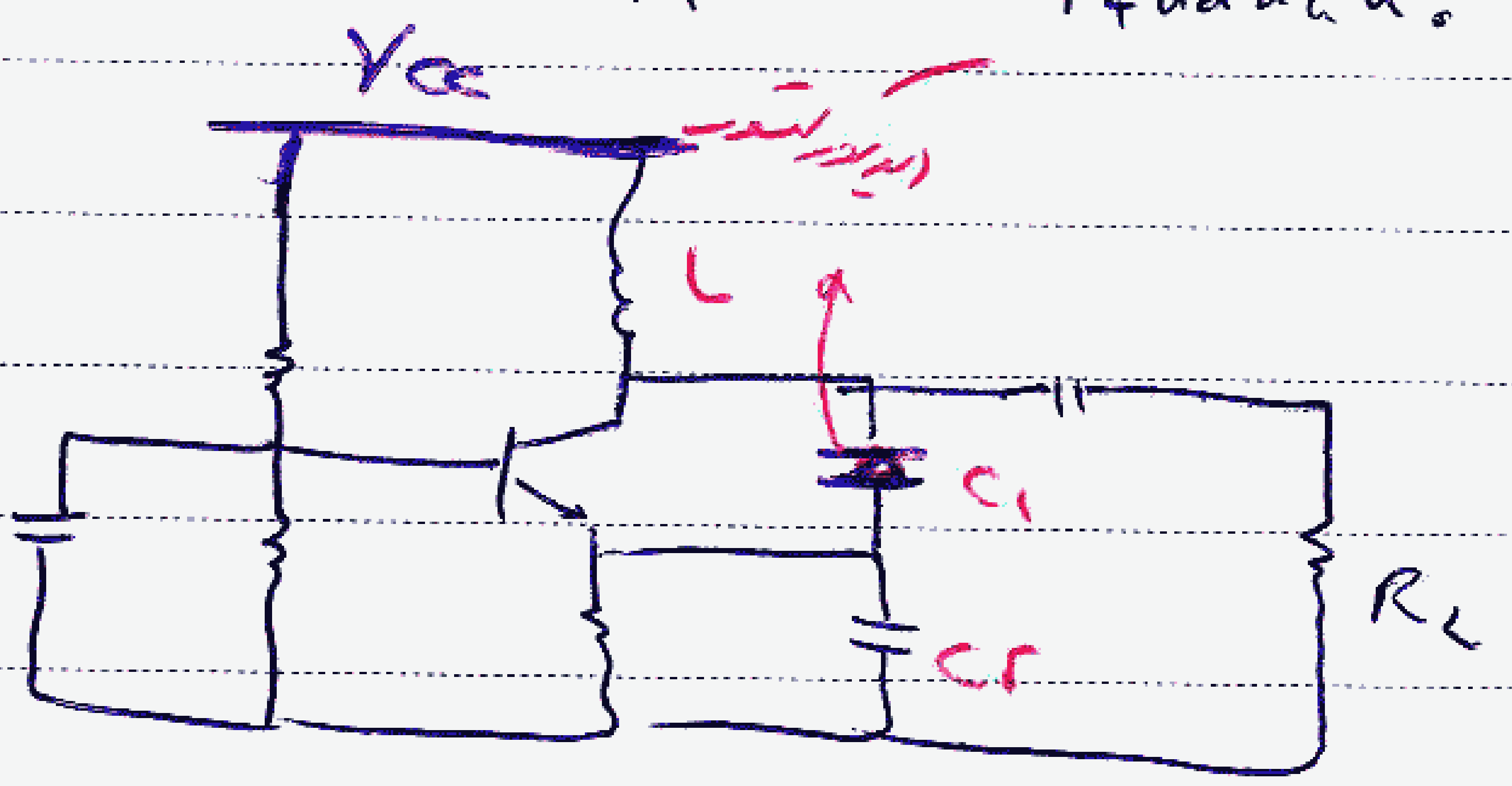
بهره حلقه

$$\theta_o = k_d F(0) k_a k_o \theta_e$$

حلقه بسته

$$H(f) = \frac{T}{1+T} = \frac{k_d k_a k_o}{1+k_d k_a k_o}$$

* با ارزیابی تابع اختلاف فاز ورودی و خروجی است



اسیلاتور کولپیتس با واراکتور

≡

PLL

Subject:

Year. Month. Date. ( )

توجه: برای ساختن یک ۷۵۰ تا ۱۵۰۰ اگر ایده‌آل بود کولپیتس استفاده کرد شکل ۲ در تغییر فرکانس

خیلی مهم می‌شد بنابراین از سه خازن ۲ که دیود ورکتور قرار داشت با تغییر ولتاژ دو سر تغییر کند؟

تغییر فرکانس می‌توان با خازن‌ها خروجی را فیدبک کرد ولی تغییرات دیود ورکتور خیلی کم است

پس نمی‌توان تغییر فرکانس زیادی ایجاد کرد

* باید توجه شود علاوه بر تصحیح قبل P-D در رنج PLL تاثیرگذار است LPF هم

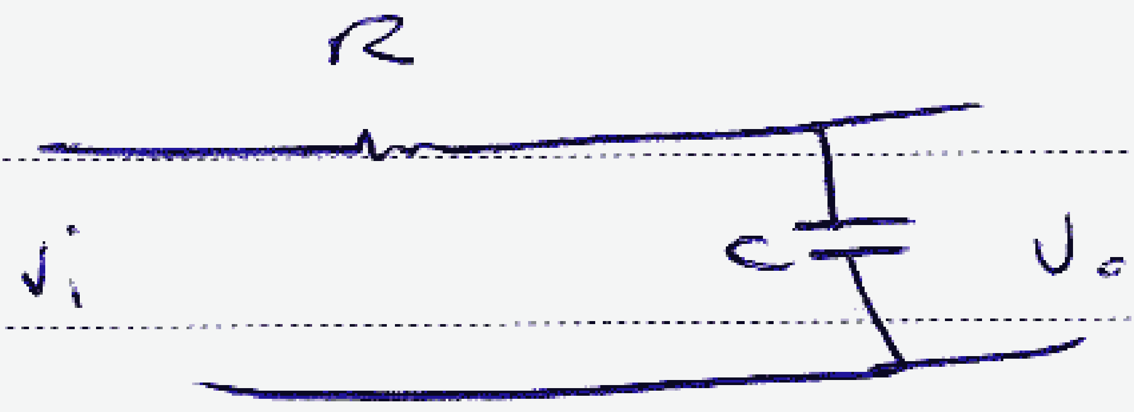
در رنج تاثیرات نیز باند عبور LPF هم در رنج تاثیرگذار است همچنین رنج تغییر ولتاژها

VCO با تصحیح فوق ناشی از تغییر دیود ورکتور هم در رنج PLL تاثیرگذار است

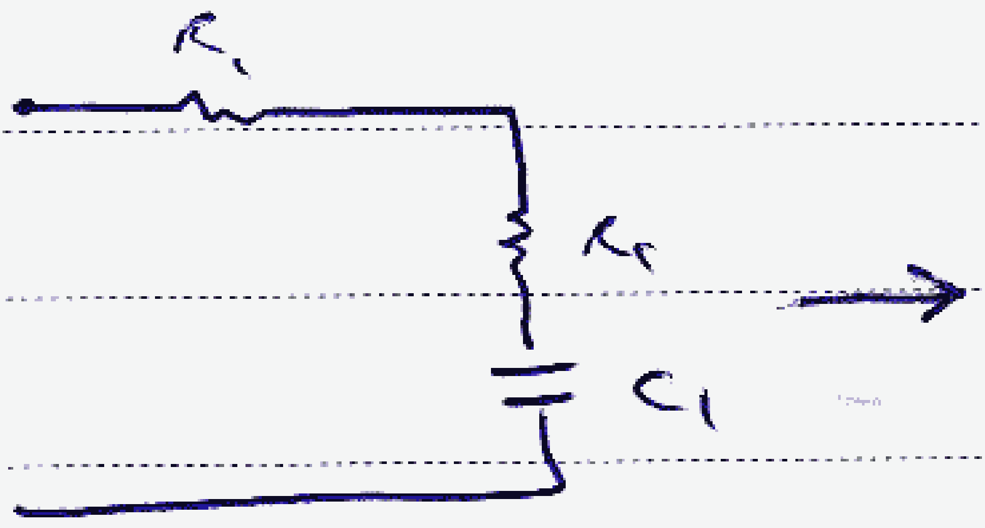
باید از DC Amp استفاده نمود که در فاصله کاری و تغییر فرکانس PLL بهره ثابت داشته باشد

رنج PLL اگر بخواهد به رنج PLL ناشی از سه عامل فوق می‌باشد.

LPF:



$$F(s) = \frac{1}{1+\tau_1 s}$$



می‌توان LPF را lag و Lead ساخت

P4PCO

Subject:
Year. Month. Date. ( )

* برای حذف DC تونی از آپ امپ غیر ایده‌آل LPF را یافت

بهره آپ امپ محدود برابر K_a ثابت

$$\frac{\frac{-V_o}{K_a}+V_i}{R_1}+\frac{V_o-\frac{V_o}{K_a}}{R_2+\frac{1}{CS}}=0$$

$$\left(V_i-\frac{V_o}{K_a}\right)\left(R_2+\frac{1}{SC}\right)+\left(V_o-\frac{V_o}{K_a}\right)R_1=0$$

$$V_o\left(R_1-\frac{1}{K_a}\left(R_2+\frac{1}{CS}-R_1\right)\right)+V_i\left(R_i+\frac{1}{SC}\right)$$

$$\frac{V_o}{V_i}=-\frac{R_2+\frac{1}{CS}}{R_1-\frac{1}{K_a}\left(R_2+\frac{1}{SC}+R_1\right)}=\frac{K_a(1+S\tau_2)}{K_aS\tau_1-\tau_2S+\tau_1S+1}$$

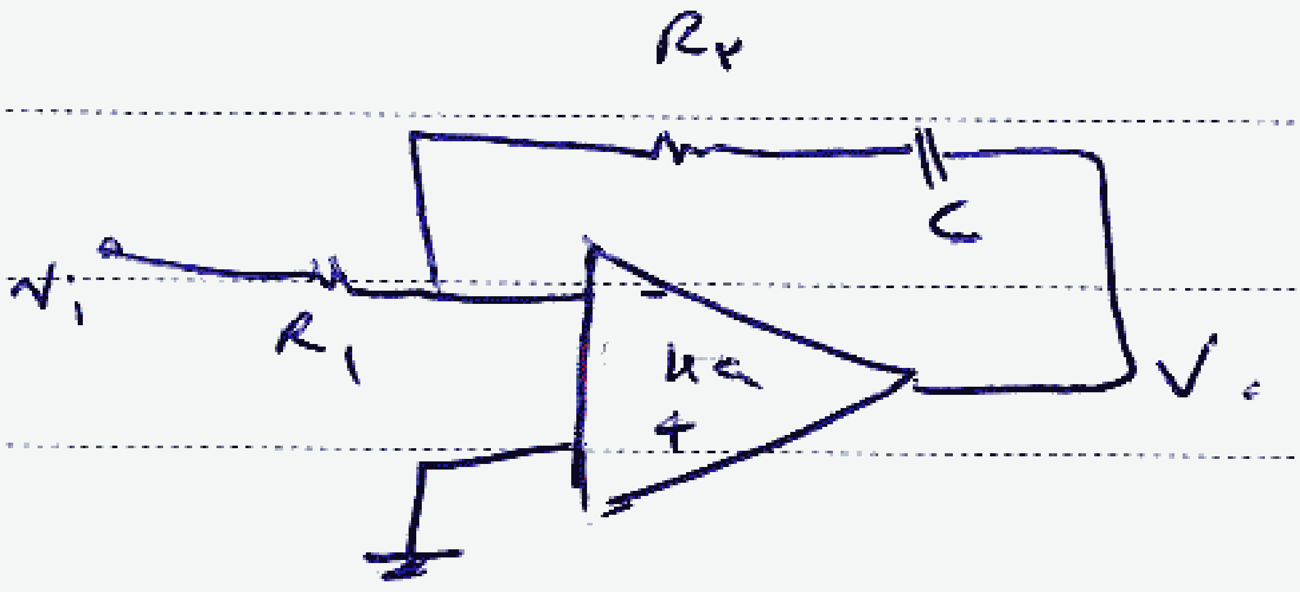
$$=\frac{-K_a(1+\tau_2S)}{1+S\left[\tau_1+K_a\tau_1-\tau_2\right]}$$

با این ملاحظات هر دو بلوک DC Amp و LPF را در یک آپ امپ پیاده‌سازی کرد در نتیجه

با در نظر گرفتن بهره‌ی بزرگ از تغییرات کم تا ولتاژ چند ده میلی ولت ورودی P-D تبدیل به

ولت شده و به A/D وارد شود و دیگر فرآیند محاسبه بدست آید باید از LPF پیرو و DC Amp

به جای اینکه باید هر دو را در آپ امپ پیاده‌سازی کنیم



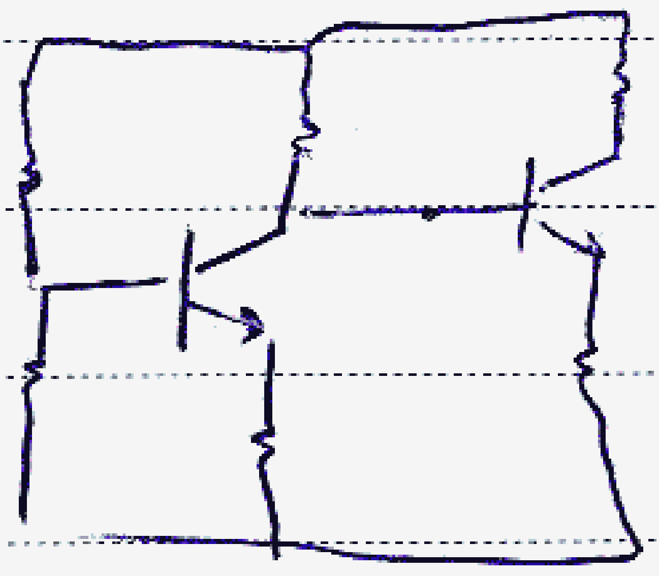
$\tau_1 = R_1C \qquad \tau_2 = R_2C$

Subject:
Year. Month. Date. ( )

*

می‌توان در PC [illegible] از جفت تفاضلی ترانزیستوری بهره برد به صورت خازنی کوپلاژ شده با سیگنال [illegible]

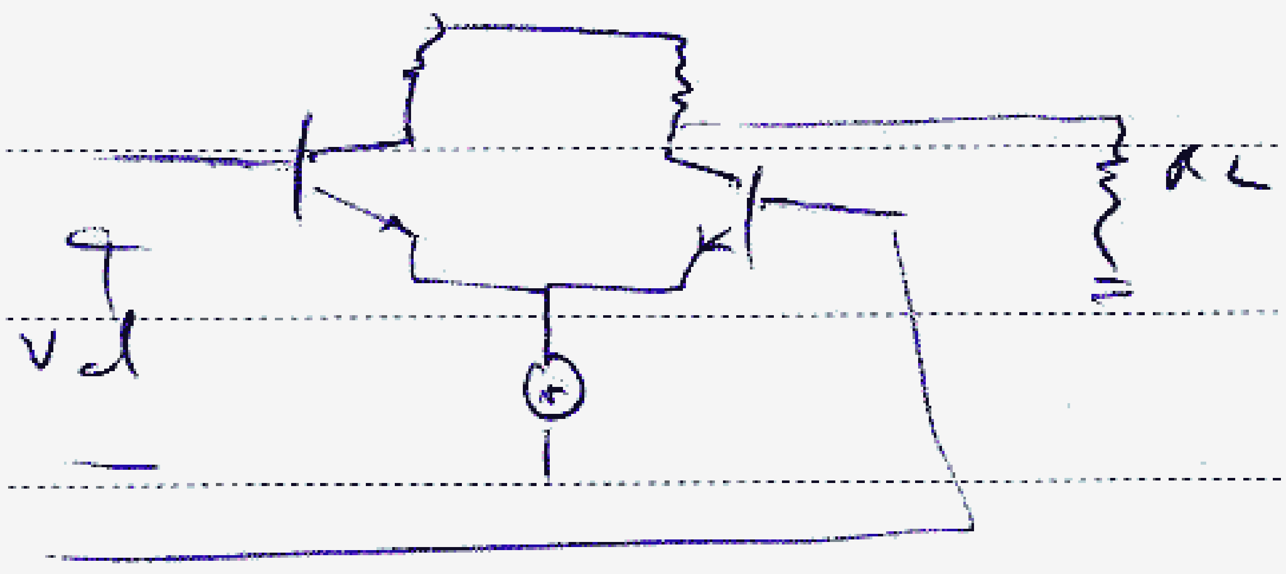
اثرات تا شده [illegible] PC که ذاتاً سینوسی دارد سیگنال DC ندارد بنابراین باید [illegible]



اتصال دیفرانسیل زده شود

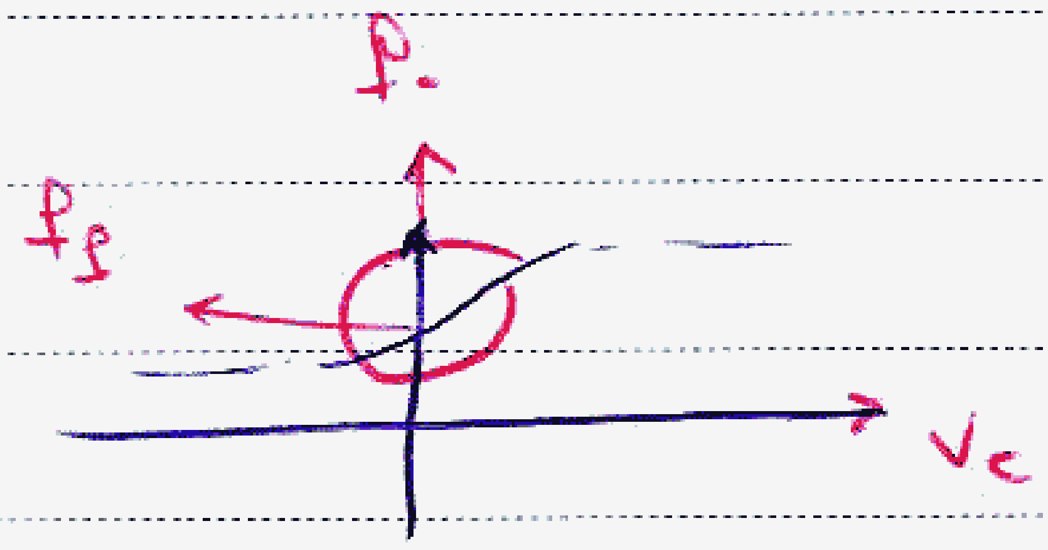
- از انواع دیگر تقویت کننده‌های تفاضلی می‌توان

به عنوان تقویت کننده $\underset{Amp}{\alpha}$ استفاده از جفت تفاضلی خازن کوپلاژ ورودی [illegible]



* خروجی VCO بر حسب ولتاژ ورودی آن

VCO: V_c ولتاژ ورودی VCO است.



$f_0 = f_f$

(VCO در ولتاژ صفر) f_f فرکانس آزاد VCO باشد)

$f_0 = f_f + K_0 V_c$

$\omega_0 = \omega_f + \underbrace{K_0 V_c}_{\Delta\omega_0}$

$\theta_0(t) = \int_0^t (\omega_f + K_0 V_c)\,dt$

$\Delta\theta_0(t) = \int^t K_0 V_c\,dt$

$\frac{d\theta_0(t)}{dt} = K_0 V_c = K_0 F(\cdot) K_d$

* تغییرات ولتاژ خروجی PD را مشخص می‌کند

$\Rightarrow \theta_0 = K_0 \frac{V_d}{s} = K_0 \frac{K_d F(\cdot) K_a \theta_e}{s}$

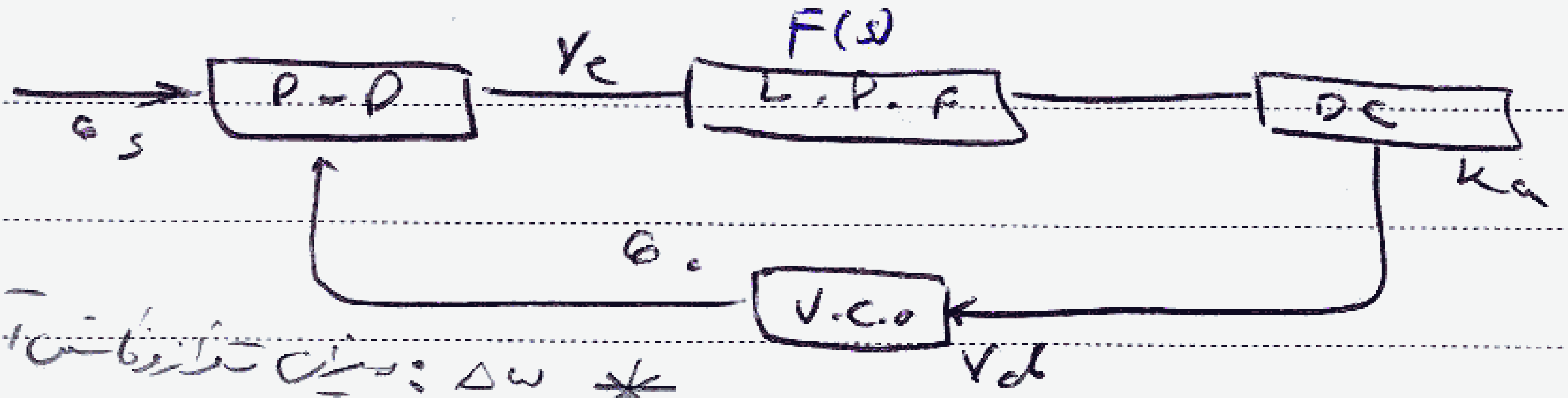
* چون θ_0 به گونه‌ای است که از θ_e انتگرال گرفته است انتگرال‌ها خطاهای [illegible] نمی‌گذارند در خروجی تأثیر بگذارد

Subject: $\begin{cases} V_e = k_d \theta_e \\ \text{تقریب } \theta_e < 1 \end{cases}$

Year. Month. Date. ( )

$V_d = k_d F(s) k_a \theta_e \Rightarrow \Delta\omega = k_o V_d = k_o k_a F(s) k_d \theta_e$

$\Longrightarrow \Delta\omega = \pm k_V \theta_{e\,max}$



$V_d = k_a V_e F(0)$

* $\Delta\omega$: میزان تغییر فرکانس آزاد VCO است یعنی $(\omega_o - \omega_f)$ می باشد

F: فیلتر pass مد نظر می باشد

$V_e = k_d(\theta_s - \theta_o)$ (1)

$$\boxed{\Delta\omega = k_o V_d \quad (2)}$$

در حالت Lock شدن $F(0)=1$ است با شرط فرض P-D تقریباً خطی می شود

با جایگذاری رابطه (1) در (2) میزان رنج قفل شدن، Lock را بدست آوریم.

* توجه شود باید فرکانس ورودی حول ω_o باشد تا بتواند با تغییر ω_o حلقه قفل شود VCO

چرا که در ورودی P-D بر اساس Lock شدن فرض می دهد.

البته در حالت عدم قفل در حالت قفل پیداست شکل سینوسی در حالت خطی sin باشیم

* گفتیم k_d تابعی از اختلاف فاز ورودی است حال اگر رابطه sin باشد که کوچک گردد در فاصله

$[-\frac{\pi}{2}, \frac{\pi}{2}]$ رنج Lock شدن می باشد

حال اگر رابطه $V_e = k_d \sin\theta_e$ برقرار باشد حداکثر مقدار V_e برابر k_d می شود

$\Rightarrow \Delta\omega = k_o k_a F(0) k_d \sin\theta_e$

k_V : Loop gain $\Rightarrow k_V = k_o k_a F(0) k_d$ ثابت حلقه است

θ_e زمانی که $\leftarrow \Delta\omega = \pm k_V$

در زمانی θ بین $[-\frac{\pi}{2}, \frac{\pi}{2}]$ باشد

$H \rightarrow$ Holding range مکانیزم بازه

$$\boxed{\Delta\omega_H = k_V \frac{\pi}{2}}$$

مربوط به رابطه مثلثی

اگر رابطه خروجی P-D با θ_e رابطه sin باشد

$$\boxed{\Delta\omega_H = k_V \pi}$$

در حالت کلی: $\Delta\omega = \pm k_V \theta_{e\,max}$

RAPCO

بنابراین حداکثر بازه‌ی تغییر $\Delta\omega$ برابر $\pm kv$ می‌شود در حالت sin

✓ Lock in range: محدوده‌ای است که نوسانساز ورودی پاسخ آن در 3dB کمتر از پاسخ حالت lock باشد یعنی تضعیف از 3dB بیشتر نباشد.

✓ Pulling range: بازه‌ای وسیع‌تر از Lock in range که VCO نوسان خود را آرام‌آرام به fs می‌رساند
به دور از رنج قفل رنج تغییر تدریجی.

✓ ✱ holding range: رنجی است که آن قدر دورتر از ~~f~~ اگر هم تا زمانی که قفل شده ادامه یابد fs آن قدر زیاد شود که از قفل شدن خارج شود

✱ در حالتی که قفل نباشد یعنی در حوزه‌ای که فرکانس نوسان آزاد VCO یعنی f_0 باشد حال اگر نوسان

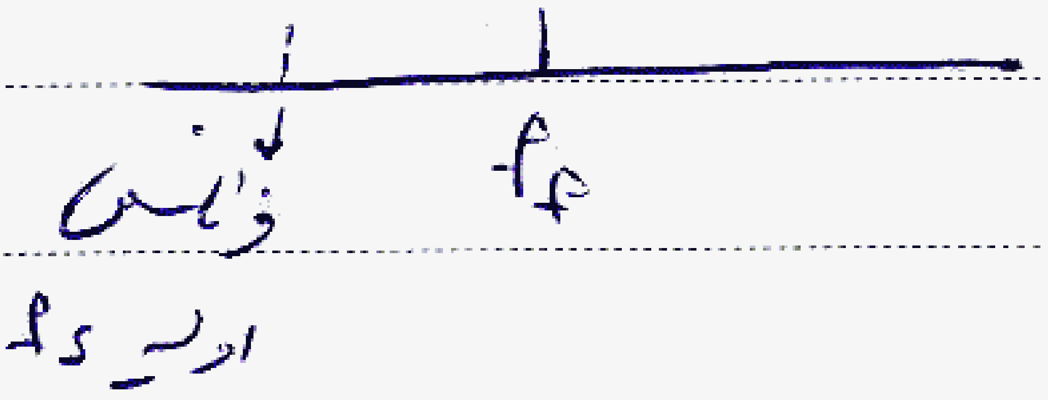
و ورودی PLL را اول کار در فاصله‌ی 3dB باشد یعنی در فاصله‌ای که بهره‌ی حلقه ثابت

به حالت قفل از 3dB تضعیف کمتر باشد در فاصله‌ی Lock in رنج هم وارد

$$\omega_{L\,in} = \omega_n \frac{\tau_2}{\tau_1+\tau_2}$$

↓

holding ~~range~~



✱ اگر بخواهیم یک نوسان در fs داشته باشیم که پایدار باشد چون تغییر fs کم است باید

در holding رنج کم باشد چون اگر رنج بالا باشد نویزهای حول fs در مدار وارد می‌شود

بنابراین در حالت fs پایدار بهتر از holding range پایین بهره ببریم.

✱ حالا اگر بخواهیم یک سیگنال f را ردیابی کنیم که holding range بالا دارد تنظیم مناسب است

چون باید نوسان‌ساز VCO آزاد را آن قدر تغییر دهیم تا نوسان‌ساز fd مورد نظر در holding range قرار گیرد

و آن فرکانس را آشکار سازیم.

بنابراین اگر بخواهیم آشکارسازی ایده‌آل داشته باشیم بهتر است holding range بالا داشته باشیم

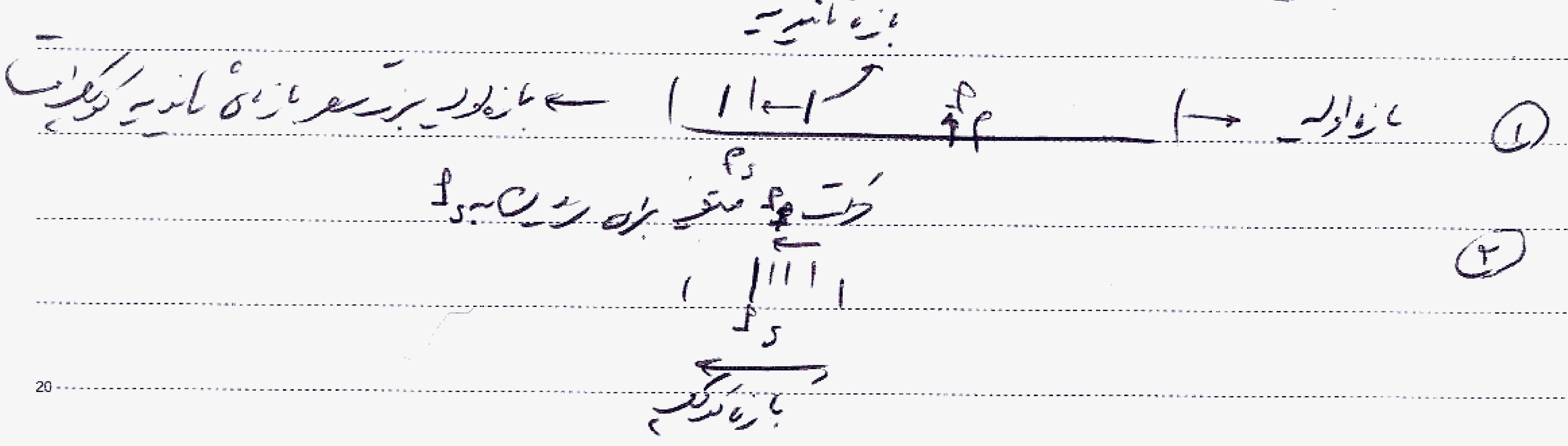
ولی مشکلی که در اینجا است این است که چون B زیاد می‌شود نویز زیاد می‌شود

① راه حل این است که در ابتدا H.R را بالا می‌بریم تا آشکارسازی رخ دهد و fd در H.R

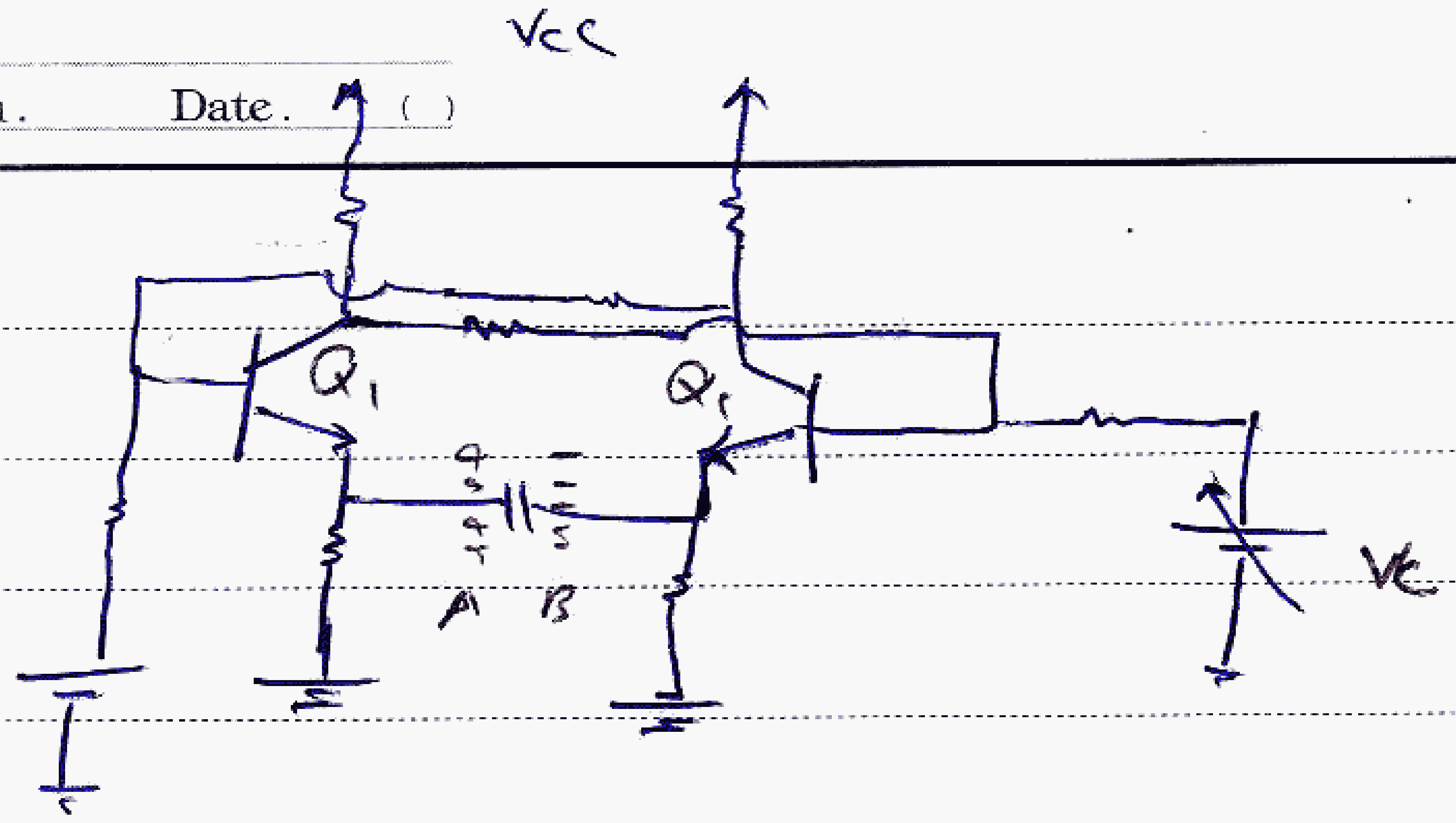
قرار گیرد و بعد از قفل شدن عرض باند را کم می‌کنیم و H.R را کم می‌کنیم تا نویز کم شود

② راه حل دوم این است که یک H.R پایین داشته باشیم ولی از آن fp تغییر کند به مقصد رسیدن

fp به fd قفل شد یعنی رسید و چون H.R پایین می‌باشد نویز هم کم می‌شود


بازه ثانویه
بازه دور بر سر بازه ثانویه کوچک است
fp
fd
بازه اولیه
①
حرکت fp متغیر برای رسیدن به fd
②
fd
بازه کوچک

: VCO



حالت اول فرض می‌شود که Q_2 خاموش و Q_1 روشن است هرچه پیک کندر چون جریان دارد

① ابتدا A مثبت‌تر می‌شود

در صفحه ۶۲۲ مطالعه شود

+ مقدار بازه‌ی holding وابسته به شارژ و دشارژ خازن است و همچنین وابسته به ولتاژ کنترل می‌باشد
فرکانس را تغییر و ولتاژ کنترل می‌تواند کنترل کند.

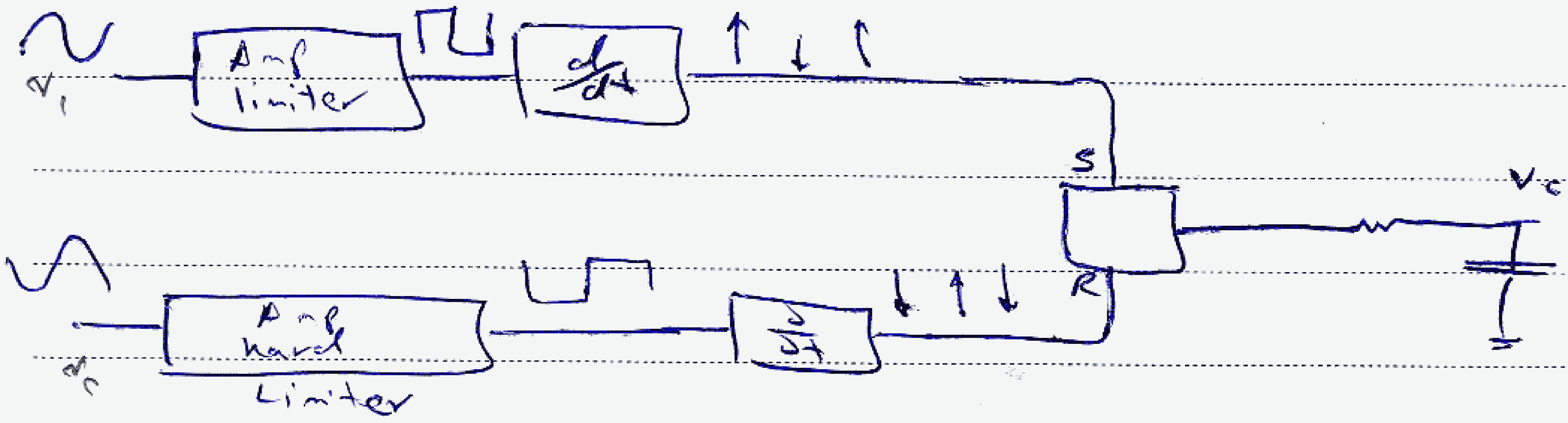
نوعی از انواع Phase detector :

در طبقه‌ی اول یک Amp limiter داریم که سیگنال سینوسی ورودی تبدیل به یک سیگنال مربعی می‌شود

چون در واقع limiter با ورودی فوق اشباع می‌شود و یک سیگنال مربعی خواهیم داشت

در طبقه‌ی بعد یک مشتق‌گیر داریم

مدار یک P-D

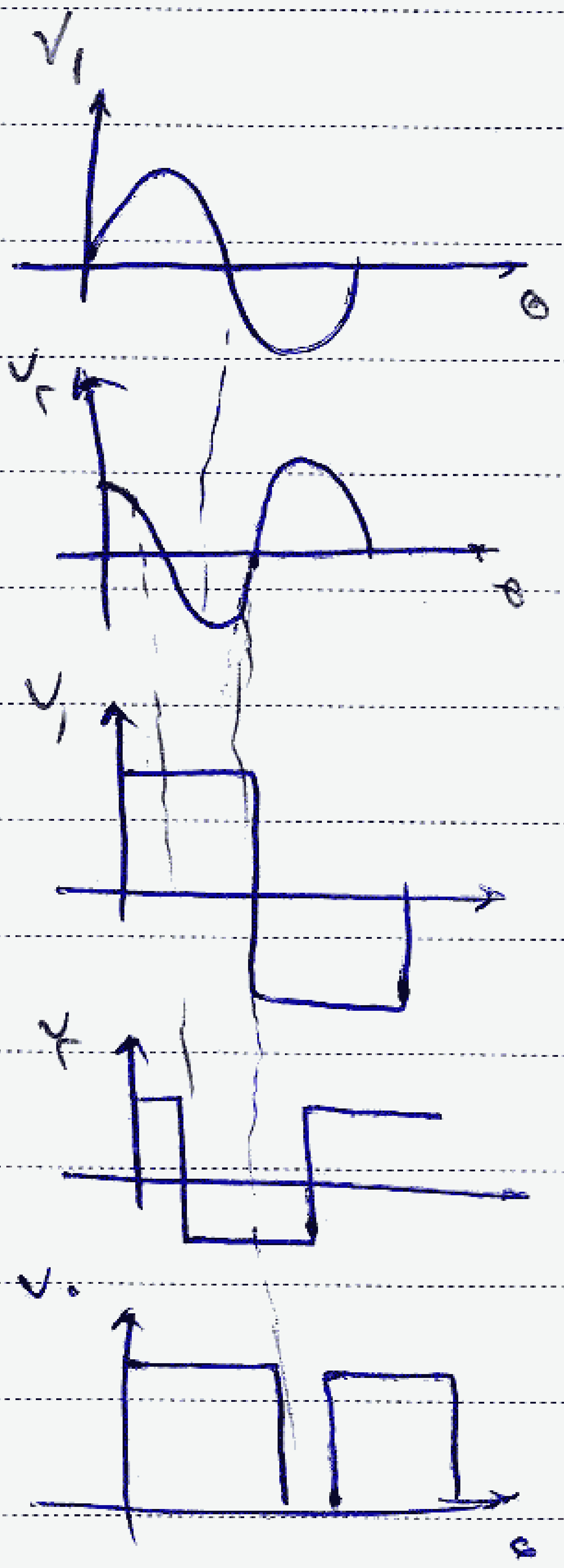

V_1
Amp limiter
$\frac{d}{dt}$
S
R
V_c
Amp hard Limiter
$\frac{d}{dt}$
V_2

درحالت اول چون از مسیر اول یک پالس مثبت داریم پایه S ← اعمال شده و خروجی set ←

حال در زمانی که از مسیر دوم تغییر از صفر داریم R ← اعمال شده و خروجی ریست می‌شود

حال چون زمان تغییر از ~~صفر~~ صفرها متناسب با اختلاف فاز ورودی‌هاست

اختلاف فاز هم از زمان گذر از صفر یک پالس ایجاد شده به Limiter



به دلیل این که زمان تغییر از صفر به یک خروجی متناسب

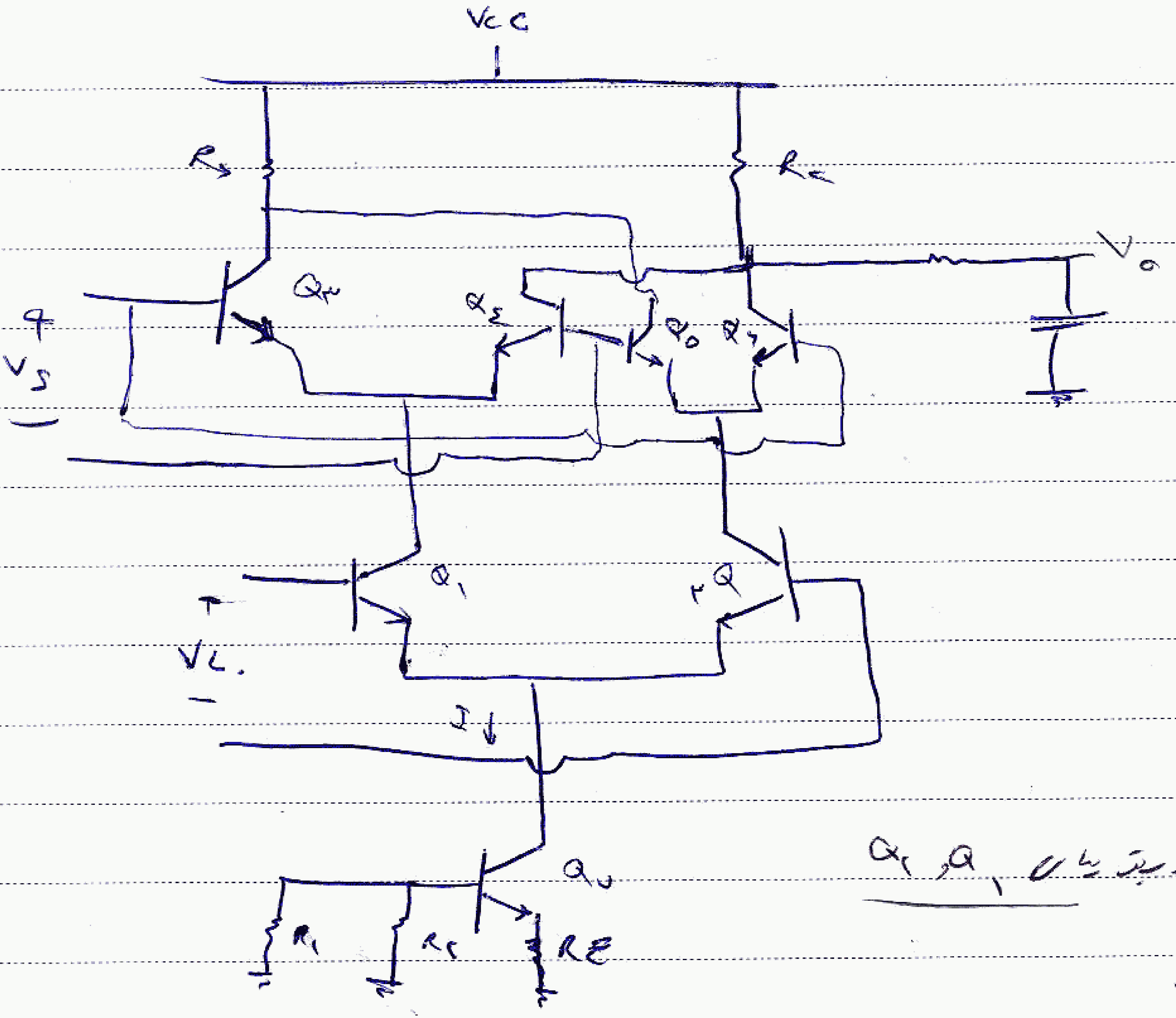
با گذر از صفر یک V_1 و V_2 است اختلاف فاز

ورودی در خروجی آشکار می‌شود

از روی متوسط خروجی اختلاف فاز آشکار می‌شد

از روی زمان‌های بین خروجی می‌توان به

اختلاف فاز پی برد



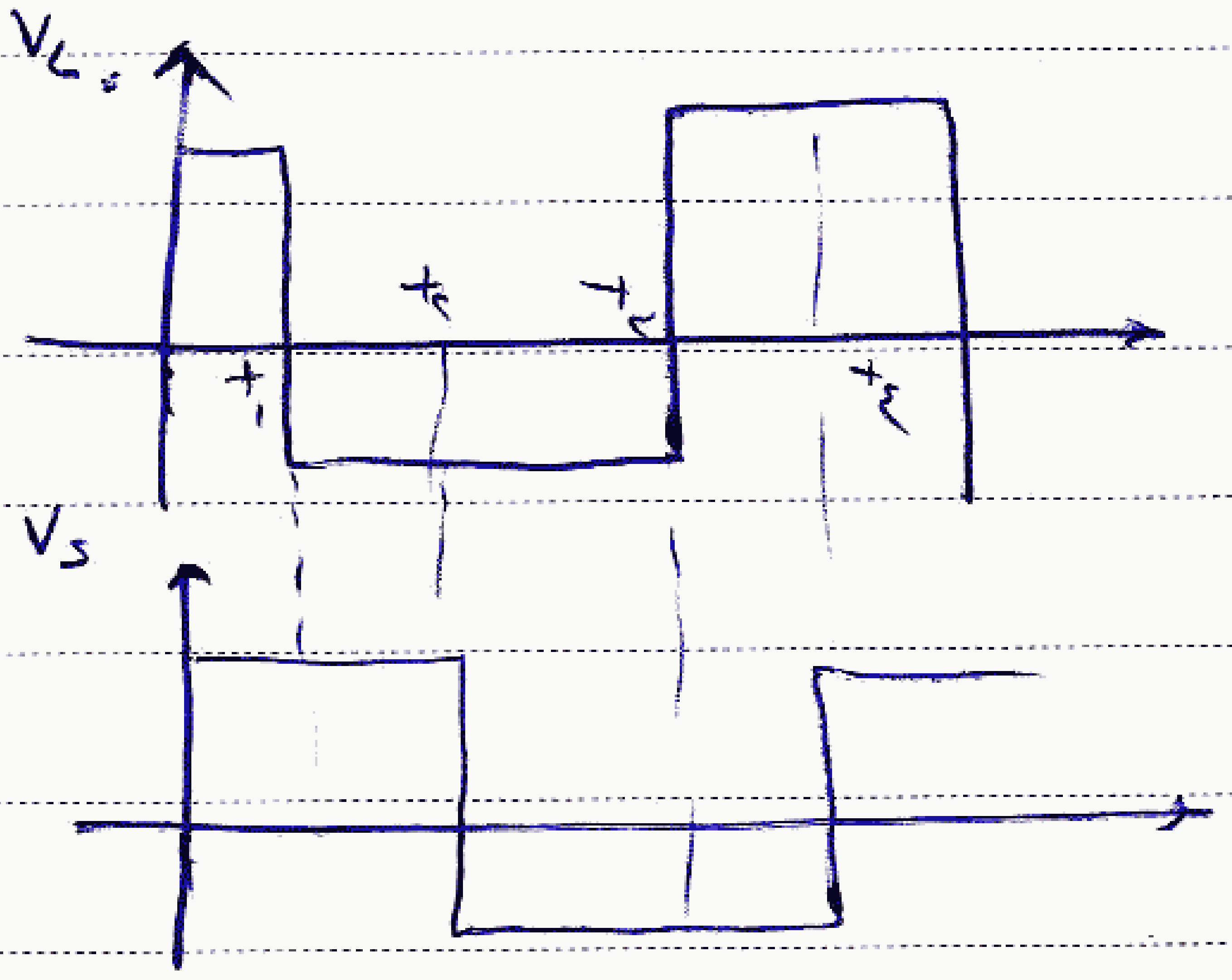
گویا مدارهای تک ترانزیستوری با Q_1 و Q_2

را خاموش و روشن نمود

ترانزیستورها نقش منبع جریان را ایفا می‌کنند

چون بیس Q_5 و Q_4 هم ولتاژ است و بیس Q_4 و Q_3 هم ولتاژ است

حال اگر V_s مثبت باشد Q_3 و Q_6 روشن و Q_4 و Q_5 خاموش است اگر منفی باشد برعکس



V_{L0} مثبت است در ابتدا

چون Q_1 روشن است و چون V_s مثبت

Q_3 و Q_6 روشن است حال جریان I

0 → t_1 از طریق Q_1 به Q_3 می‌رود

و چون جریان Q_2 صفر است

جریان Q_6 و Q_5 صفر است

و خروجی به دلیل سلف (بوبین) جریان V_{cc} می‌شود

در زمان $t_1 \to t_2$ چون V_{i_1} منفی می‌شود Q_2 روشن نمی‌شود و حالت Q_3 ـ Q_4 تماماً

قبلی است و جریان از Q_4 می‌گذرد پس $V_o = V_{cc} - RI$ با [illegible] انتخاب R می‌توان 0

کاری کرد که خروجی دقیقاً صفر داشته باشد

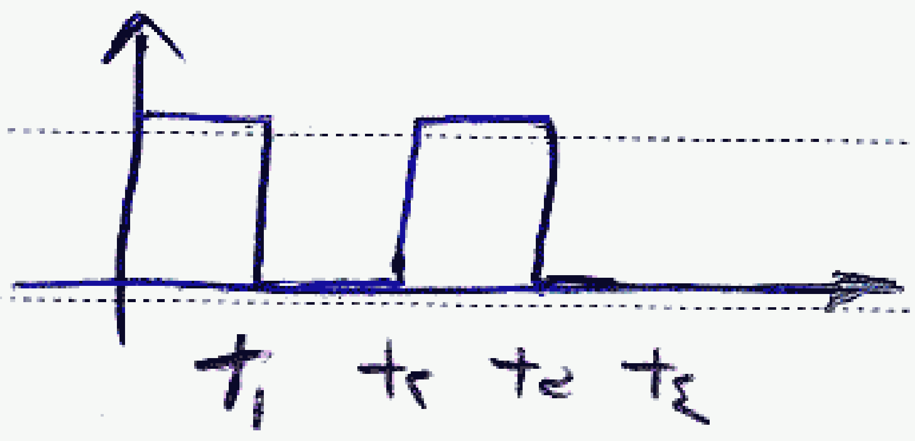
$t_2 \to t_3$: حالت Q_2 مثل حالت قبلی می‌گذرد ولی در این حالت Q_3 و Q_5 روشن است به دلیل V_2

پس جریان از طریق Q_5 می‌رود پس خروجی V_{cc} می‌شود

$t_3 \to t_4$: Q_1 روشن است و جریان از ترانزیستور Q_4 می‌گذرد و خروجی صفر می‌شود.

* در هر حالت از ۴ ترانزیستور Q_3 ـ Q_6 دو تا روشن است که از یکی جریان می‌گذرد خوب از این ① و ②
یکی نتیجه می‌شود

پس خروجی به فرم زیر است:



V_o توجه: در خروجی یک انتگرال‌گیر داریم یعنی مقدار متوسط

رابطه می‌آید که متناسب با اختلاف فاز ورودی‌ها V_{i_1} و V_{i_2} خواهد بود

توجه:

* از [illegible] دیدیم این مدار یک ضرب‌کننده است در حالتی که هر دو ۱+ باشد خروجی ۲ (۱)

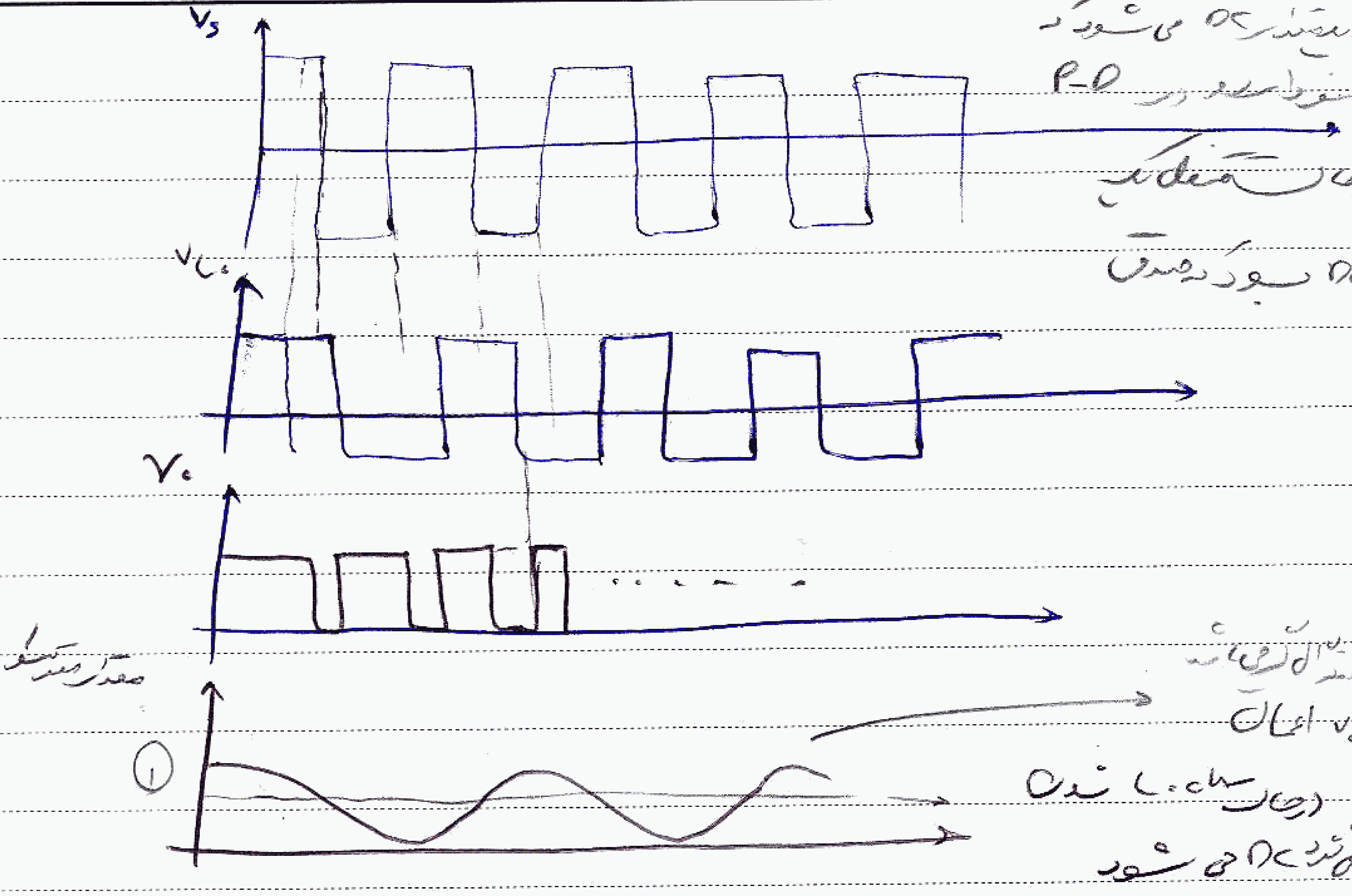
در حالتی که هر دو تفاوت کند (+ −) یا (− +) خروجی ۲ (۰ یا ۱−) می‌شود.

در اینجا:

* زمان صفر بودن یا ... بودن متناسب با اختلاف فاز ورودی است و اگر آن را انتگرال بگیریم [illegible] دو

سیگنال روی هم افتند.

* توجه: اگر به اندازه زمان صبر کنیم یکی از سیگنال‌ها را شیفت دهیم
دو سیگنال V_{L0} و V_s روی هم می‌افتند و قفل شدن رخ می‌دهد



و خروجی فیلتر DC می‌شود
و ولتاژ صفر یا مقدار ثابت P-D
خروجی از فیلتر منطق نیست
ولتاژ DC نبوده و جهش
می‌کند

خروجی انتگرال‌گیر
که به ورودی V اعمال
می‌شود پس در حالت قفل شدن
به حالت قفل شده DC می‌شود
مشاهده می‌شود

اگر اختلاف فاز سیگنال‌ها زیاد نباشد در زمان حلقه تا حدی باز شده به تدریج خود را باز یابد و در نیم سیکل مثبت که خروجی دارد ولتاژ V_{L0} تغییر کند تا f_{L0} خود را به f_s برساند حالت قفل شدن رخ می‌دهد

اگر زمان حلقه به اندازه کافی باشد در هر نیم سیکل خروجی تغییر f_{L0} کم باشد f_{L0} بالا و پایین رفتن خود را به f_s نزدیک کند. یعنی در هر نیم سیکل مثبت f_{L0} زیاد و هر بار کمتر تا جایی که $f_{L0} = f_s$ شود و سیگنال خروجی یک سیگنال DC شود چون در هر بار خوب کند عملکرد را انجام دهد

+

یعنی اگر f_s در بازه‌ی capture باشد در هر نیم سیکل مثبت ولتاژ V_{L0} ، f_{L0} را افزایش دهد تا بالاخره هر دو فرکانس یکسان شود و یک DC در خروجی داشته باشیم که قفل شدن رخ می‌دهد.

P4PCO

* توجه: اگر از خروجی ؟ ورودی VCO سیم داریم در جایی که مقدار ترشولد مثبت است سعی می‌کند V_0 و ناسنکرون را پیدا کند

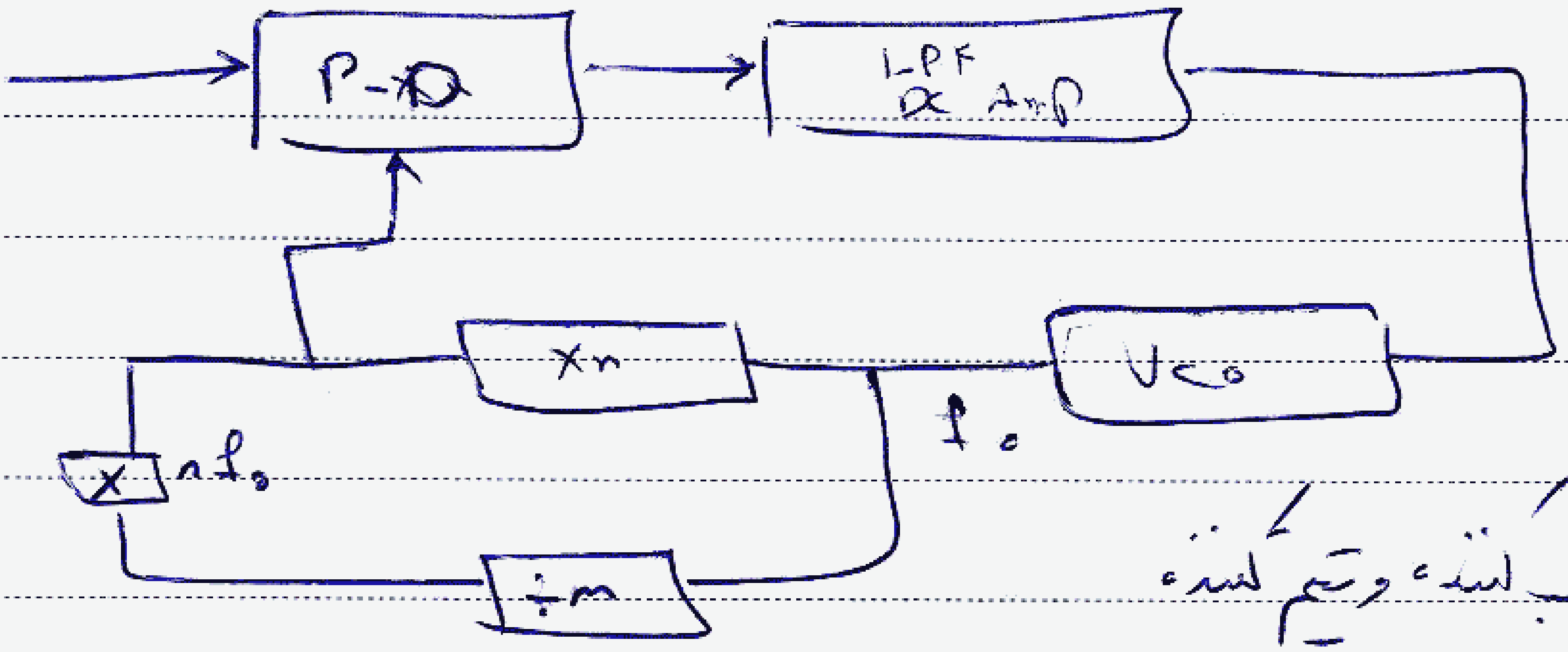
ولی در شماره تغییر می‌کنند که f_2 به موقعیت جایی که مشخص شده ① منفی است برعکس

به شکل صفحه ۲۲۷ مراجعه شود

Subject:

Year. Month. Date. ( )

* تولید فرکانس‌های مختلف با PLL:



با استفاده از ضرب کننده و تقسیم کننده

n و m می‌توان ~~ترکیب ضرب کننده~~ $\frac{n}{m}f_0$

مضارب فرکانس f_0 ایجاد می‌شود اگر از تقسیم کننده استفاده شود کسری از فرکانس f_0 را داریم

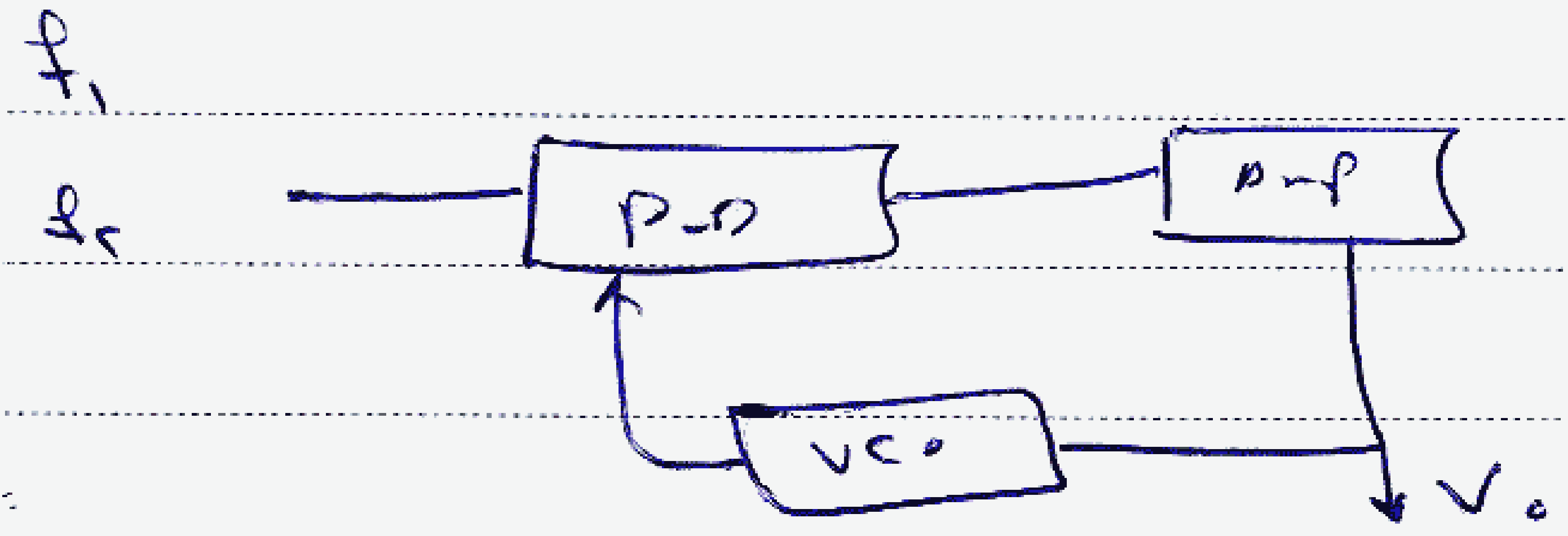
و اگر از ضرب کننده استفاده کنیم تقسیم فرکانس f_0 در دو سر خواهیم داشت.

دمدولاتور FSK: فرض می‌شود اگر داده H باشد f_1 را داریم و هرگاه داده L باشد

فرض: H ⟶ $f_1 = ۵۰۰$ MHz

L ⟶ $f_2 = ۴۸۰$ MHz

فرکانس f_2 داریم



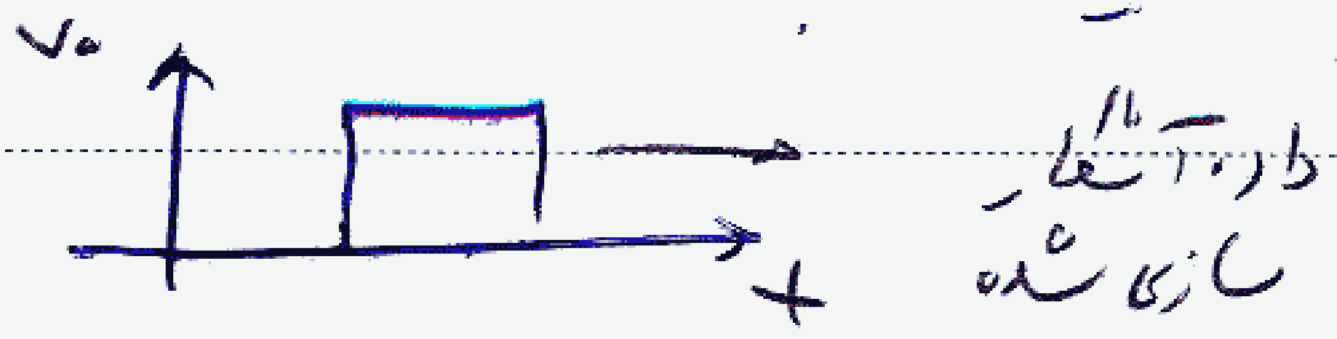
بوسیله یک VCO می‌توان

یک دمدولاتور FSK ایجاد کرد

اگر $f = f_2$ باشد در حالتی که داده L باشد خروجی P-D صفر ولت است پس خروجی

V_0 برابر صفر ولت است اگر داده H باشد یک ولتاژ در خروجی P-D یک ولتاژ داریم

پس در خروجی مدار یک ولتاژ داریم در این مدار خروجی ما ورودی VCO خواهد بود



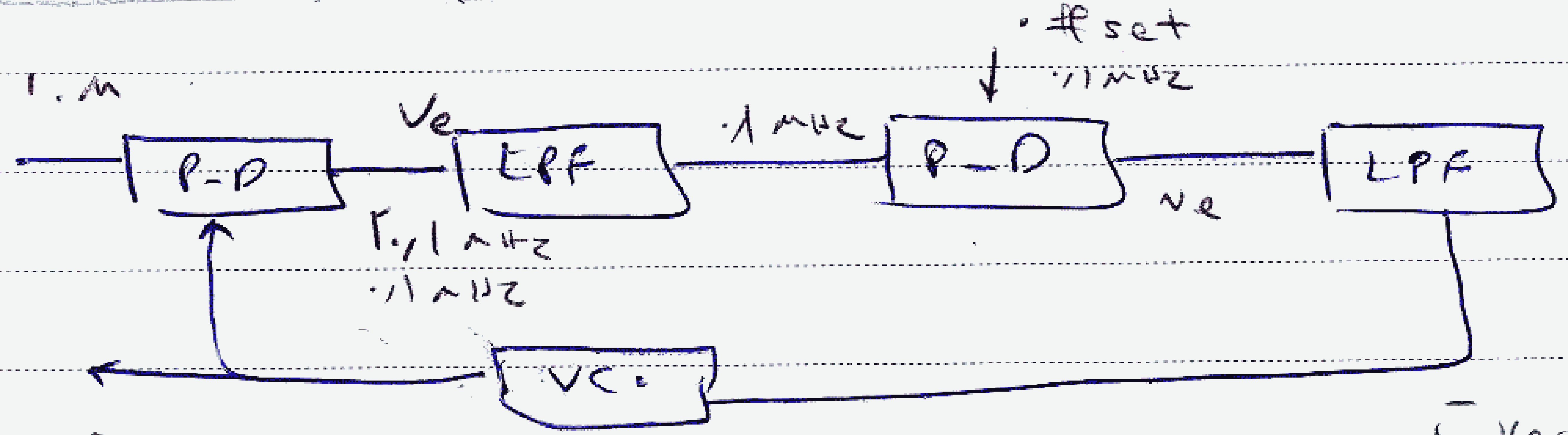
* ساخت فرکانس‌های دقیق با استفاده از PLL :

مثلاً اگر بخواهیم یک فرکانس ۱۰٫۱m را بسازیم با استفاده از ۱۰m و ۰٫۱m کریستال‌ها

راه حل: در این روش دو فرکانس پایدار داریم یکی ورودی ۱۰MHz و یکی فرکانس offset.

در خروجی P-D فرکانس $f_s - f_0$ ، $f_s + f_0$ خواهیم داشت

* یعنی می‌توان یک فرکانس پایدار به اندازه‌ی مجموع فرکانس offset و فرکانس ورودی ساخت



$f_0 = 10.1 MHz$ $f_1 = f_2 = 10.1 MHz$

* تحلیل برای حالت Lock شدن :

* یک فرکانس پایدار ۱۰m و ۰٫۱m داریم و می‌خواهیم Loop قفل شود ابتدا با فرکانس بالاست

Lock رخ دهد بعد از این که پس از گذر از P-D دوم یک اختلاف فرکانس به اندازه‌ی offset داریم بنابراین پس از گذر از Ve حالت دوم Lock شدن ادامه پیدا کند تا پایدار شود

f_0 را به $f_s + f_{offset}$ می‌رساند.

* در این نوع مسائل حل برای حالت Lock از انتها شروع کنیم تا به فرکانس خروجی

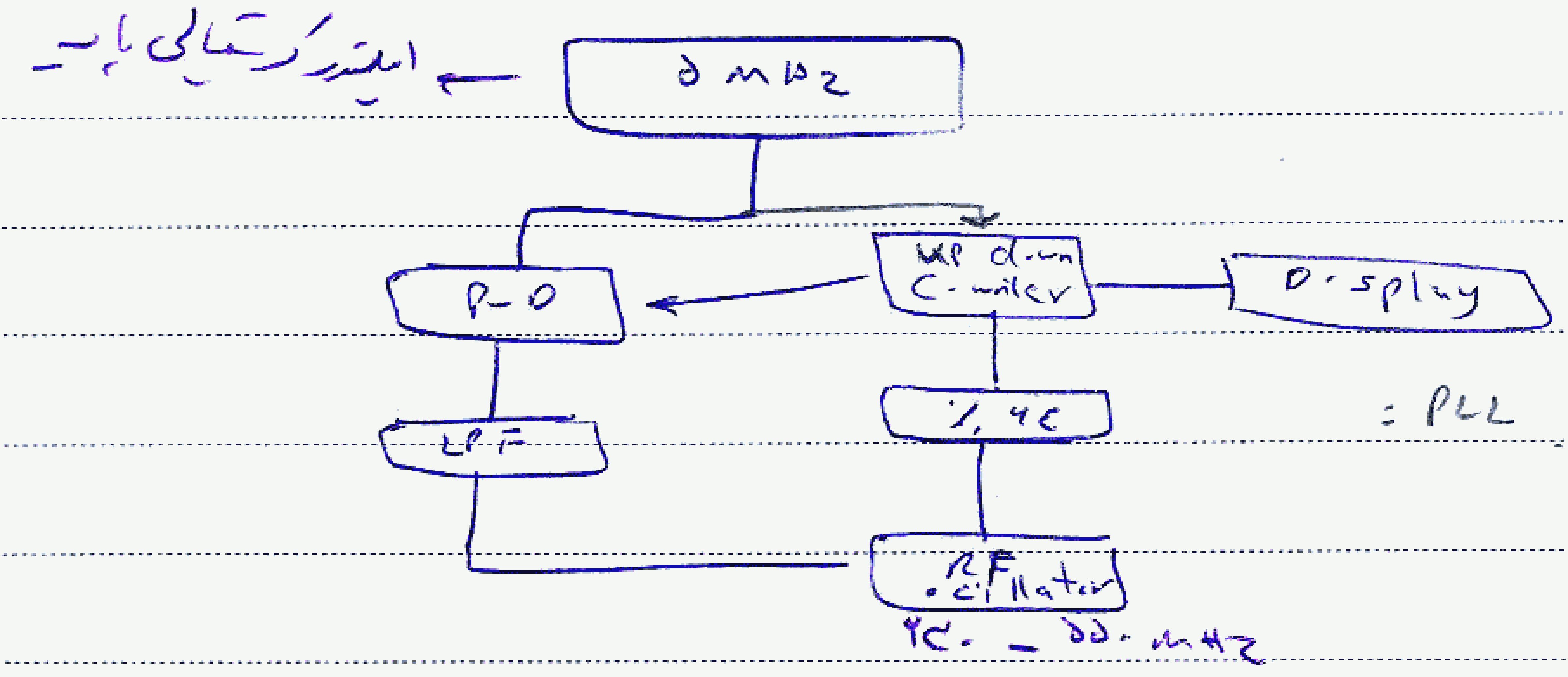
سوییچ آسان.

P4PCO

Subject:

Year. Month. Date. ( )

کاربرد PLL:


اسیلاتور کریستالی است
5 MHz
P-D
LPF
up down Counter
Display
÷ ۹۲
RF oscillator
۴۲۰ - ۵۵۰ MHz

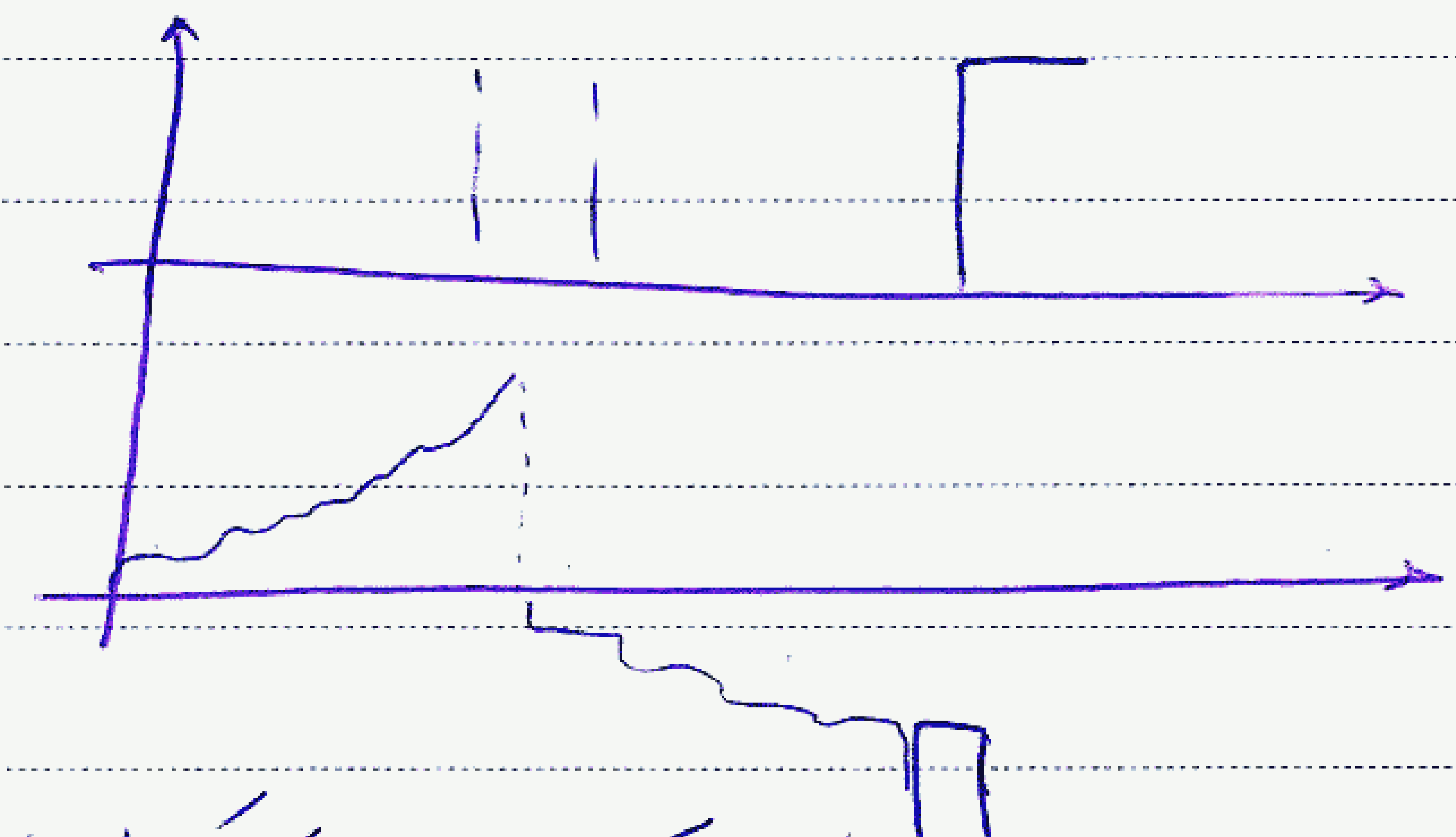
مولد سیگنال با PLL:

~~است~~ از این که اسیلاتور ۵ مگاهرتز نمی‌توان که اسیلاتور باند وسیع ایجاد کرد چون باید از

ذات کریستال‌ها است پایدار است ولی اسیلاتور باند وسیع ما می‌سازیم

توی ۶۴ یک فرکانس ۴۲ تا ۸۸ فاصله داشته مثل رزولوشن OCR در avr به ازای هر

overflow شد که یک پالس ایجاد کند



اگر هر دو تا شمارنده را با هم با این فرکانس اصلی پر شروع شوند تا سینک دو درونی که کار ایجاد شد

با کلاک بعدی هم فاز می‌شد ولی اگر فرکانس عوض شود قسمتی از این ایجاد شده باید کاملاً خرج شود

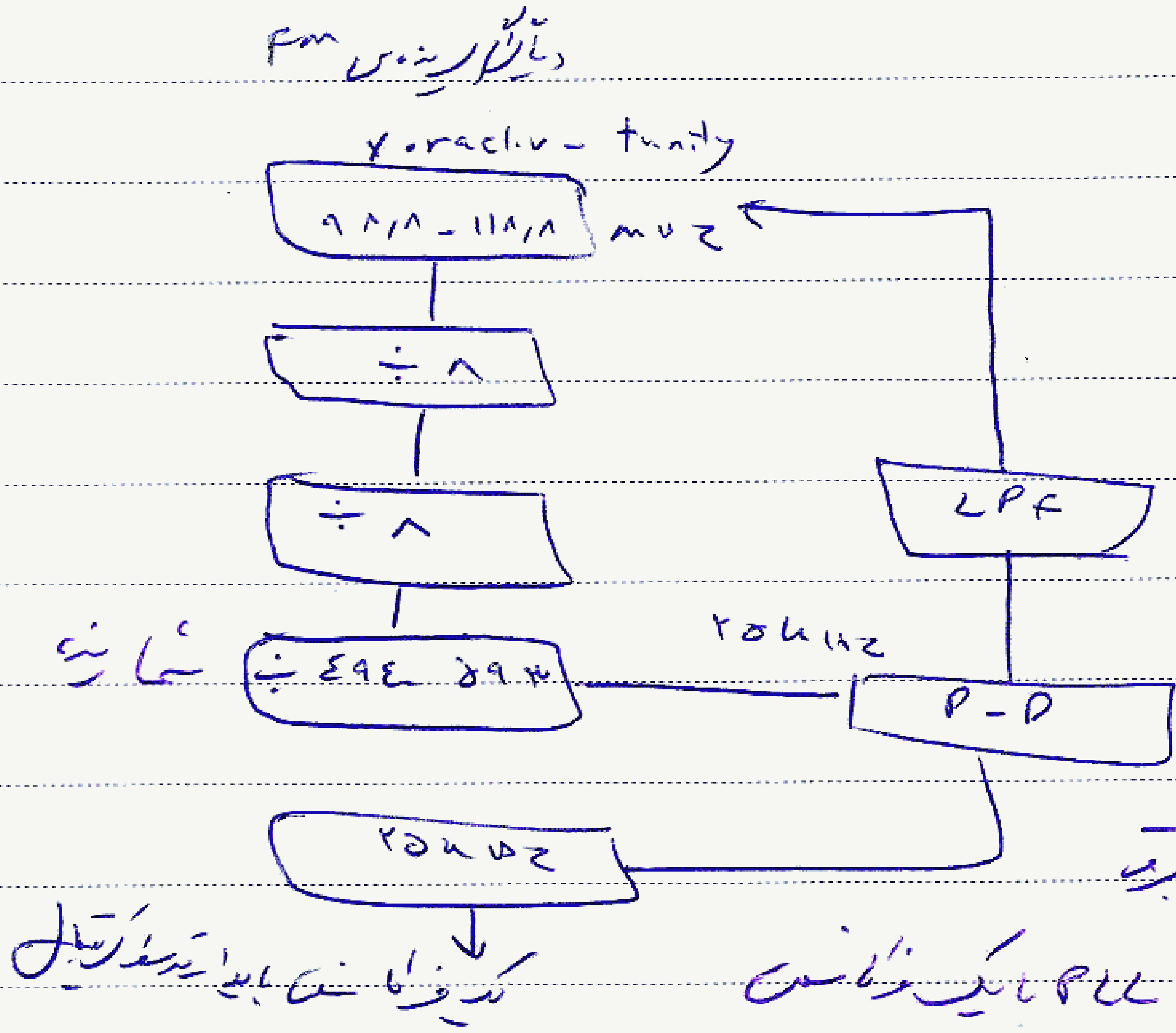
تمام شد در این اختلاف زیگ زاگ ایجاد می‌کند تا زمانی که P-D به RF oscillator برود

وقتی ندارد که تغییر فرکانس را تا هم وقتی فرکانس پایدار ایجاد کند

P4PCO

کاربرد فرکانس‌ساز در رادیو FM :

* فرکانس RF، FM در بازه‌ی ۸۸ ⟵ ۱۰۸ MHz و فرکانس F_{IF} آن برابر است با ۱۰٫۷ MHz. انتخاب بازه‌ی در اسیلاتور محلی FMها کار می‌کنند فرکانس بازه‌ی فوق بعلاوه F_{IF} که باشد شده بازه‌ی ۹۸٫۸ MHz ⟶ ۱۱۸٫۸ MHz بازه‌ی کار اسیلاتور کرده FM می‌شود و چون هر کانال FM حدود ۲۰۰ kHz که باشد حدود ۱۰۰ کانال FM داریم


دیاگرام رادیوی FM
Voractor - tunity
۹۸٫۸ - ۱۱۸٫۸ MHz
÷ ۸
÷ ۸
÷ ۴۹۴ـ ۵۹۴
شمارنده
۲۵ kHz
LPF
P-D
۲۵ kHz
کنترل فرکانس ابتدا توسط کریستال

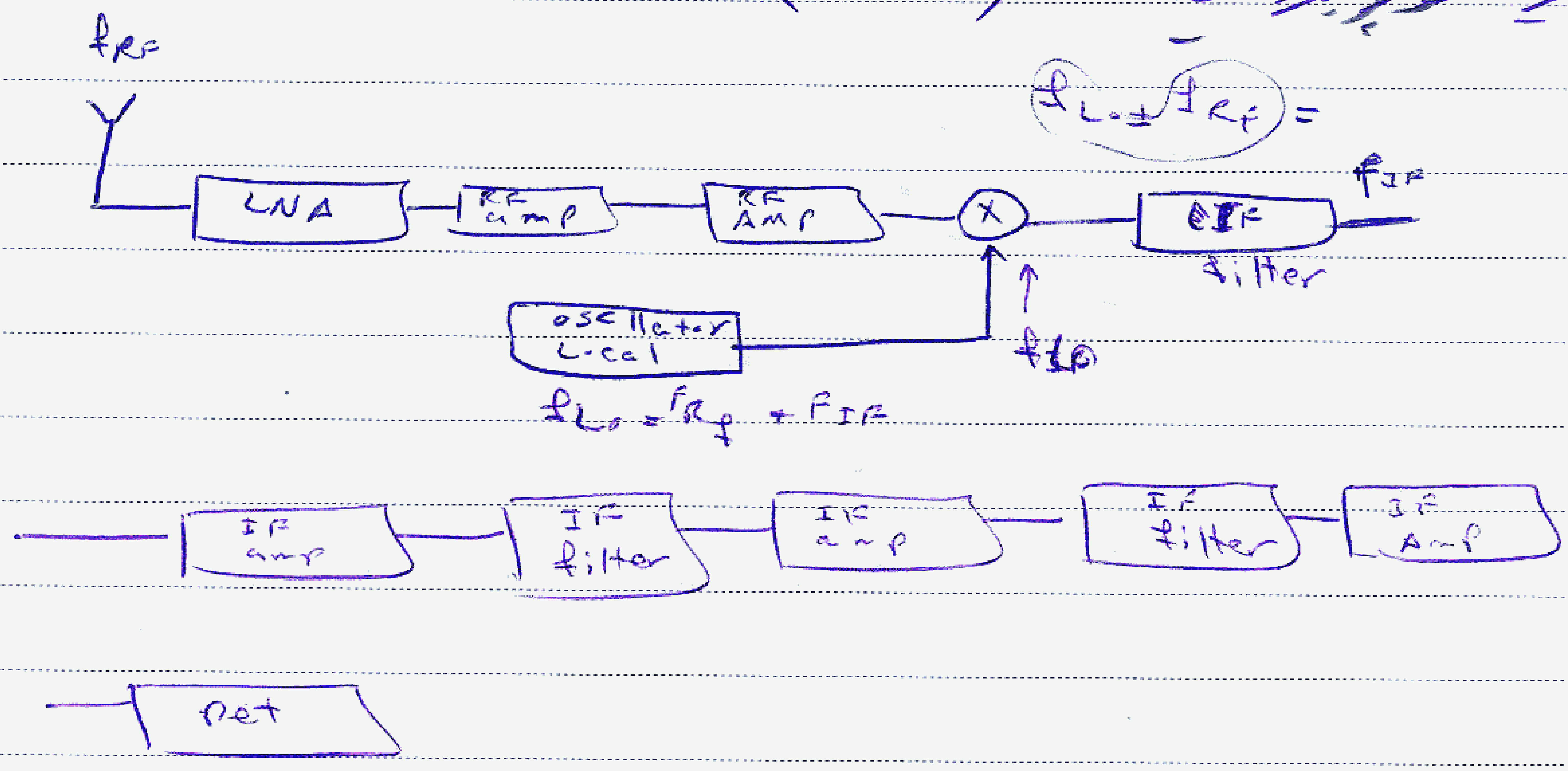
کانال مورد نظر را انتخاب تقسیم ۸ و هم شمارنده بدست می‌آوریم برای اینکه باقی فرکانس اصلی را در طول مدت ثابت نگه داریم تثبیت شده باشد در کنار PLL یک فرکانس ۲۵ kHz که ... می‌باشد ترکیب می‌شود و اگر تغییر داشته باشیم از طریق P-D به دلیل تفاوت فرکانس ما بین سیگنال ایجاد می‌شود که این ولتاژ به ... اعمال و باعث شده حلقه قفل شود

نتیجه: هر کانال مورد نظر را که از طریق شمارنده به ۲۵ kHz رسانده با ۲۵ kHz reference مقایسه کرده و در صورت تفاوت حلقه در نهایت می‌ماند چون هر کانال مورد نظر را عدد مربوط به شمارنده و تنظیم آن دست یافت

* به وسیله‌ی PLL می‌توان فرکانس‌های مختلف را با داشتن یک فرکانس fr بدست آورد از این الگو خوب کننده

و با تمام این مزایا شد صدور شور سیستم پایداری آن فرکانس به شکل فرکانس fr دقیقاً تکرار می‌باشد

گیرنده‌ی سوپرهتروداین : (Mixer) :


f_{RF}
LNA
RF amp
RF AMP
×
IF filter
f_{IF}
$f_{LO} \pm f_{RF} =$
oscillator Local
f_{LO}
$f_{LO} = f_{RF} + f_{IF}$
IF amp
IF filter
IF amp
IF filter
IF Amp
det

دلیل استفاده از چند طبقه IF این است که در هر طبقه بهره را زیاد کنیم تا آشکارسازی درست را داشته باشیم

ارزان قیمت بودن طبقات IF می‌باشد چون اثر خازن‌های داخلی کم پیدا می‌شود و fT ترانزیستورها نقش کمی دارد

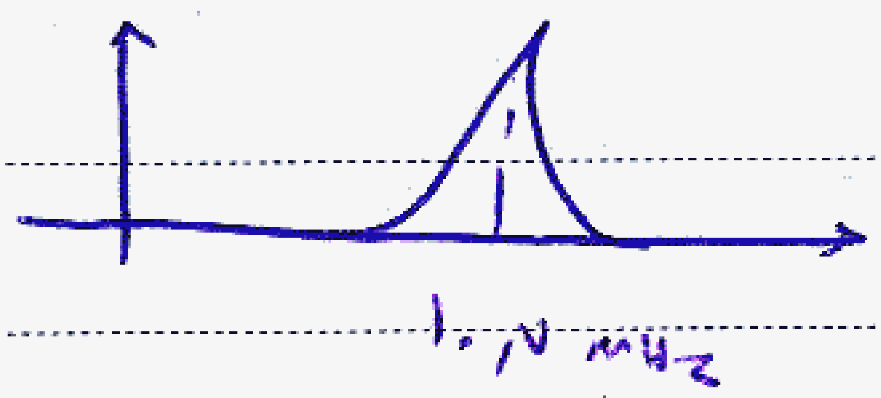
از دیگر مزایا این است که به جای چند طبقه IF که آشکارسازی کنیم و با چند طبقه تقویت معمولی تقویت کنیم این کار

گران می‌شد

چون در فرکانس بالا fT ترانزیستورها جواب نمی‌دهد و در فرکانس پایین باید کاری کنیم که از اول

بار خازن‌های پیدا شده‌ی پارازیتی کوچک باشد و بهره زیاد شود.

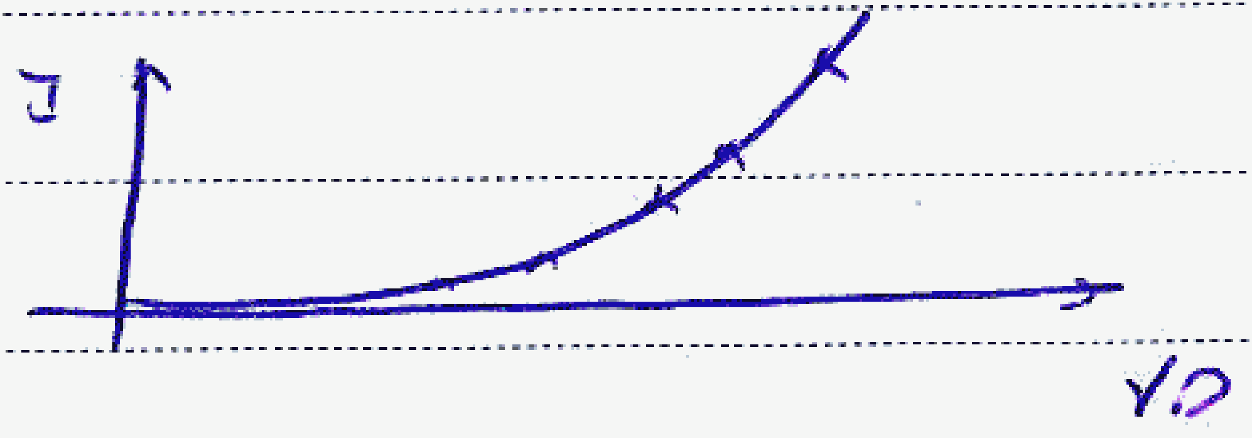
فیلترهای IF :



← تقویت کننده باند باریک
در فرکانس fIF جدید
فرض mixer در این فرکانس
قرار بدهد

mixer : ترکیب کننده است که در سطح که غیرخطی‌ها ایجاد می‌شود وقتی در ناحیه غیرخطی باشیم.

$y = a_1 x + a_2 x^2 + a_3 x^3 \ldots$



فرض: $x = b\cos\omega_1 t + c\cos\omega_2 t$

$a_2 b^2 \cos^2\omega_1 t + a_2 c^2 \cos^2\omega_2 t + 2abc\cos\omega_1 t \cos\omega_2 t$

جمله دوم $\frac{1}{2} + \frac{1}{2}\cos 2\omega_1 t \quad \cos 2\omega_2 + \frac{1}{2} \times 2abc\left(\cos(\omega_1+\omega_2)t + \cos(\omega_1-\omega_2)t\right)$

جمله سوم تولیدات: $(3\omega_1 , \omega_1)$, $(3\omega_2 , \omega_2)$, $(2\omega_2 \pm \omega_1)$, $(2\omega_1 \pm \omega_2)$

$I_D = \frac{1}{2}\beta(V_{gs} - V_{th})^2$ رابطه جریان یک Fet

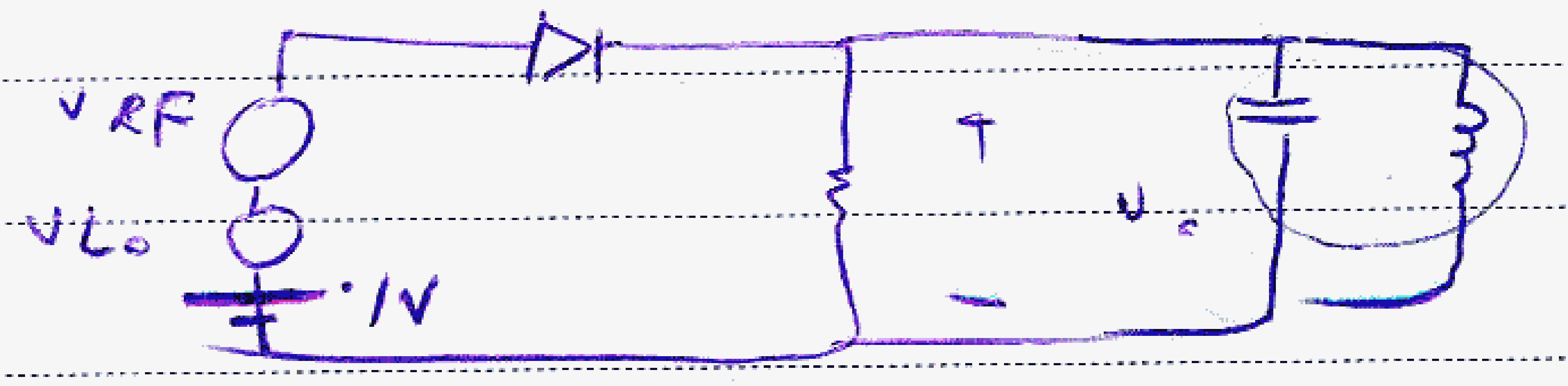
$V_{gs} = a\cos\omega_1 t + b\cos\omega_2 t$ در ورودی Fet

از خروجی Fet : $\omega_1 , \omega_2 , \omega_1 , \omega_2 , 2\omega_1 , 2\omega_2 , \omega_2 \pm \omega_1$

فرض شود ω_1 فرکانس f_{RF} و ω_2 فرکانس f_{Lo} باشد اگر داشتن تغییر فرکانس IF

$f_{IF} = \omega_2 - \omega_1$ می‌باشد را بدست آوریم.

مدار یک mixer :

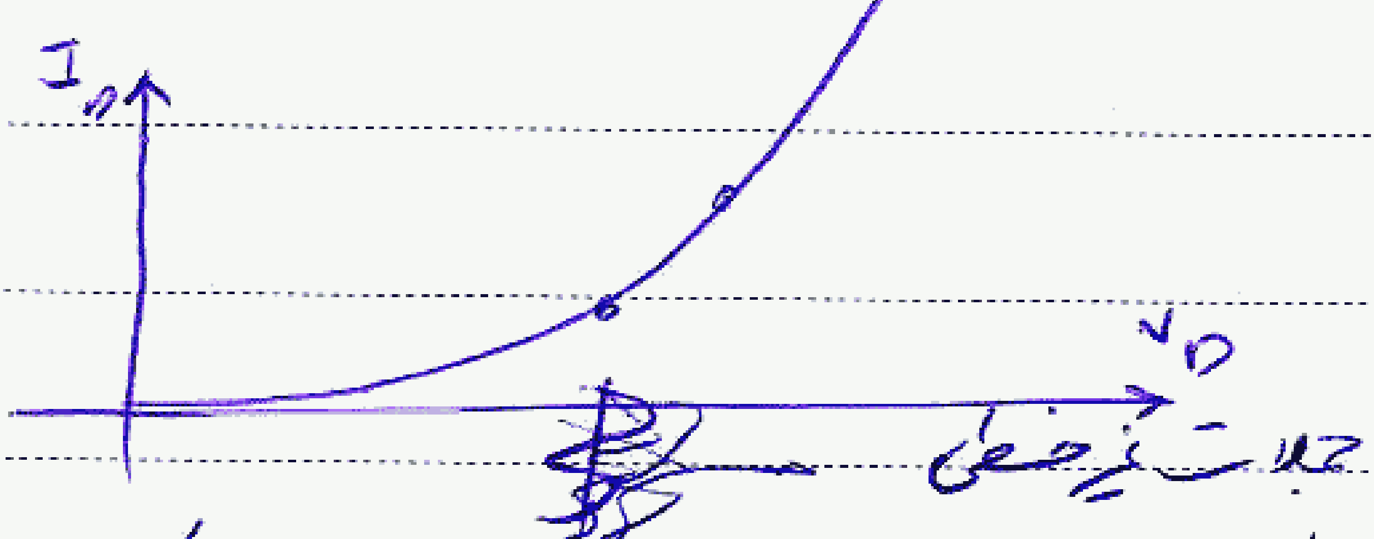


f_{IF} ← در فرکانس امپدانس ∞ می‌شود

همواره ولتاژ V_{LO} بیشتر از V_{RF} ها شده چون $V_{LO} \gg V_{RF}$ از حالت دور ما باشد و با نقطه کار ضعیف تقویت شده است

به دلیل $V_{LO} \gg V_{RF}$

همه را از ترانزیستور به بایاس نداریم ولی اگر ولتاژ ایالاتی در حالت زیاد نباشد که ولتاژ V_{LO} برای بایاس قرار دهیم



هرچه نقطه کار در قسمت غیرخطی باشد بهتر است چون فرکانس‌های بیشتری داریم دلیل این که سعی می‌کنیم بدون V_{LO}

بایاس شده هم همین است که نقطه کار جایی باشد که همه فرکانس‌ها حضور داشته باشد

حالا در خروجی بعد از a_2 غیرخطی مرتبه ۲ فرکانس‌ها را داریم

$2\omega_{RF}$ و $2\omega_{LO}$ ، $\omega_{LO}+\omega_{RF}$ و $\underbrace{\omega_{LO}-\omega_{RF}}_{FIM}$

پس باید فیلتر به خروجی بگذاریم که فرکانس FIM را جدا کند

هرچه فیلتر بهتر شود اثر اینها در خروجی از فرکانس‌های مزاحم بیشتر شد نتیجه بهتر می‌شود

مهم‌ترین فرکانس‌های مزاحم ω_{LO} است چون هم دامنه آن زیاد است و هم فرکانس آن نزدیک‌تر باشد

و بعد فرکانس ω_{RF} می‌باشد چون فرکانس $\omega_{LO}+\omega_{RF}$ هم خیلی بزرگ است و هم چون غیرخطی است ضریب دامنه‌اش کم می‌شود

مزاحم: ② ω_{RF} و ① ω_{LO}

* باید منابع V_{RF} و V_{LO} ① ایزوله باشند تا تداخل ایجاد نشود چون دامنه V_{LO} زیادی باشد

② همچنین باید خروجی از ورودی‌ها ایزوله باشد تا فرکانس خروجی بر ورودی تأثیر نگذارد

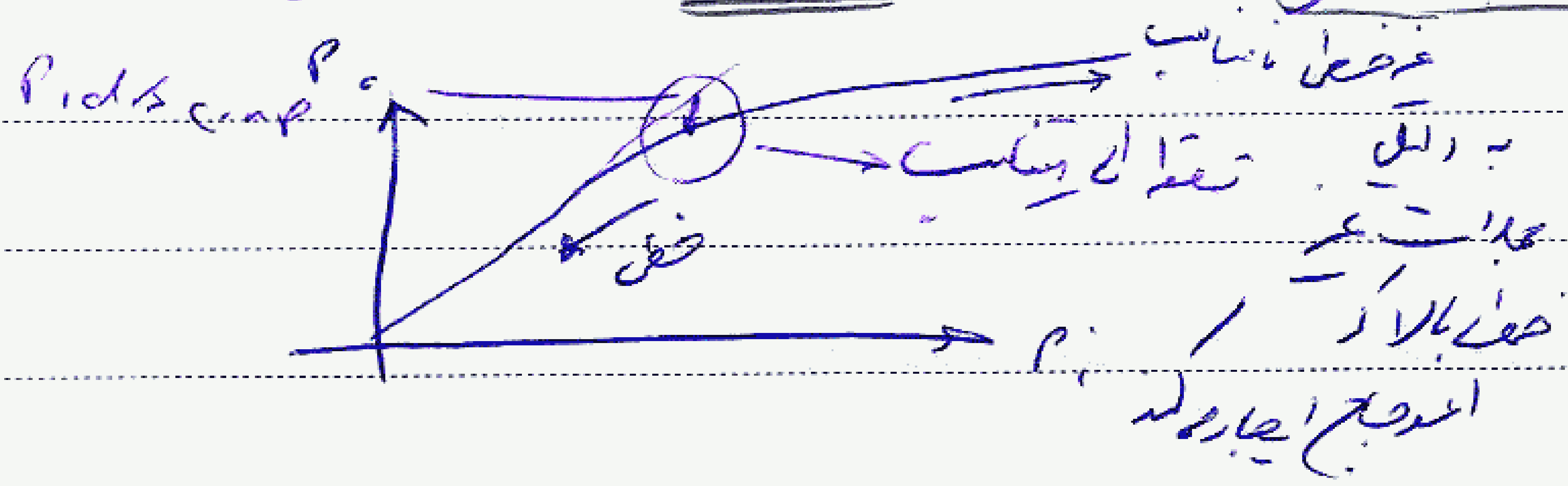
* نتیجه: کلی این ایزولاسیون‌های همراه آن ایزولاسیون پورت‌های mixer از همدیگر می‌باشد

* چون جهت غیرخطی داریم پس نویز در خروجی mixer مهم می‌باشد و باید سعی کنیم نویز کم باشد

این کار را با اضافه کردن یک یا چند طبقه RF amp قبل از mixer با گران شدن خرج میکسر و کم نویز ساختن آن بدست آورد.

* نباید بیشتر غیرخطی شود mixer زیرا چون جملات مرتبه ۲ به بالا داریم که باعث اعوجاج شده می‌شود. mixer ضرب آنالوگ که در جمله مرتبه ۲ ارائه باشد

* دامنه رنج کاری mixer باید حدود 1dB comp تعریف کننده باشد تا هم مرتبه‌های بالا نداشته باشیم و هم مرتبه غیرخطی ۲ قوی داشته باشیم تا $F_{im} = F_{LO} - F_{RF}$ را ارائه باشیم



* هرچه در قسمت غیرخطی‌تر برویم توان مصرفی زیاد می‌باشد

توان خروجی طبقات RF

* بهره mixer یکی از پارامترهای مهم آن است $G = \frac{P_{IF}}{P_{RF}}$ می‌باشد چون هرچه

خروجی طبقات RF

mixer خراب باشد که بهره کم داریم که باعث می‌شود نویز mixer هم در خروجی تأثیر گذار باشد پس باید mixer کم نویز ساخته شود تا نویز کل کم باشد.

PAPCO
iran-ieee

Subject:
Year. Month. Date. ( )

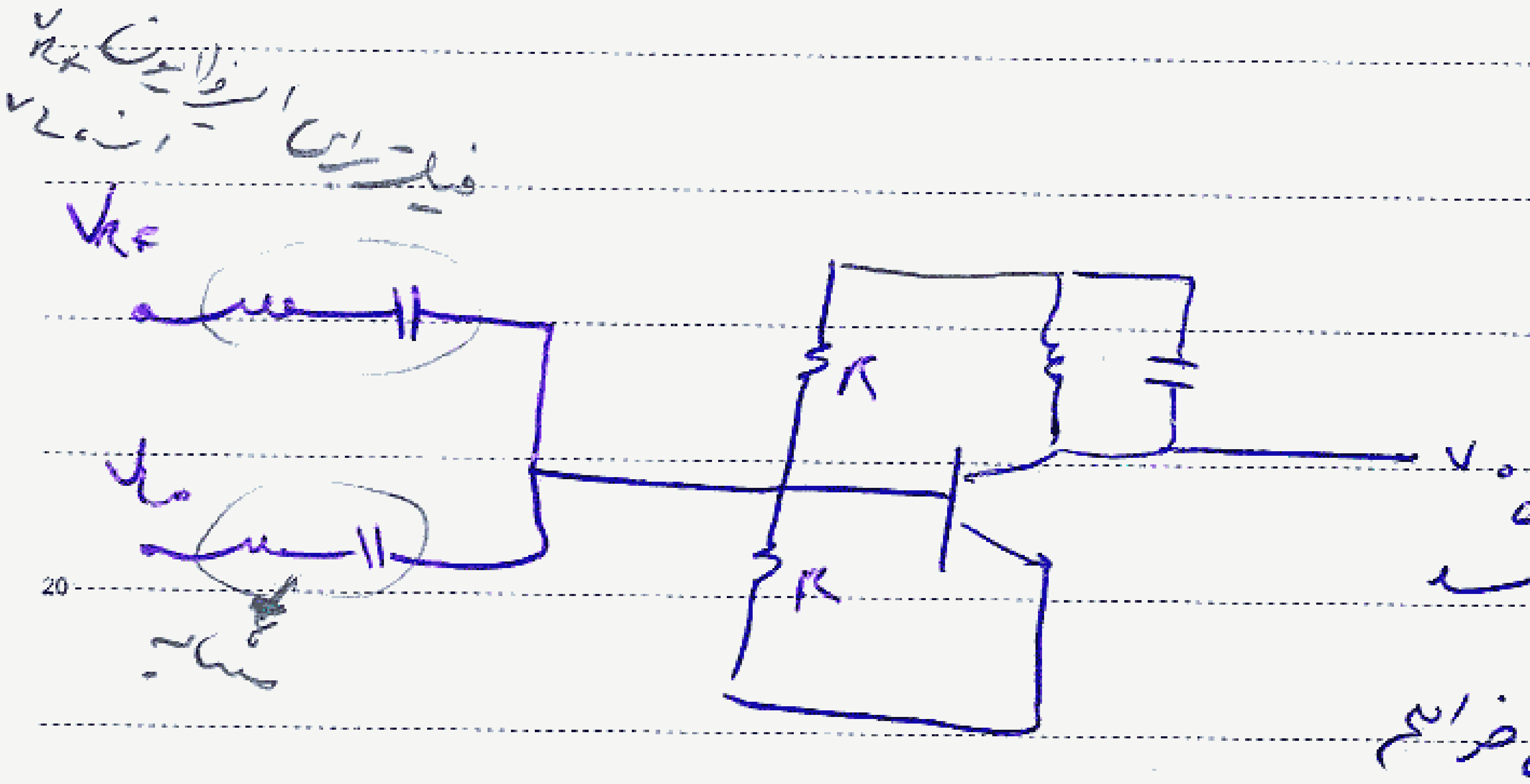
+ بنابراین بهتر است در طبقات RF که ورودی mixer است باید نویز mixer پایین باشد تا آشکارسازی راحت‌تر؛ همچنانکه نویز ابتدای غیرخطی mixer از بالا تعیین می‌کند که تا کجا باید توان ورودی RF باشد چون اگر RF از مقدار 1dB cmp ، mixer زیادتر باشد حالت غیرخطی ایجاد می‌شود که مطلوب نیست که به آن رنج دینامیک تقویت کننده می‌گوییم.

پایین رنج: نویز mixer تعیین می‌کند

بالای رنج: با غیرخطی ~~[illegible]~~ mixer و P 1dB cmp تعیین می‌کند

توجه: mixer خوب آن است که توان RF در ورودی بین دو مقدار فوق mixer باشد تا بهترین عملکرد را داشته باشد.

* mixer باید خیلی خطی باشد، هم ایزولاسیون خوبی داشته باشیم و هم بهره هم داشته باشیم که بتوان آن تا سیگنال در سر بند کار خراب نشود.



mixer با ترانزیستور:

در این حالت لازم نیست نقطه کار در وسط خط بار AC باشد و لازم نیست $V_{BE} = ۰/۷$ باشد چون ما می‌خواهیم با ولتاژ V_{LO} در ورودی جمع شود و ترانزیستور روشن شود. مثلاً اگر $V_{LO} = ۰/۵$ با شبکه تایی مقاومتی R_1 و R_2 ولتاژ ۰/۴۵ ایجاد شود در ورودی تا جمع آن‌ها ۰/۷ باشد که ترانزیستور روشن شود

Subject:
Year. Month. Date. ( )

در این مدار کاملا منابع VRF از منبع VLo مستقل می‌شود چون خازن داریم و از لحاظ DC مدار باز می‌باشد

$i_e = I_S e^{\frac{V_{BE}}{V_T}} = I_S e^{(V_{BEQ} + V_{RF}\cos\omega_{RF}t + V_{Lo}\cos\omega_{Lo}t)}$

سعی می‌کنیم Inter modulation مرتبه ۲ داشته باشیم و مرتبه ۳ نداشته باشیم تا $\overbrace{\omega_2-\omega_1}^{\omega_{IF}}$ را از ترانزیستور تداخل

$2\omega_2-\omega_1$ ایجاد نشود (چون که تداخل مزاحمت)

* وقتی که گیرنده AM داریم و فرکانس کاری 540 kHz — 1600 kHz باشد و چون $f_{IM} = 455$ kHz

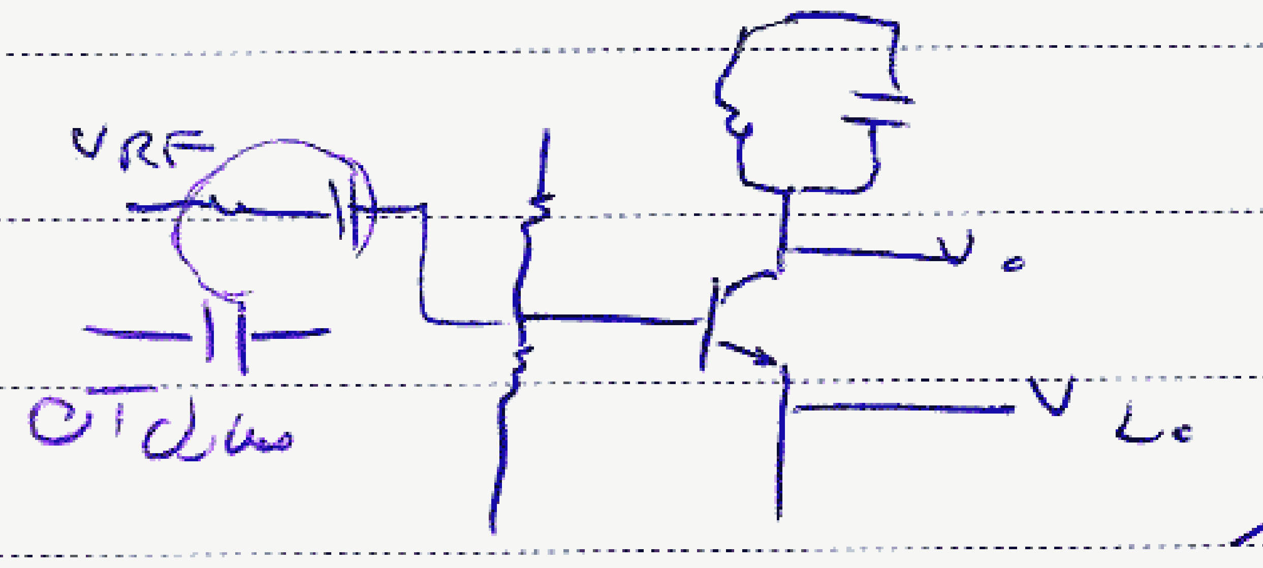
باید بین $f_{Lo} = f_{IM} + f_{RM} = 1.15$ kHz — 2.055 kHz باشد

حال اگر چه رنج باند پهن است اگر بخواهیم مقدار ایزولاسیون داشته باشیم باید خازن‌ها را طوری بدهیم

تغییر کنند که امکان‌پذیر نیست که در زمینه‌های ارتباطی که فرکانس‌ها بالا است تنظیم کنند با سوئیچ

کردن بین خازن‌ها باشد اگر VLo و VRF ایزولاسیون خوبی داشته باشیم و ورودی‌ها DC ترکیب

نشود.

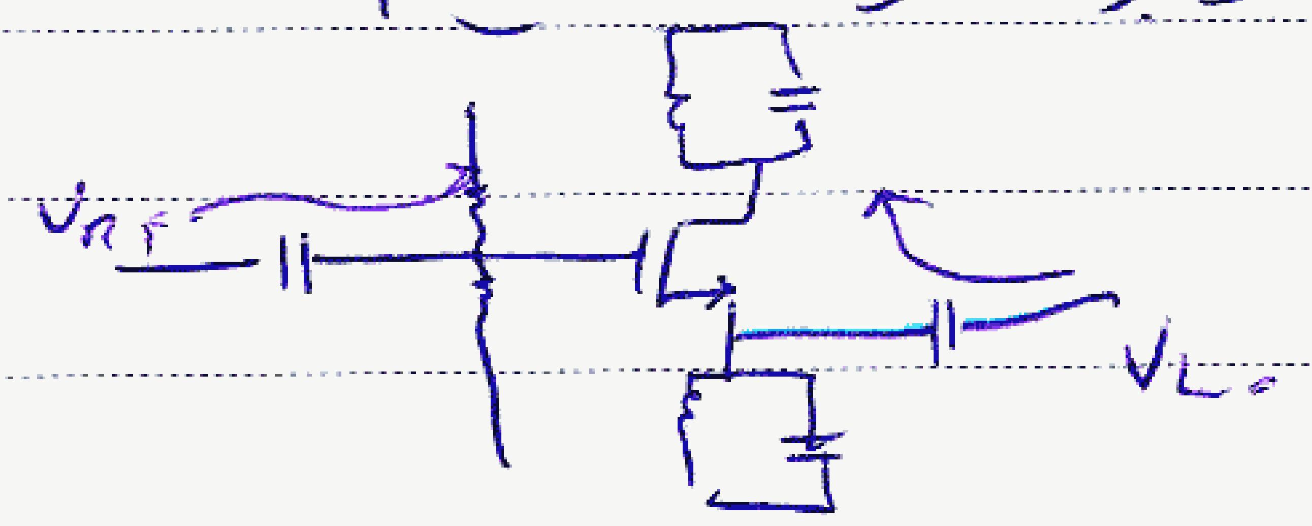


راه مناسب‌تر: برای VLo که قدرت است چون VRF کم است بیس مشترک است و

برای VRF که کوچک است CE می‌باشد

که بهره آن زیاد است و چون سیگنال بزرگ از بعد B کم می‌باشد ایزولاسیون خوبی داریم

* حال اگر به جای BJT از FET استفاده شود ولتاژ بزرگتر از به G وصل کنیم مناسب‌تر باشد

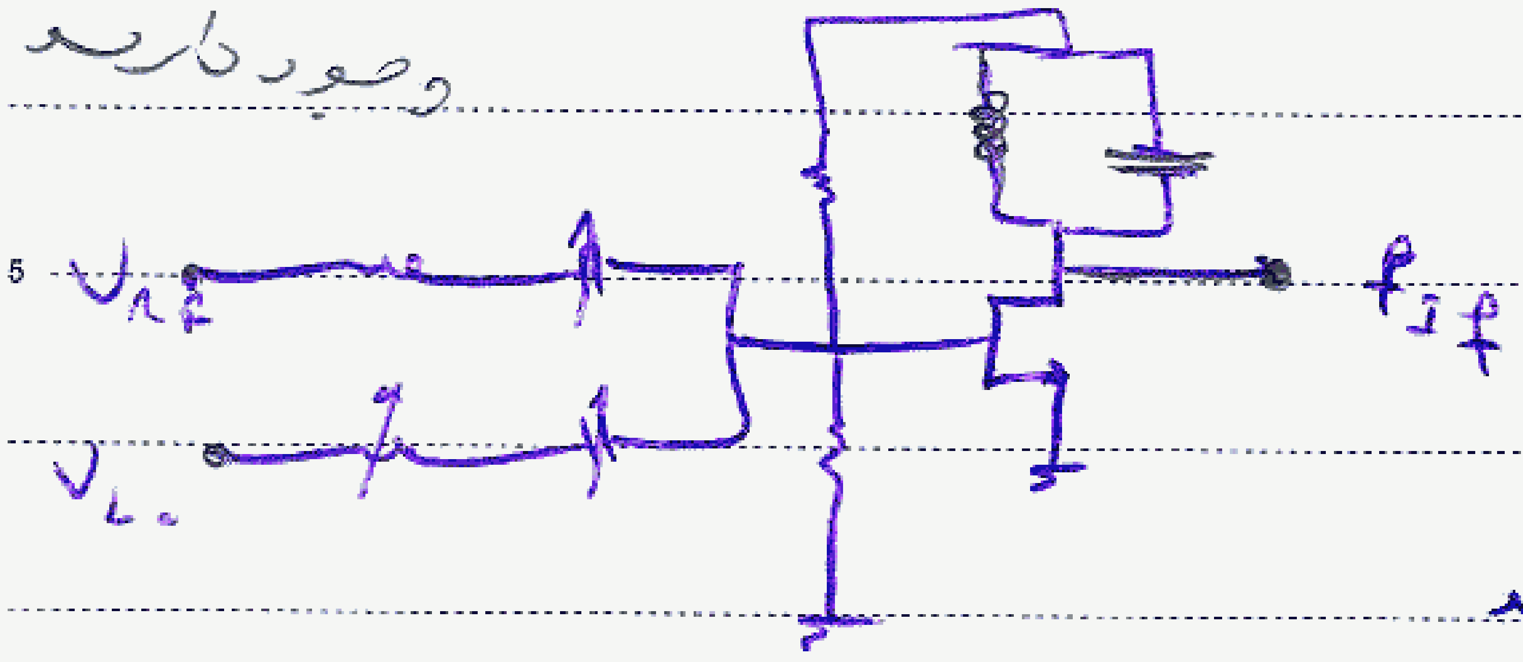


باید ایزولاسیون بالا باشد

+ ایزولاسیون مدار fet متقابل با نداشتن فیدبک بین VRF و VLo به علت ایده‌آل زیاد است البته نسبت

توجه: دو ورودی ما VRF و VLo ولی فرق نسبت به VLo و VRF ایزولاسیون ندارد. *

*یعنی در خود fet تا نسبتی از هم VLo و VRF وجود دارند



* ایزولاسیون خوبی به اندازه ۷ توانایی

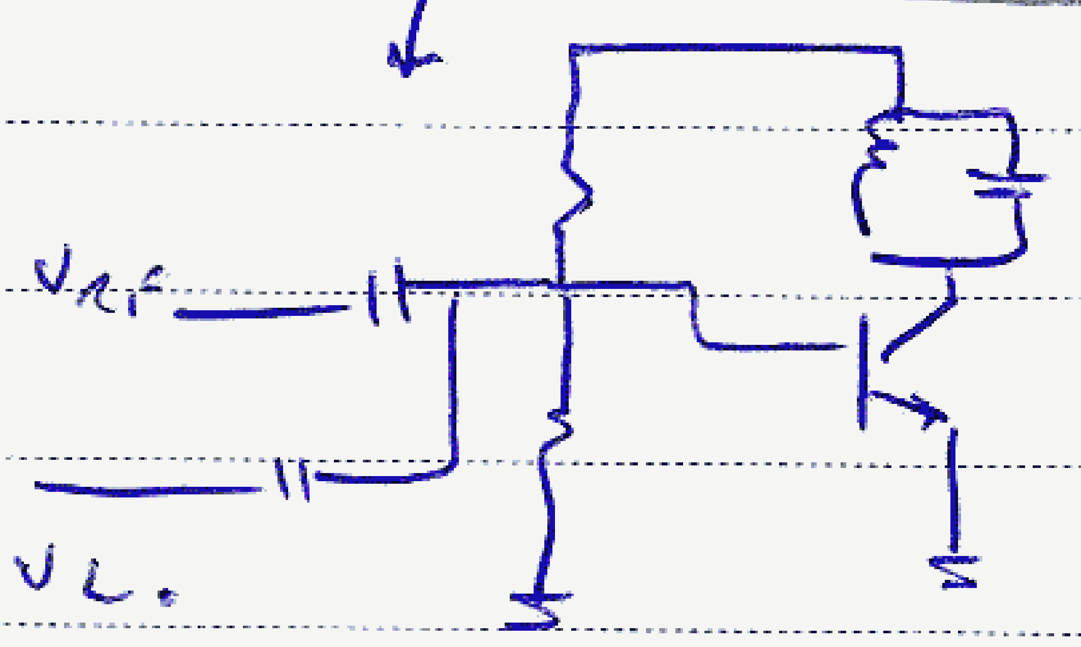
reject فیلتر ورودی بالا باشد (معمولاً ۱۸dB باشد

+ بسیار از یک پایه ولتاژ ورودی VDS کمتر از ۱V+ است VBE کمتر از ۰.۱V باشد جهت

نقطه کار باید در ناحیه خطی باشد تا هارمونیک‌های مختلف را داشته باشیم و برای کم شدن توان معمولاً

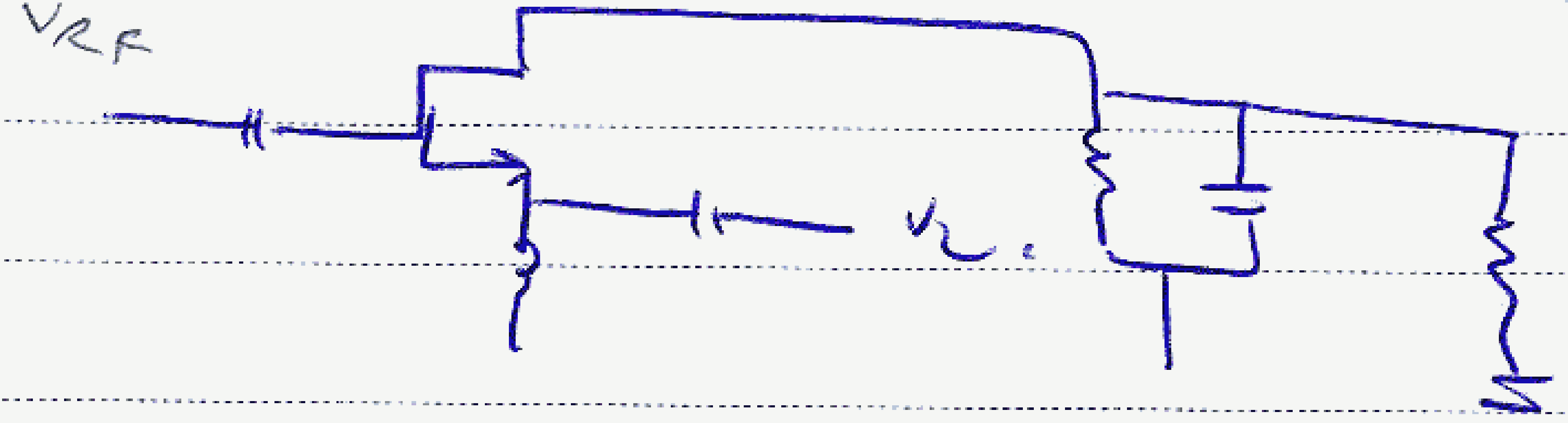
نقطه کار DC در منطقه حدود قطع باشد البته تشخیص دقیق برای حالت AC بستگی [illegible] باشد

بنابراین می‌توان ولتاژ VLo را آنقدر بزرگ می‌باشد که ترانزیستور را روشن کند



→ باید VLo زیاد باشد تا باعث شود اگر در ناحیه قطع ترانزیستور را روشن کند

اما نقطه کار DC قطع شود قطعات کمتری لازم کند.



✓ * درمدار مقابل هم *

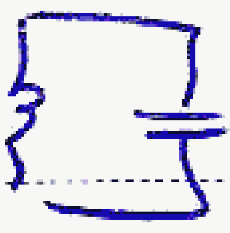
VLo و VRF از هم ایزوله‌اند

و با [illegible] به S اعمال شده است تا زیر [illegible] سیگنال ضعیف VRF بتواند

جهت [illegible] کمتر است VRF در [illegible] VLo تا [illegible] باشد جهت VRF خیلی

[illegible] آمده تا [illegible]

Subject:
Year. Month. Date. ( )

نکته: میکسر  در خروجی تضعیف 15 dB برای فرکانس های غیر IF دارد.

* در مدارات بالا در خروجی هم فرکانس های V_L و هم V_{RF} را داریم و تداخل آن ها را.

اگر پهنای باند IF زیاد و محاسبه بهره مدار کمتر از [illegible] باشد ممکن است در خروجی ترکیبات V_L و V_{RF}

بیشتر از V_{IF} وجود داشته باشد بنابراین مشکل مدارات در اینجاست.

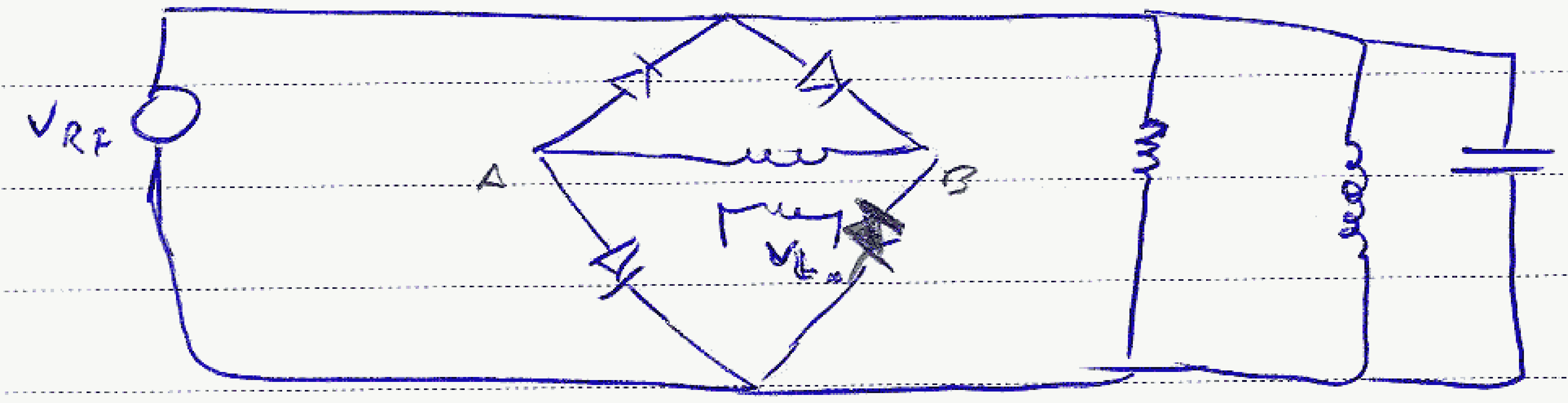
لذا یک سیستم f_2 را ایجاد کند باید با فیلتر مناسب سیگنال IF سیگنال های V_L و V_{RF} را حذف

و V_{IF} را بدست آورد.

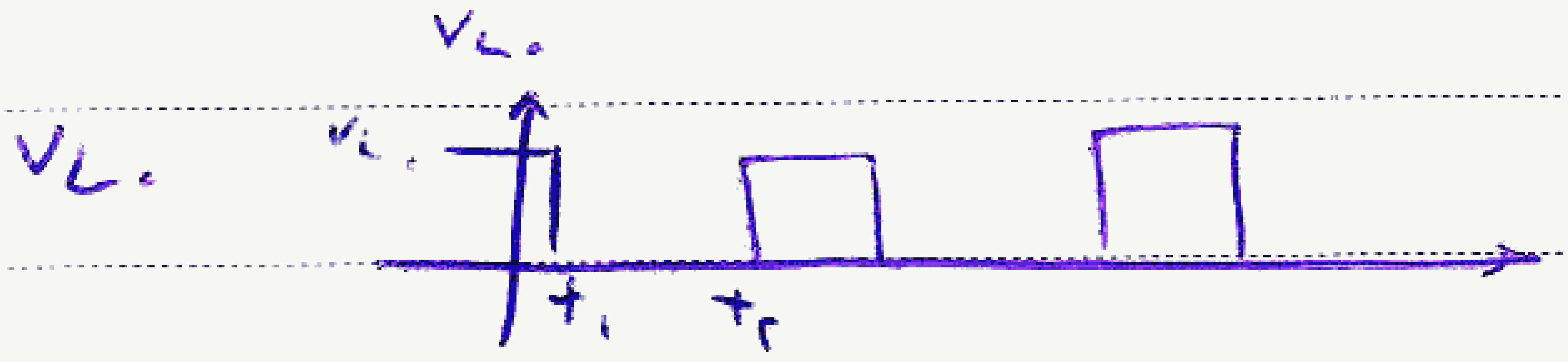
* اگر فرکانس ها از نظر فاصله خیلی دور باشند V_L بسیار بزرگتر از V_{RF} می باشد ولی اگر

نزدیک باشند تنها V_{RF} هم خیلی زیاد می شود.

* single blance: تا سطح این حالات [illegible] V_{L_0} تا [illegible] شود



V_{L_0} یک سیگنال پالسی مانند شکل باشد.



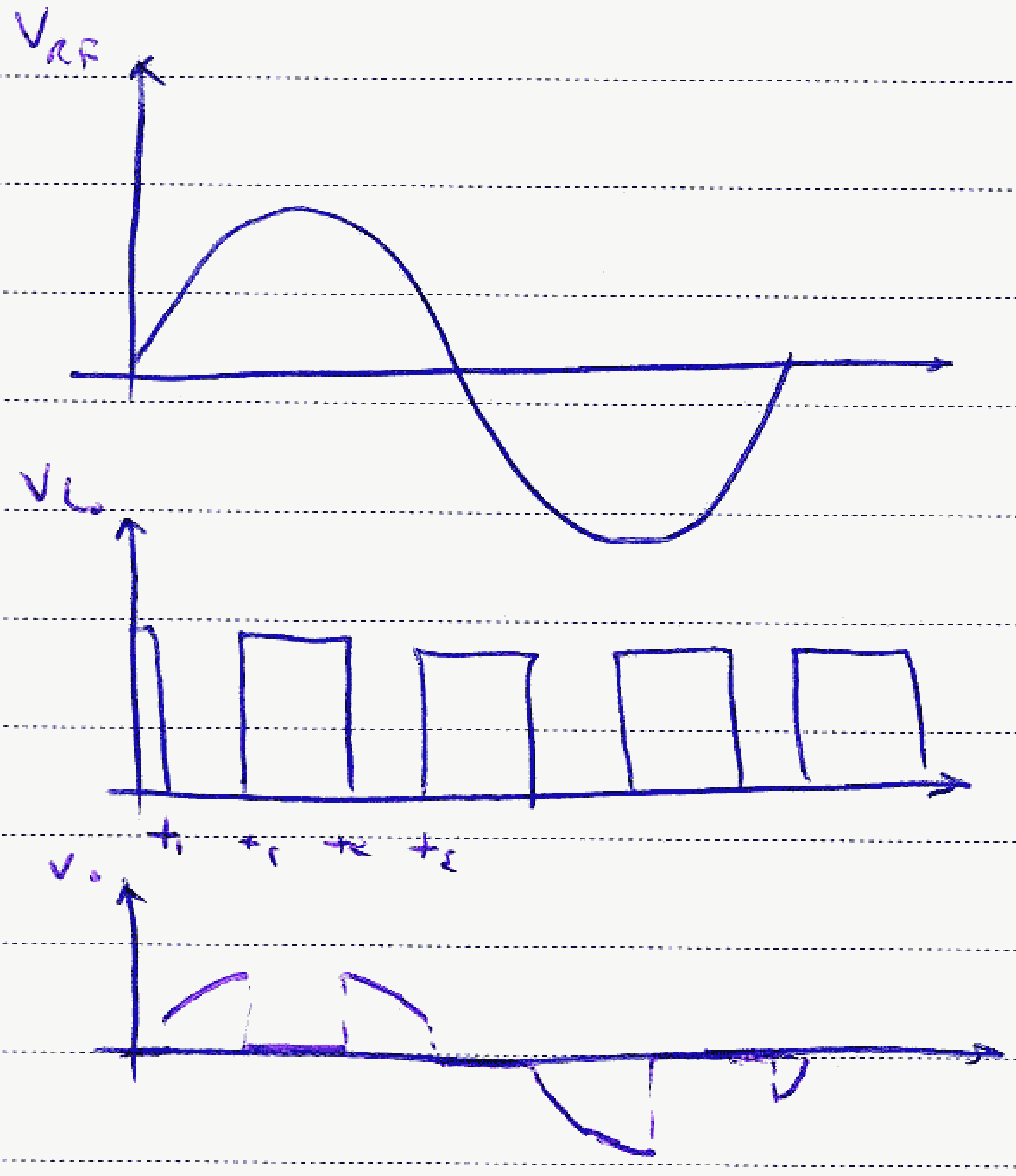
$$V_{L_0} = S(t) = \left(\frac{1}{2} + \sum_{n=0}^{\infty} \frac{\sin n\frac{\pi}{2}}{n\frac{\pi}{2}} \cos n\omega_{L_0} t\right) V_{L_0}$$

+ اگر دامنه V_{L0} از ۴ برابر دیودها به کلی بایاس شده و دو دیود مسیر ① و مسیر ② جریان RF

بسیاری می‌شود و جریان سمت چپ می‌شود بازه‌ی $t_1 \to t_2$ (وجود دیودهای معکوس و اتصال ~~V_{RF}~~ از فیلتر استفاده از ترانس، که به بازنشی و در وسط ترانس)

بازه‌ی $t_2 \to t_3$: $V_{L0} = 0$ است چون فقط V_{RF} داریم که ضعیف است و قادر به روشن کردن دیودها نیست

در خروجی ولتاژ V_{RF} داریم.



شکل موج را داریم

$$V_0 = V_{L0} \times V_{RF}$$

اگر چپ دیودها بکلی شوند داریم

$$V_0 = V_{L0} \times V_{RF}$$

$$V_0 = V_{RF}\cos\omega_{RF}t \times V_{L0}\cos\omega_{L0}t$$

$$V_0 = V_{RF}\cos\omega_{RF}t\left[\frac{1}{2}+\sum_{n=1}^{\infty}\frac{\sin n\frac{\pi}{2}}{n\frac{\pi}{2}}\cos n\omega_{L0}t\right]$$

$$= \frac{1}{2}V_{RF}\cos\omega_{RF}t + \frac{2}{\pi}V_{RF}V_{L0}\cos\omega_{RF}t\,\omega_{L0}t - \frac{2}{3\pi}V_{RF}V_{L0}\cos\omega_{RF}t\cos 3\omega_{L0}t$$

فرکانس خروجی (ω_{RF}) ، $(\omega_{L0}\pm\omega_{RF})$ ، $(3\omega_{L0}\pm\omega_{RF})$ ، $(5\omega_{L0}\pm\omega_{RF})$

سیگنال اصلی ω_{RF} $\underbrace{\omega_{L0}-\omega_{RF}}_{IF}$

[illegible]

وقتی به این نتیجه رسیدیم که سیگنال V_L . بالا می‌باشد که از بین ببریم در سیگنال ω_{IF} و ω_{RF}

داریم که چون V_{RF} ضعیف است پس امکان تأثیر آن ایجاد نشود.

+ ایزولاسیون خوبی بین V_{RF} و V_L . داریم چون در صورت لق یا کوتاه شدن) دیودها جریان V_L .

در حلقه جاری می‌شود و پتانسیل A و B ثابت می‌شود تا از بارگذاری RF کم می‌باشد

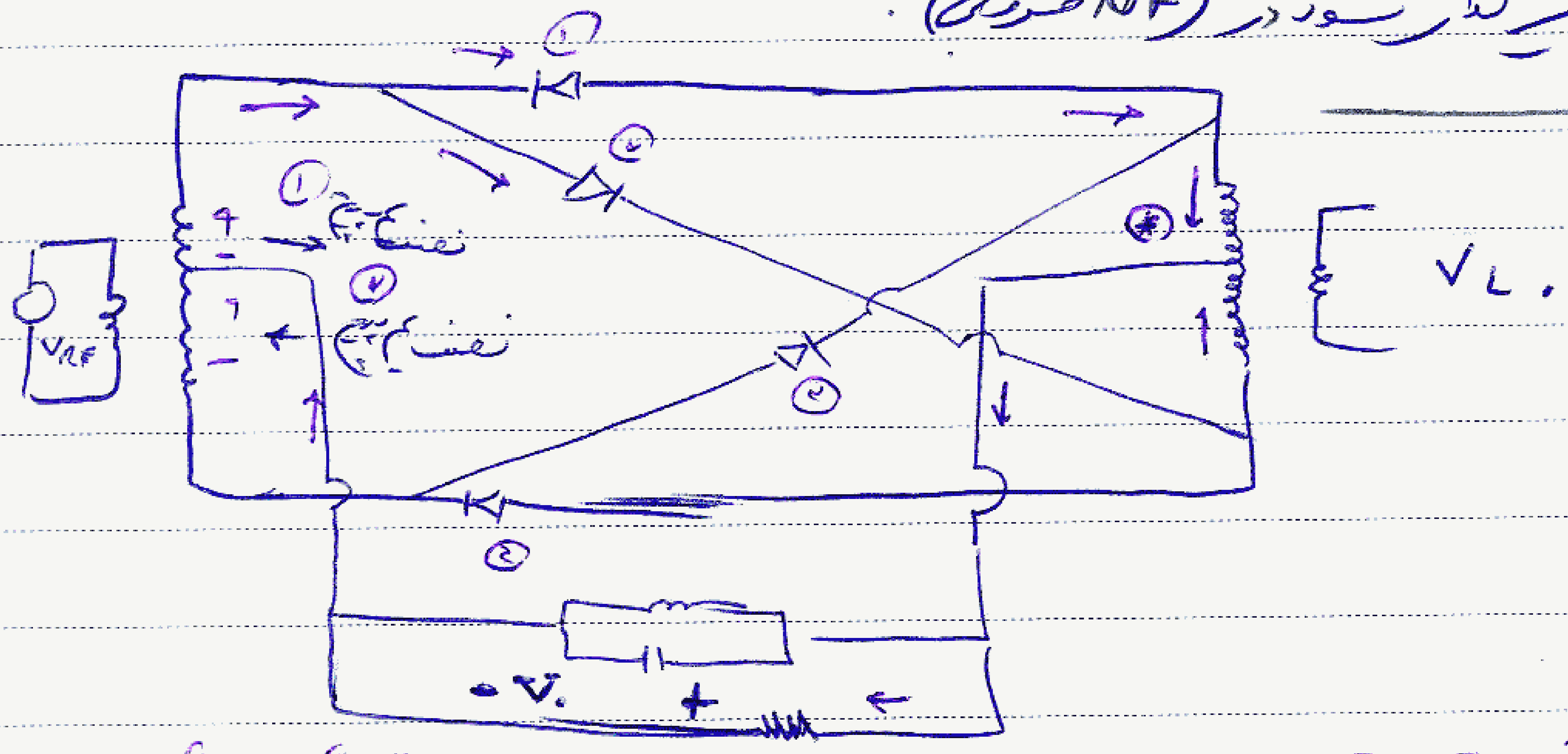
و مشکلی در صورت اتصال کوتاه شدن دیودها جریان RF در حلقه جاری می‌شود چه دوری

V_L . مشکل نداریم فقط مشکلی داریم که آن این است که نشت V_{RF} در خروجی داریم

مشکلی دیگر که الف دارد این است که بهره‌ی پایین دارد حدود dB . ۱ تضعیف داریم ایجاد می‌شود

نیز طبقات بعد هم تأثیرگذار شود در (NF خروجی).

* میکسر double : blance



جریان V_L . از طریق دیود ① و ② جاری می‌شود و بسته می‌شود و ③ و ④ خاموش می‌شود

و چون دیودهای ① و ② بایاس شده‌اند و خاموش نمی‌شوند . V_L بالا بایاس شده است

حال جریان RF از طریق ① و ② عبور می‌کند و به وسط نصف سیم پیچ اول می‌رود

بنابراین در بازه‌ی $\to t_1$. V_{L0} ① و ③ را روشن می‌کنند و جریان RF، از طریق ① و ②

در نصف سیم پیچ اول جاری می‌شود

حال در بازه‌ی $t_1 \to t_2$ چون V_{L0} عوض شده است دیودهای ② و ④ روشن شده است و V_{RF} عوض

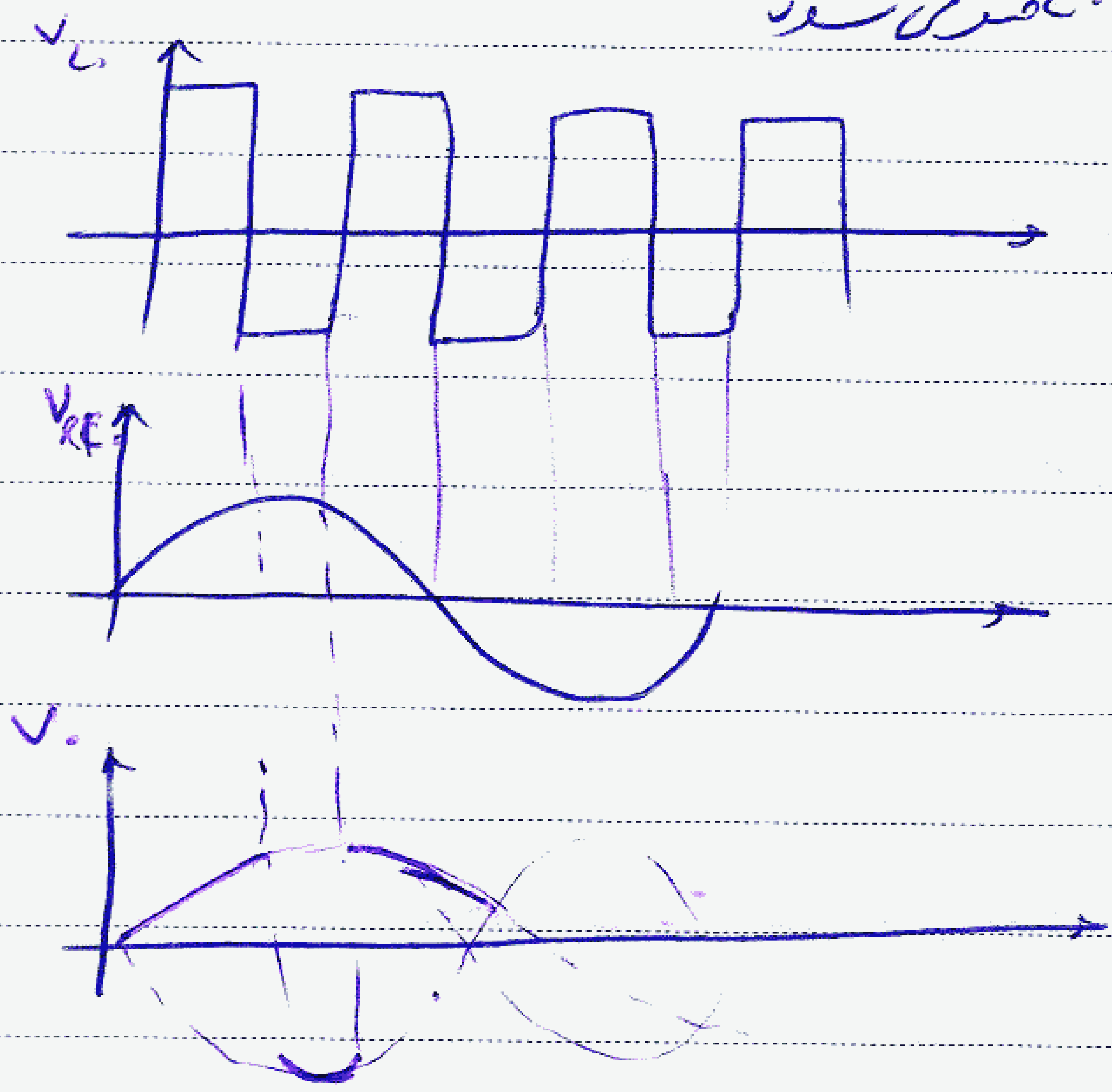
نشده است و جریان RF از طریق ② ④ در نصف سیم پیچ دوم جاری می‌شود

تذکر: مشاهده می‌شود که جریان ۱۰ روی RF تأثیر ندارد پس ایزولاسیون داریم

V_{L0} و V_{RF} هم‌علامت اگر باشد جهت جریان در نصف سیم پیچ‌های V_{L0} توسط سیم پیچ همسو در خلاف

جهت هم می‌باشد بنابراین شاری ایجاد می‌کند که خلاف جهت هم می‌باشد پس ایزولاسیون V_{RF} به V_{L0}

داریم. ⊛ ولتاژ ناشی از RF به . منتقل نمی‌شود



* با تحلیل انجام شده ولتاژ
خروجی حاصلضرب ولتاژ V_{L0} در
V_{RF} می‌باشد

تعجب: در بازه‌ی ۱ $2V_{L0}$ است
دیود ① و ② روشن است و نصف
سیم پیچ ① RF را تأمین می‌کنند
و سیکل $2V_{L0}$ ③ و ④ با نصف سیم پیچ دوم کار می‌کند

$$V_o = V_{RF}\cos\omega_{RF}t\left[1\sum_{n=0}^{\infty}\frac{\sin\frac{n\pi}{2}}{\frac{n\pi}{2}}\cos n\omega_{LO}t\right]V_{LO}$$

$$V_o = V_{RF}V_{LO}\left[\frac{4}{\pi}\cos\omega_{LO}t\right]\cos\omega_{RF}t + V_{RF}V_{LO}\left(\frac{4}{3\pi}\cos 3\omega_{LO}t\cos\omega_{RF}t\right)$$

$$+ V_{RF}V_{LO}\alpha\frac{4}{5\pi}\cos 5\omega_{LO}t\cos\omega_{RF}t$$

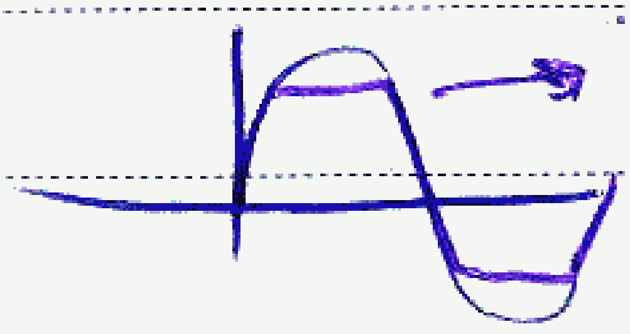
فرکانس‌های خروجی: $\overbrace{\omega_{LO}-\omega_{RF}}^{\omega_{RF}}$ $\quad 3\omega_{LO}-\omega_{RF}$

$\omega_{LO}+\omega_{RF}$ $\quad 3\omega_{LO}+\omega_{RF}$

+ این میکسر خروجی بهتر حدود ۱۰ dB یا ۲۰ dB دارد.

ویژگی دیگر این است که ایزولاسیون خوبی از ω_{RF} و ω_{LO} زیاد باشد نیاز به خروجی بالاو ب نداشته I_{RF} و نویزهای دیگری از جمله هارمونیک‌های آن‌ها با ω_{RF} خیلی زیادی باشد و باید فیلتر ضعیف هم قابلیت حذف دارند.

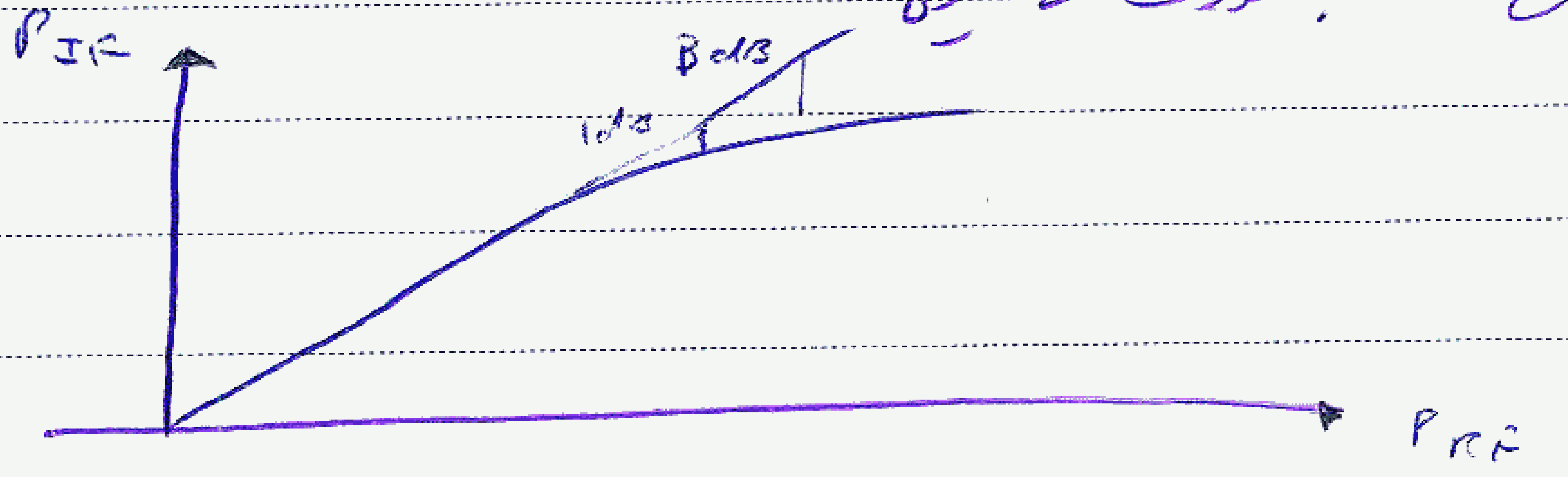
+ اگر ورودی LO به جای مربعی سینوسی باشد، باید دامنه سیگنال آنقدر زیاد باشد تا بتواند دیودها را سوئیچ کند در سیگنال‌های بزرگتر ترجیح می‌دهد.



میکسر خطی: اگر سیستم غیرخطی از مرتبه ۲ باشد میکسر خطی باشد

$V_o = a(V_i)^2 \qquad V_i = A\cos\omega_{RF}t + B\cos\omega_{LO}t$

وقتی P_{IF} با توان P_{RF} به صورت خطی تغییر کند



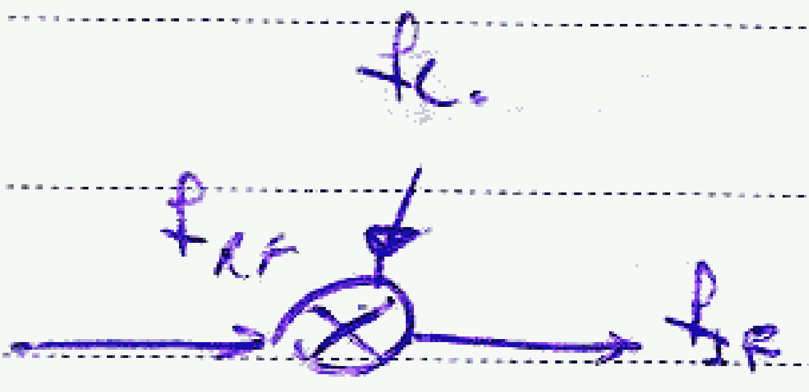
باید در تعریف فیلترها باشیم تا هارمونیک‌ها IF زیادتر هم چون هارمونیک‌ها نزدیک IF می‌باشد

همه مشتقات آن اثر نکند.

* حال اگر P_{RF} خیلی زیاد شد ترکیب آن شروع به ایجاد مشکلات و فرکانس IF خطا

در خروجی نظیر خواهیم داشت و نویز زیادی داریم.

باند پخش: ۵۴۰ kHz تا ۱۶۰۰ kHz می‌باشد



$f_{IF} = f_{L0} - f_{RF}$

$f_{1RF} = 540\,kHz$

$f_{L0} = 540\,k + 455\,kHz = 1.15\,kHz$

$f_{2RF} = f_{L0} + f_{IF} = 1470\,kHz$

فرکانس‌های ورودی مشکل

f_{RF} و فرکانس تصویر f_{1RF} نسبت به f_{L0} می‌باشد

مشاهده می‌شود که بعد از مخلوط‌کن f_{1RF} و هم f_{2RF} در خروجی میکسر تبدیل به f_{IF} می‌شود

و با این کار سیگنال تداخلی داریم که باعث تداخل شود

تذکر: حال اگر فرکانس ورودی $f_{RF} - \frac{f_{IF}}{2}$ باشد در خروجی میکسر $\frac{f_{IF}}{2}$ داریم حال اگر

در قسمت غیرخطی عددها را کم ۲ برابر $\frac{f_{IF}}{2}$ را در خروجی ایجاد (هارمونیک) f_{IF} می‌باشد و باعث تداخل

می‌شود

Subject:
Year.   Month.   Date.   ( )

فرکانس تصویر دیگر فرکانس $\frac{f_{IF}}{2}$ هم باشد حال اگر LNA غیرخطی باشد و در رنج خطی نباشد

حالت اول فرکانس $2f$ را ایجاد می‌کند و سپس با این f_{IF} در IF تداخل می‌کند

این با غیرخطی بودن LNA باعث ایجاد تداخل در خروجی می‌شود

همچنین مثلاً اگر اسیلاتور f تولید کند چون اسیلاتور غیرخطی است فرکانس $2f$ را هم تولید می‌کند

و هم فرکانس [illegible] $2f_L-f_{IF}$ را دارم که به سبب اسیلاتور تبدیل به f_{IF} می‌شود و باعث تداخل شده

اولیه

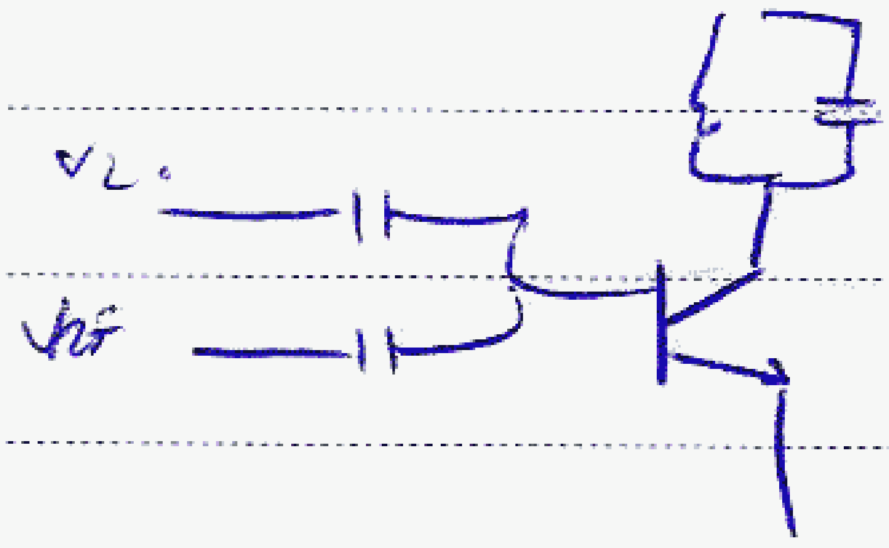
* دقت FM چون اولین کانال ۸۸ MHz باشد فرکانس IM، ۱۱۸٫۵ می‌باشد

فرکانس IM روی خودش بی‌تأثیر است. چون [illegible] بالای اولین کانال می‌باشد

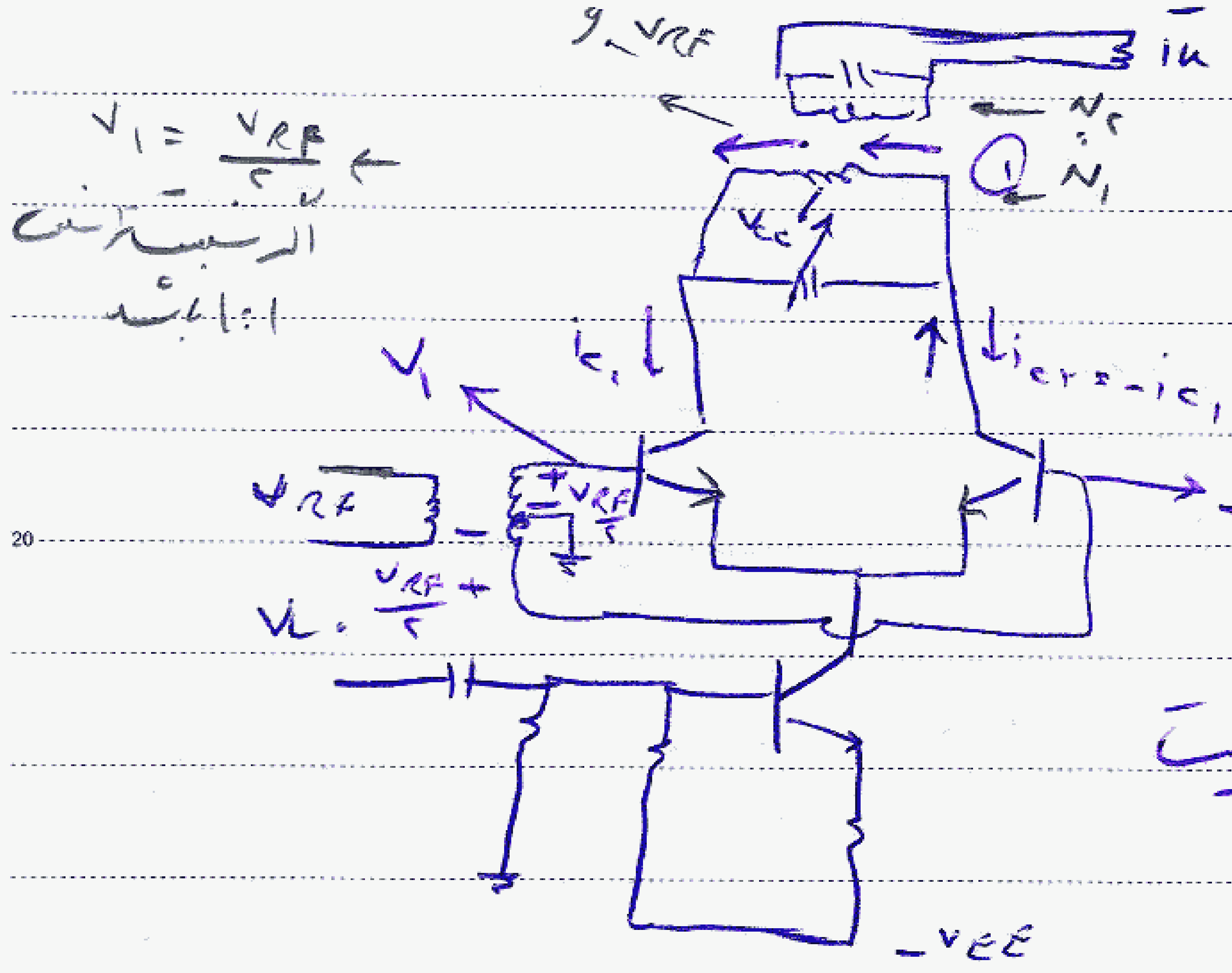
* توجه: یک بخش فرکانس Image استفاده از فیلترهای تیز در طبقات قبل از mixer می‌باشد یعنی در بین طبقات RF و LNA و حتی بعد از mixer فرکانس Im تبدیل به فرکانس IF می‌شود و قابل جدا سازی نیست پس باید قبل از ورود به mixer آن را فیلتر کنیم.

* مشکل اصلی double balance بهره پایین می‌باشد که حدود ۲dB- تلفات داریم و نویز زیادی را ایجاد می‌کند و RF را زیاد می‌کند

* در این نوع مشکل بهره همانطور که قبلاً گفته شد راه استفاده از ترانزیستور به جای دیودها می‌باشد



مثال: این مدار مزیت خوبی دارد که هم ایزولاسیون خوبی بین پورت‌ها دارد و هم در خروجی ω_{LO} و ω_{RF} داریم که باعث ایزولاسیون خروجی از ω_{RF} و ω_{LO} کم باشد.

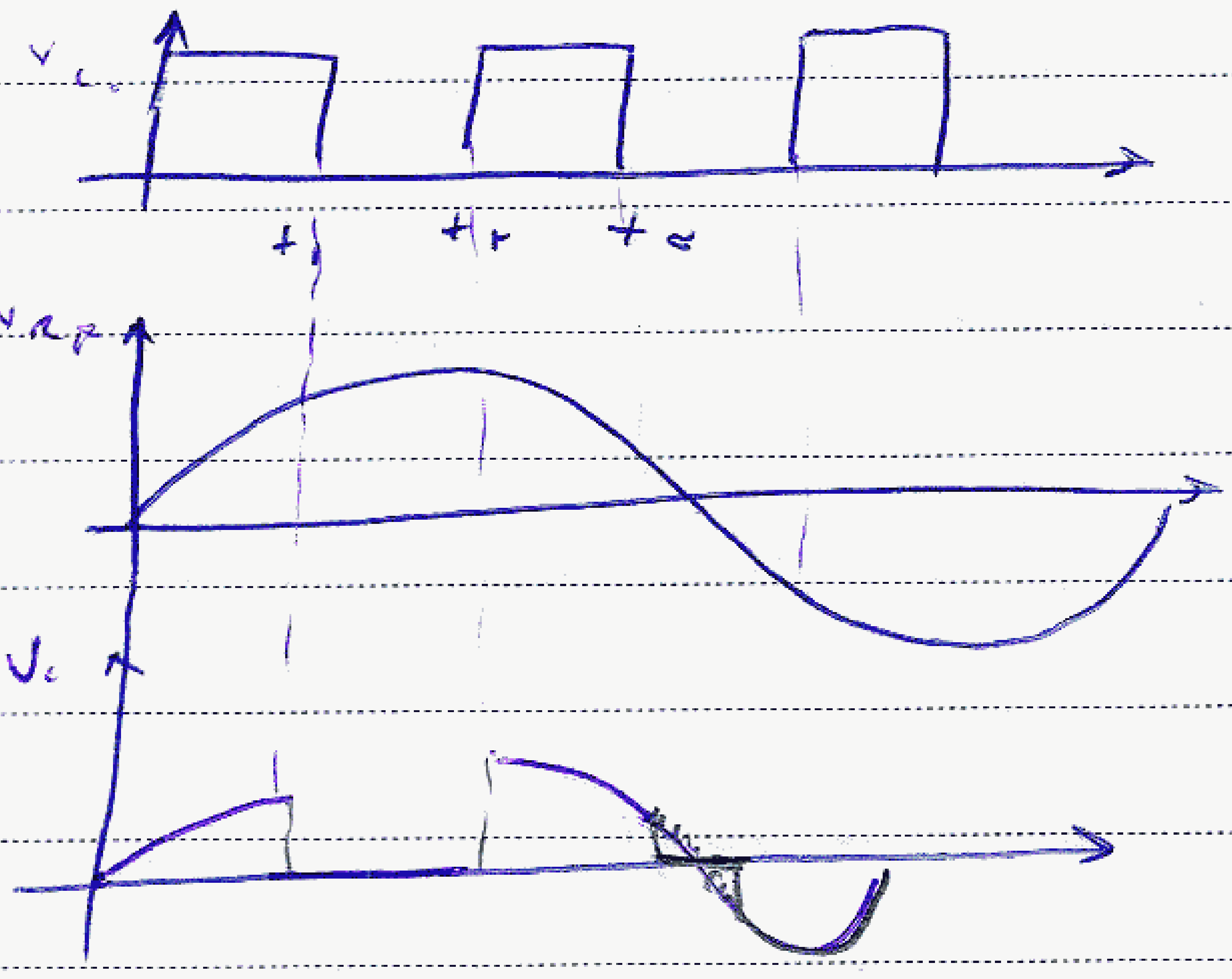

$V_1 = \frac{V_{RF}}{2}$
از نسبت ۱:۱ باشد
V1
VRF
$\frac{V_{RF}}{2}$
V_{LO} $\frac{V_{RF}}{2}$
ic1
ic2
Vcc
ic2 - ic1
-V1
N2
N1
①
IF
VRF
-VEE

در این مدار یک بایاس DC لازم داریم که هم مصرف توان کم باشد و هم نقطه کار ترانزیستور خطی باشد

طبق شکل بالا اگر $V_{LO} > 0$ باشد ترانزیستورها هدایت می‌کنند و جریان‌ها در سیم پیچ ① جمع می‌شود و V_{RF} تقویت می‌شود و خروجی داریم

در بازه‌ای که $V_{LO} < 0$ باشد ترانزیستورها خاموش است و جریان V_{RF} از کلکتورها نمی‌گذرد ترانزیستورها را

روشن کنید



$$v_0 = V_{L0} V_{RF} \cos\omega_{L0}t \cos\omega_{RF}t$$

$$= \frac{1}{2} V_{L0} V_{RF} (\cos(\omega_{RF}-\omega_{L0})t$$

$$+ \cos(\omega_{L0}+\omega_{RF})t)$$

$$+ \frac{1}{2} V_{RF} \cos\omega_{RF}t$$

← جریان V_{L0} در دو ترانزیستور نصف می‌شود و در سر هم پیچ‌ها جریان V_{L0} در دو جهت مخالف

(⟶ ⟵) در سیم پیچ بالا

حذف شده، ایزولاسیون V_{L0} از خروجی را داریم ولی مشکل ایزولاسیون V_{RF} به خروجی را داریم و ایزولاسیون

RF از خروجی وجود ندارد. این مدل single blance دیده‌ای است که فقط یک ورودی بالانس خواهد

راه‌حل: جریان V_{RF} به V_{L0} تبدیل شود و جریان V_{L0} هم در سیم پیچ ω_{RF} در دو جهت

مخالف است و ایزولاسیون V_{L0} به V_{RF} را داریم.

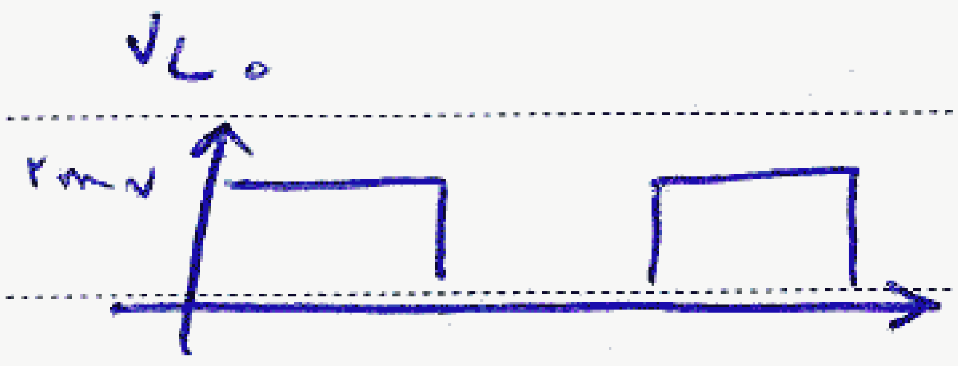
بهره: ① $A_v = g_m R_L$

مشکل صداهایی که در ترکیب به دست آمده چون در خروجی V_{RF} و ω_{RF} داریم تداخل زیاد ایجاد می‌شود

بهره تبدیل: $A_v = \frac{P_{IF}}{P_{RF}}$

بهره ① برای حالت که در سیگنال RF باید فرض شود و بعد بهره تبدیل محاسبه شود

تمرین: مدار اول بهره تبدیل را حساب کنید $R_L = 100\,\Omega$

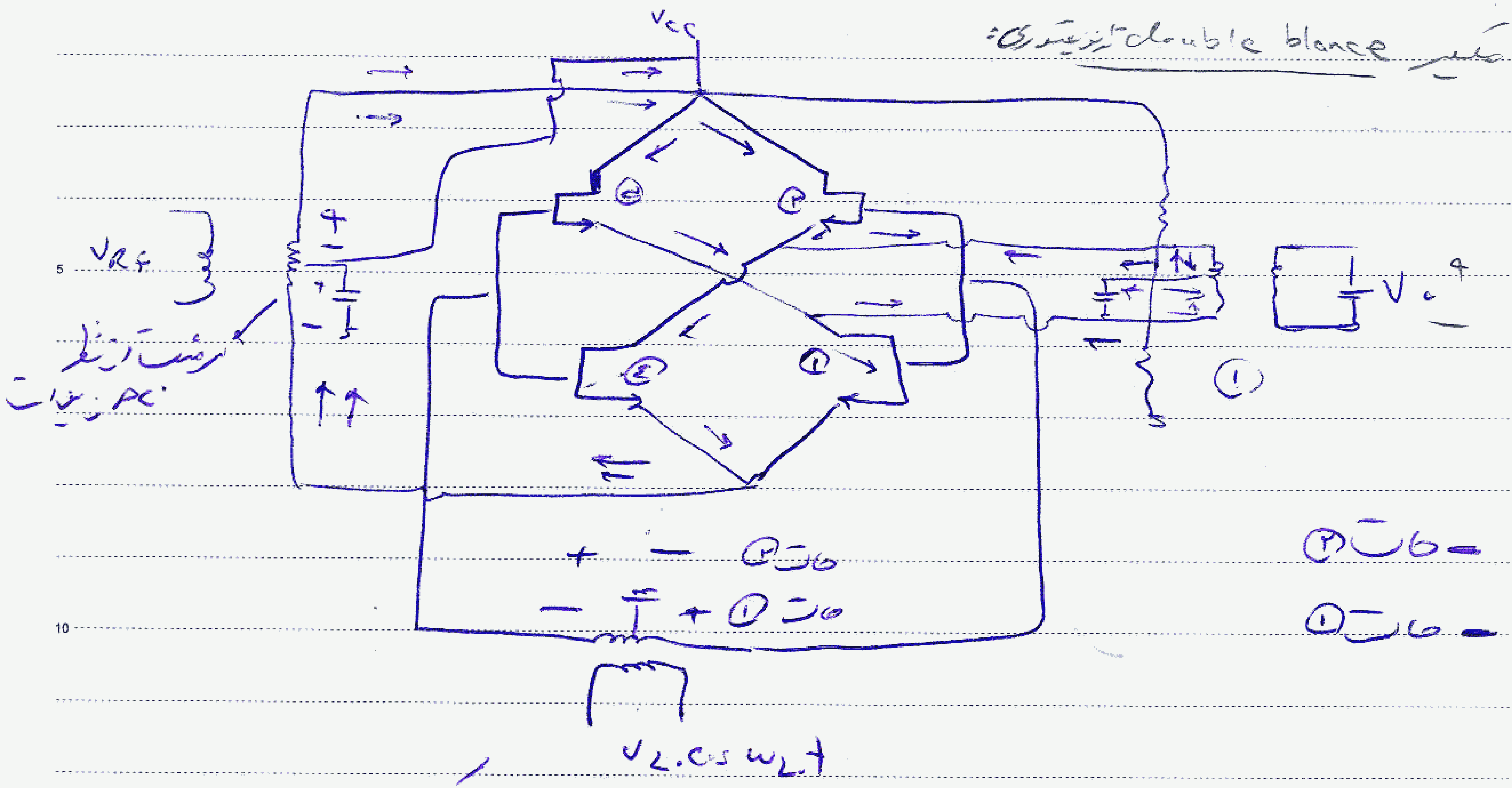


$\frac{N_1}{N_2} = 2$

(۱ هم سیم پیچ اول ۲ هم سیم پیچ دوم)

* برای حل باید سیگنال RF را در V_{LO} ضرب کرد و بعد توسط فیلتر به کمک VRF را در خروجی یافت

* میکسر double blance ترانزیستوری:



باید یک بایاس زیادی روی ② و ③ بگذاریم که ترانزیستورها را روشن کند و چون V_{L0}

فعلا مثبت است بایاس [illegible] اعمال ولتاژ زیاد به V_{L0} باید ترانزیستورهای ① و ② یا ③ و ④

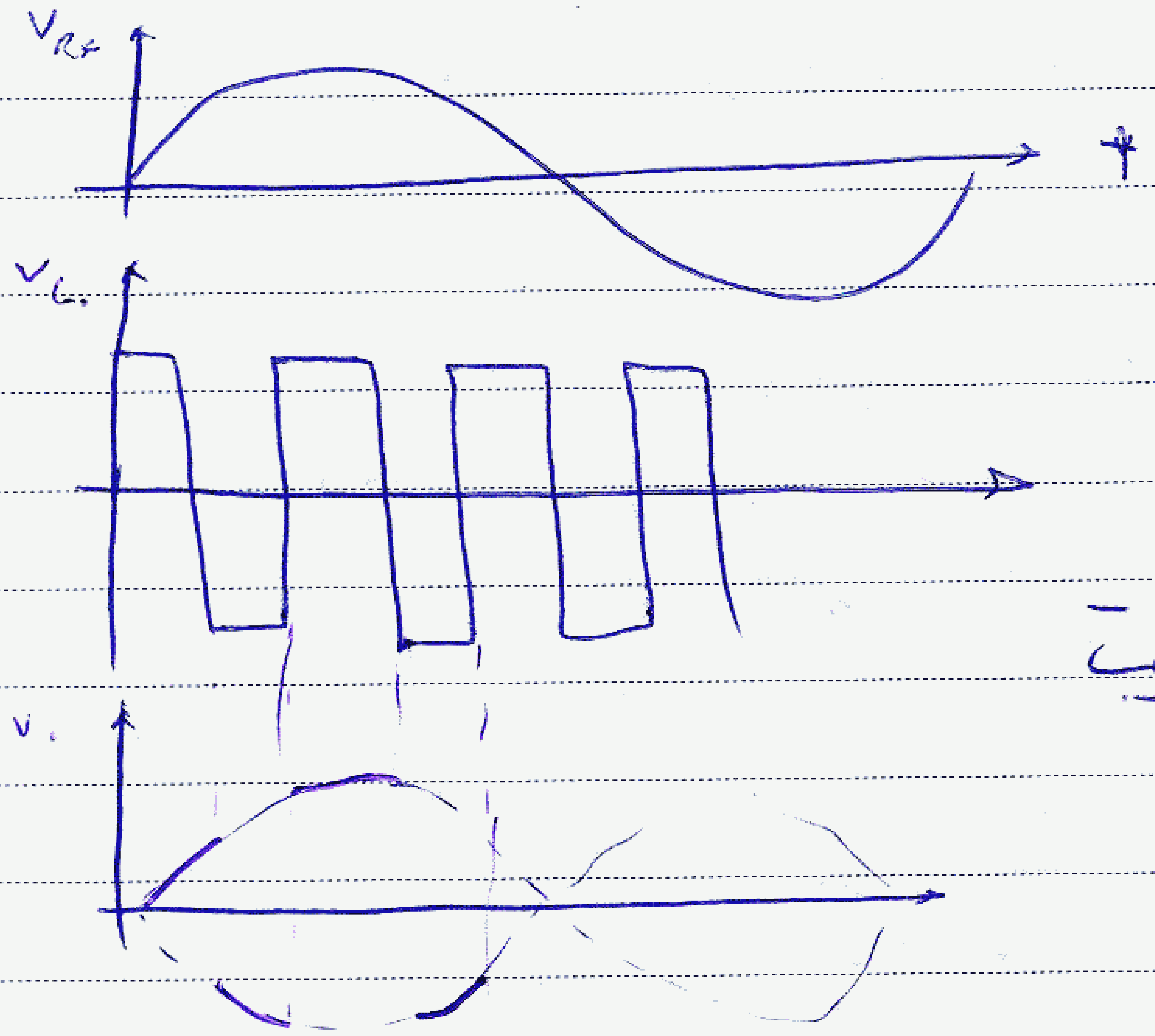
را روشن کند در تمام مدتی که [illegible] باید ولتاژ بزرگ باشد تا ترانزیستورها را [illegible] کند

مسیر جریان RF در حالت روشن بودن ① و ② و خاموش بودن [illegible] V_{L0} مثبت شده است در اینجا حالت

شماره سیم پیچ خروجی ① هم جهت می‌شود و باعث می‌شود V_{RF} به خروجی برود

حالت ② روشن بودن [illegible] V_{L0} و V_{RF} : در اینجا مسیر جریان در سیم پیچ V_{RF} به خروجی

می‌رود [illegible] باعث می‌شود V_{RF} به خروجی برود



*

برای تحلیل باید تقریب شود

هر پلاریته‌ای که در نظر گیریم

جریان از سر منفی وارد و از سر مثبت

خارج می‌شود

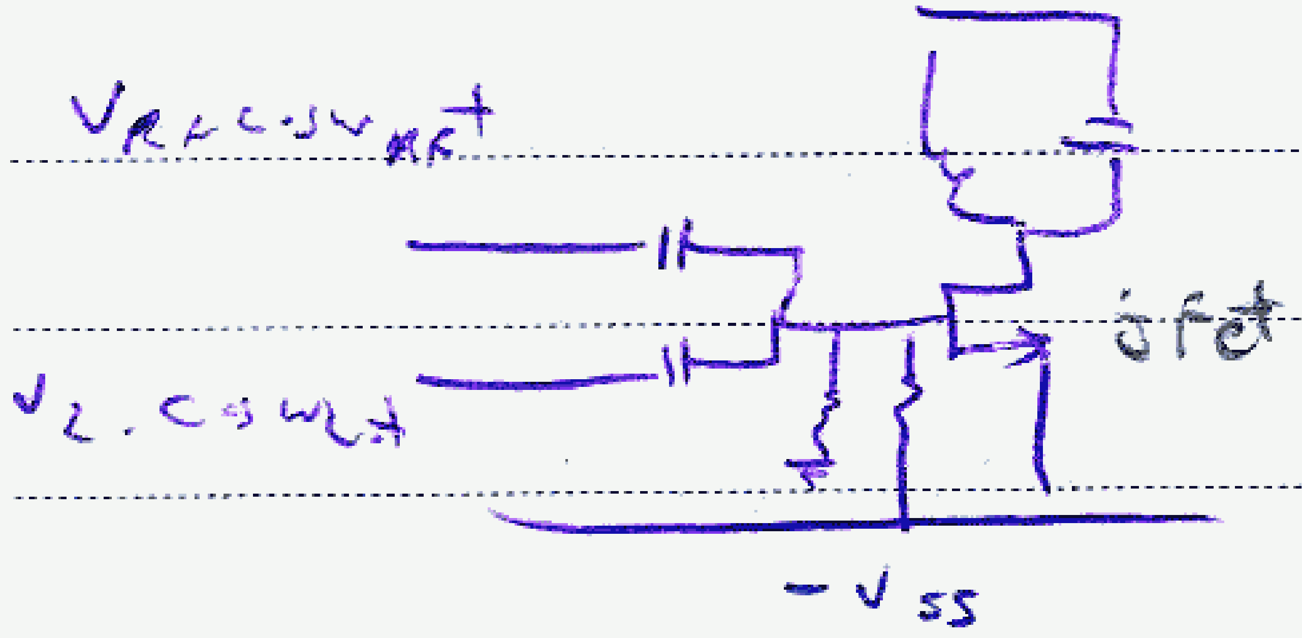
$$V_{L_0} V_{RF} \cos\omega_{L_0}t \cos\omega_{RF}t = \frac{1}{2} V_{L_0} V_{RF} \left[\cos(\omega_{L_0}+\omega_{RF})t + \cos(\omega_{L_0}-\omega_{RF}) \right]$$

توجه شود: حداکثر بهره‌ی تبدیل این مدار 0dB یا 1 می‌باشد چون ترانزیستورها بهره ندارند فقط

سوئیچ دارند پس نمی‌توانند بهره‌ی تبدیل زیادی داشته باشند اگر بهره‌ی ولتاژ زیاد کنیم بهره‌ی جریان کم می‌شود و یا برعکس

* با تحلیل مشخص شد در خروجی V_{L_0} و نه V_{RF} و هیچ کدام از harmonic‌هایشان هم را ندارند

در خروجی هم فقط F_{IF} یا $\omega_{L_0}+\omega_{RF}$ را فراهم است که به راحتی قابل حذف می‌باشد



$$g_m = \underbrace{\frac{2I_{DSS}}{|V_P|}}_{g_{m0}} \sqrt{\frac{I_D}{I_{DSS}}}$$

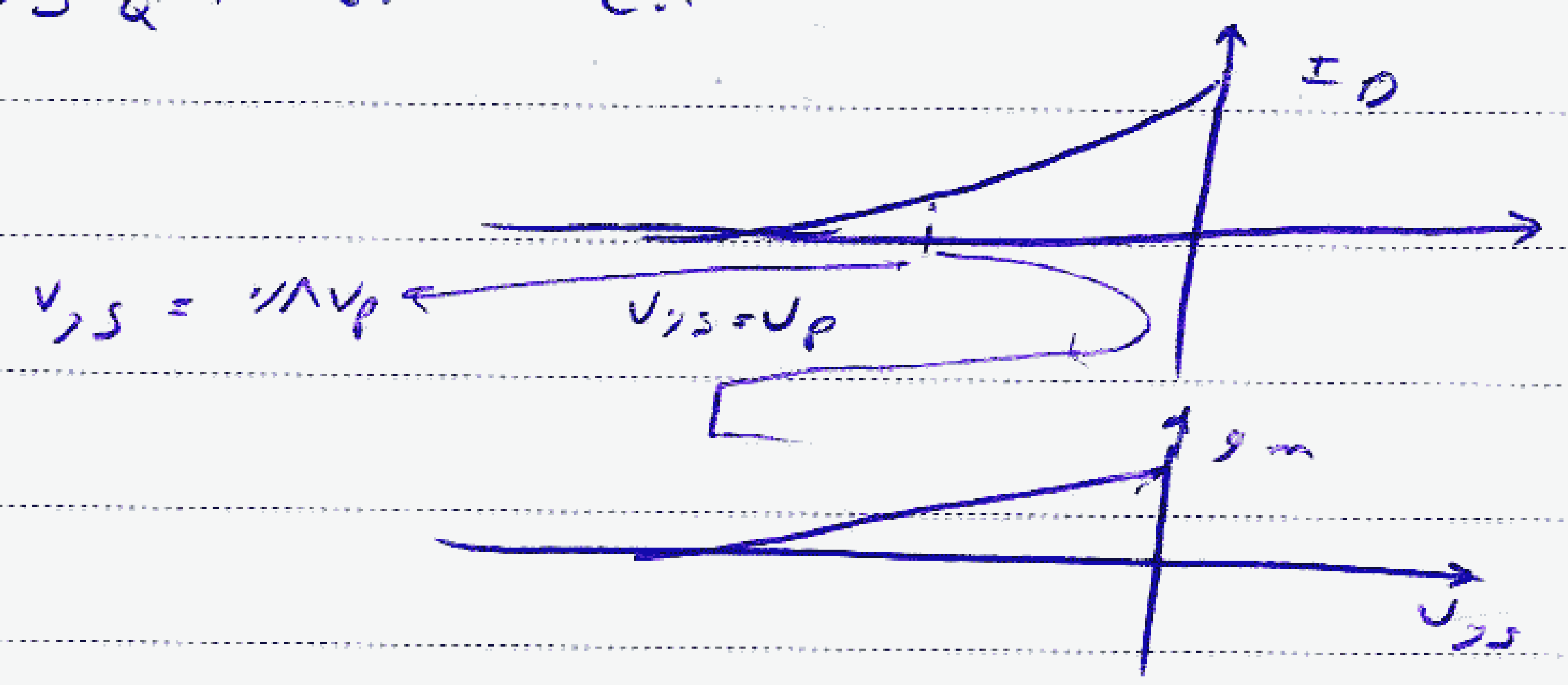
*

ابتدا با این نقطه کار مطمئن گردید $V_P > V_{L_0}$ شد $V_{DS} < V_P$ قرار دارد تا با اعمال V_{L_0} بزرگ

ترانزیستور $V_{DS} > V_P$ شده و روشن شود

$$\Rightarrow g_m(t) = g_{m0}\left(1-\frac{v_{gs}}{V_p}\right)$$

$$v_{gs} = V_{gsQ} + V_{L0}\cos\omega_{L0}t$$



اگر نقطه کار نزدیک $V_{gs}=0$ باشد بعد و افزایش دامنه LO باعث (swing) محدود

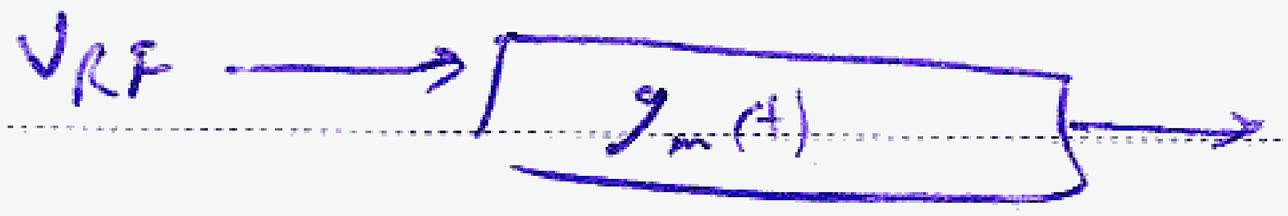
و ممکن است بعداً ترانزیستور قطع شود

$V_{GSQ}=۰/۸V_p$ در این نقطه کار بیشترین تغییرات را در g_m داریم و نقطه کار را در وسط خط بار بگیریم بیشترین نوسان داریم

متقارن ترین انواع است.

$$g_m(t) = g_{m0}\left(1+\frac{V_{GSQ}+V_{L0}\cos\omega_{L0}t}{|V_p|}\right)$$

$$= g_{mQ} + \frac{g_{m0}}{|V_p|}V_{L0}\cos\omega_{L0}t$$



$$i_d = g_m(t)V_{RF} = V_{RF}\left(g_{mQ} + \frac{g_{m0}}{V_p}V_{L0}\cos\omega_{L0}t\right)$$

$$i_d = g_{mQ}V_{RF}\cos\omega_{RF}t + \frac{V_{RF}V_{L0}g_{m0}}{V_p}\cos\omega_{L0}t\cos\omega_{RF}t$$

$$i_{d_{IF}} = \frac{V_{RF}V_{L0}g_{m0}}{2V_p}\cos(\omega_{L0}-\omega_{RF})t$$

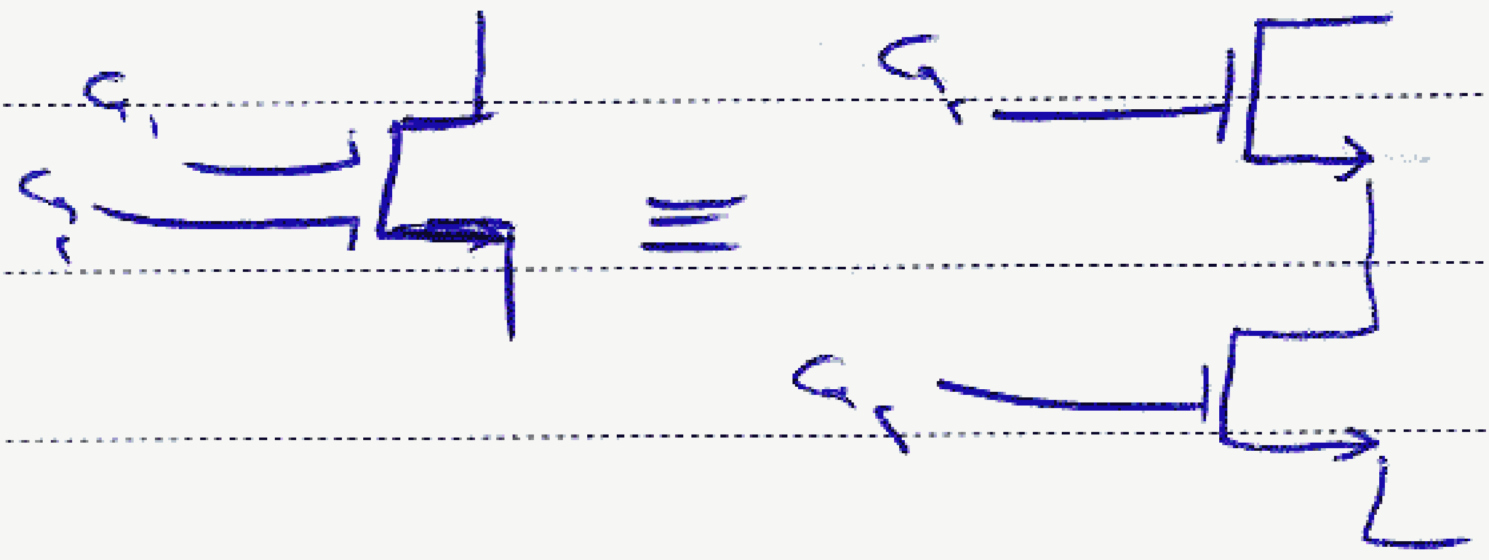
بهره تبدیل $g_C = \frac{V_{L0}g_{m0}}{2V_p} \longleftarrow$ مهم *

روی
همچنین V_{L0} محدودیت داریم:

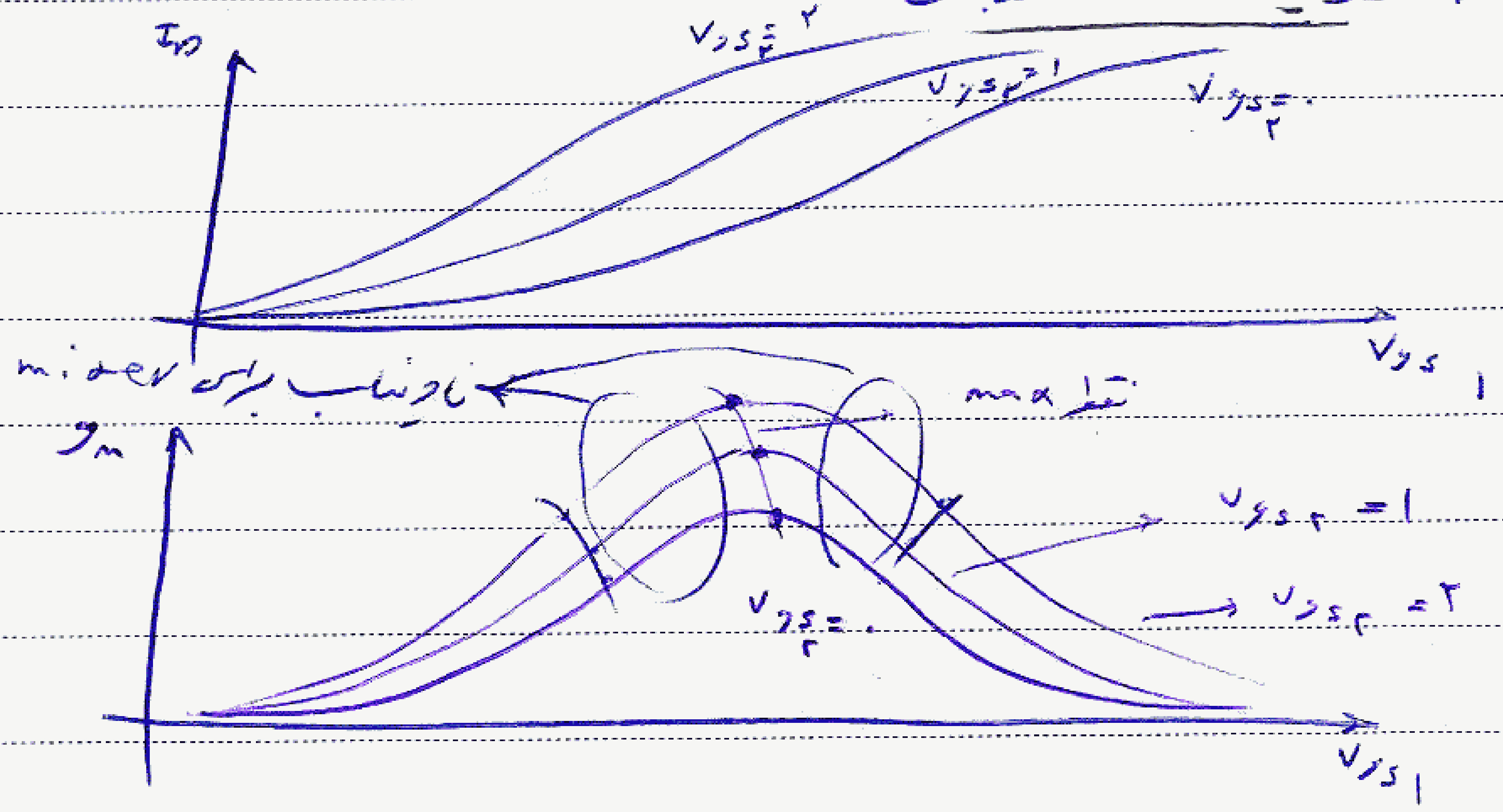
محدودیت این جا داریم این که V_{L0} تا حدودی باشد که V_{DS} به V_p نرسد و در واقع از آن کمتر شود

تا ترانزیستور [illegible] نشود یعنی به حدود ۵٪ ولت V_p برسد.

ترانزیستور دوال گیت و مدل ساخته شده با آن:



جریان وابسته به هر دو گیت ترانزیستور می‌باشد



نقاط مشخص شده، نقاطی است که بیشترین g_m و بهره را داریم و $\frac{\partial g_m}{\partial V_{GS}}$ = ثابت و هم رفتار

خطی داریم حال اگر بخواهیم نقاطی را بیابیم که mixer باشد و رفتار غیرخطی مرتبه ۲ داشته باشیم

و غیرخطی مرتبه ② مهم است

رفتار غیرخطی مرتبه ۲ مربوط به نقاطی است که $\frac{\partial g_m}{\partial V_{GS}}$ ماکزیمم می‌شود. $\frac{\partial^2 g_m}{\partial V_{GS}^2}$

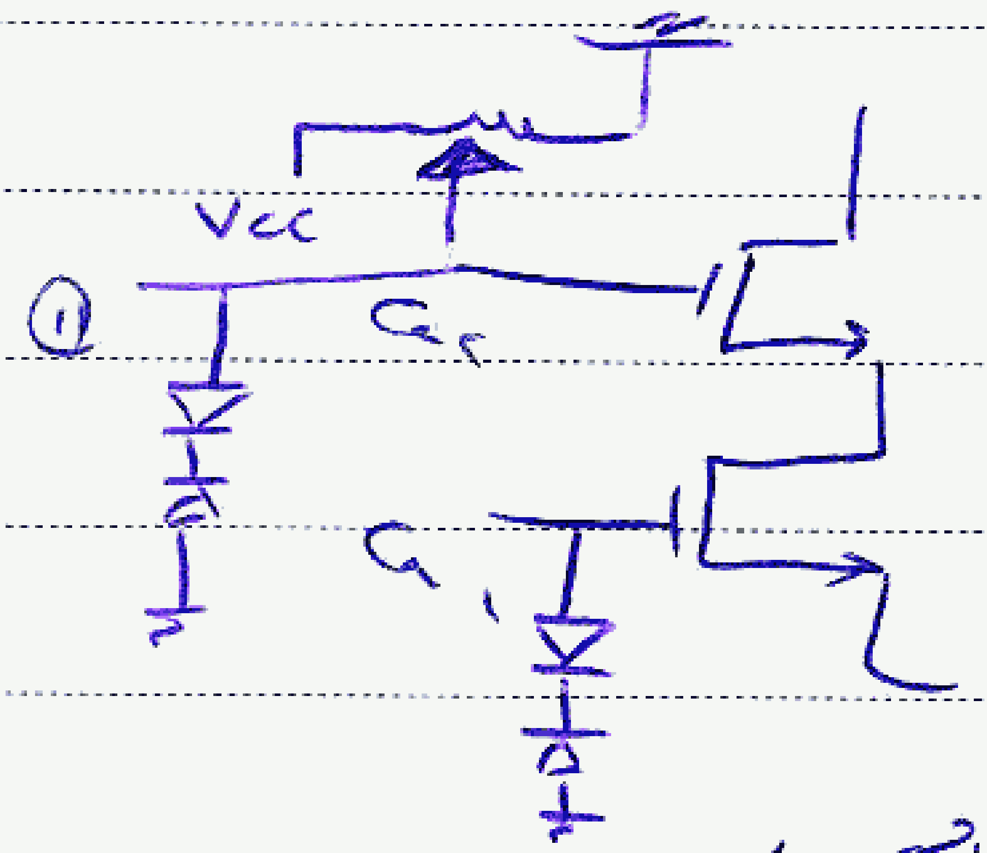
شود یعنی در این دو نقطه فرق رفتار غیرخطی ۲ داریم در mixer خوب داریم یعنی نقاط متعدد g_m وابسته

به V_{GS}

ترتیب: از این سیگنال برای AGC استفاده می‌کنیم چون می‌توان در یک پریود ۷ با تغییر ولتاژ بهره

را تغییر دهیم و تنظیم کنیم. حالا خازن وقتی اتصال شده به C_{a2} را از خروجی آشکارساز

تغذیه می‌کنیم و در یک مدار فیدبک قرار دهیم تا بهره ما را تنظیم کنیم



تذکر: از این خازن‌ها ظرفیت نسبت به بار یکسان

خیلی حساس است به بار دیود یا سیگنال را ظرفیت خازن هم مدمجه به حدود

چون آن زمان ظرفیت خازن‌ها در دیود خیلی کم حدود چند ۰٫۵p فاراد می‌باشد و با خازن بار دیود بار حدود ۱۲۵p

می‌باشد مدار نیمه می‌شود و یک خازن ۷۵p داریم بهتر که بگذاریم

حالا اگر یک نیگاتیو به ① وارد شود $Q = CV$ $V = \frac{Q}{C}$ که ولتاژ خیلی

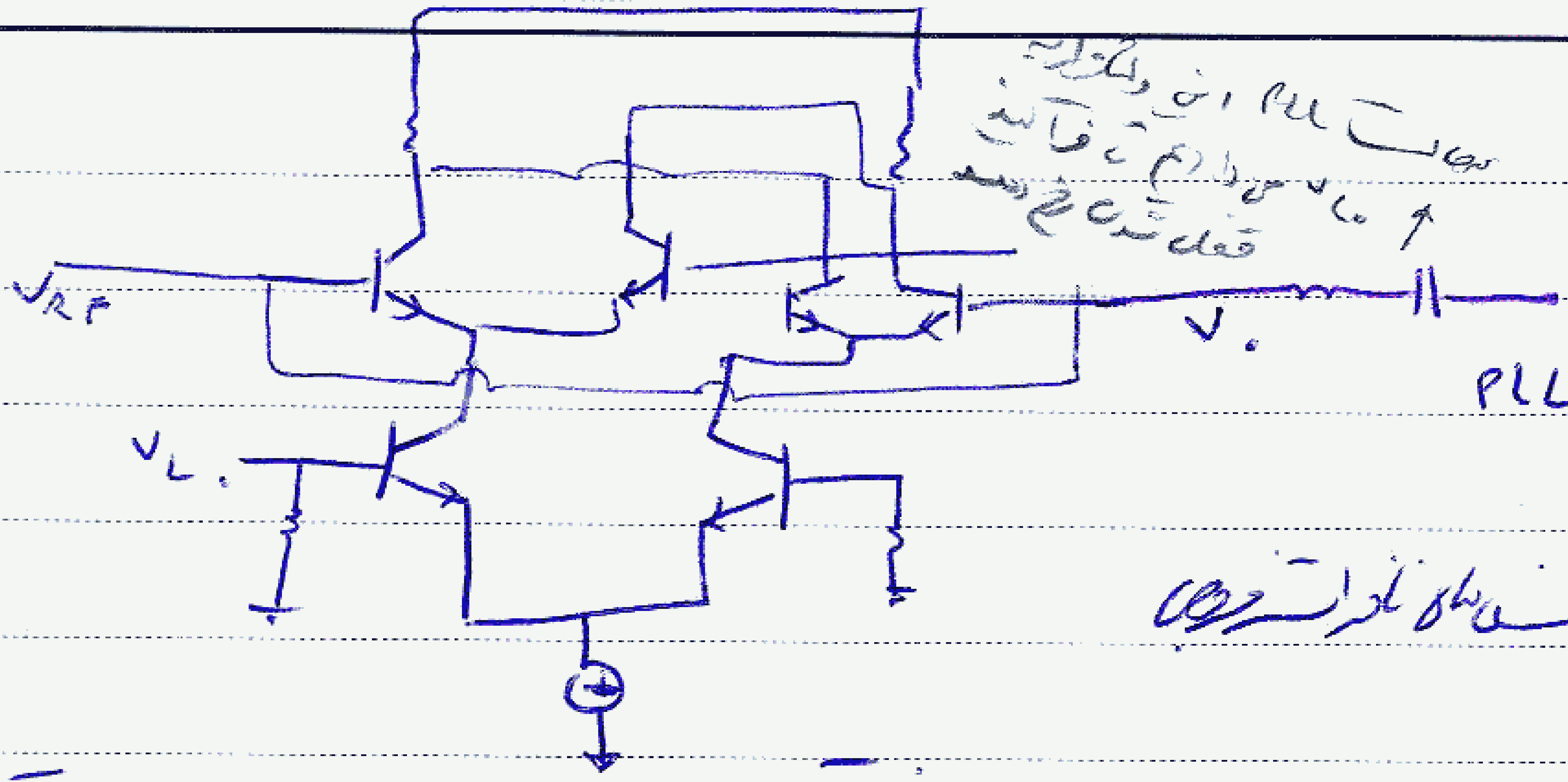
بزرگ حدود ۰٫۷ ولت ایجاد شود دیود اول خاموش شده و دیود آنها روشن در شکست و روی خازن ...

برای کاهش شکست خنثی می‌شود و شده ...

Subject:

Year. Month. Date. ( )

PAPCO

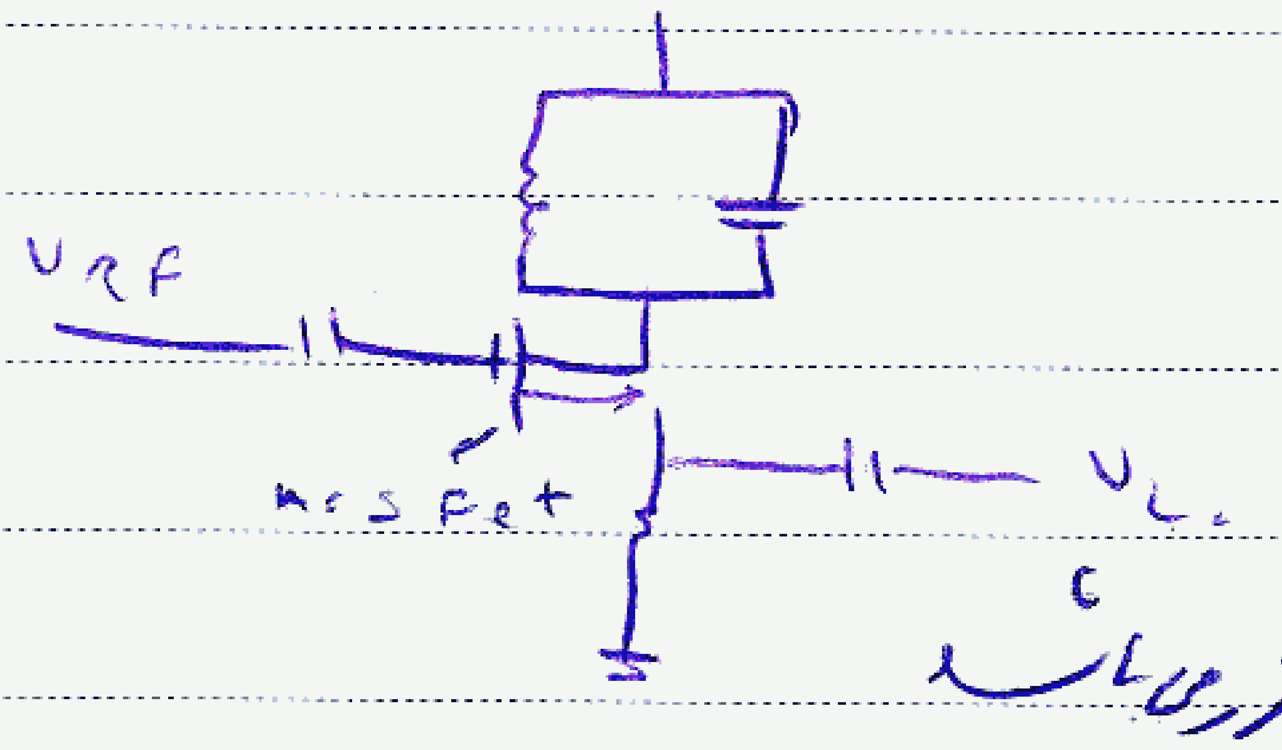


سوئیچ PLL این ولتاژ را [illegible] می‌دهیم تا فاز [illegible] قفل شده [illegible]

* مدار بحث شده برای PLL نیز می‌تواند بکار برده شود تا سیگنالهای [illegible]

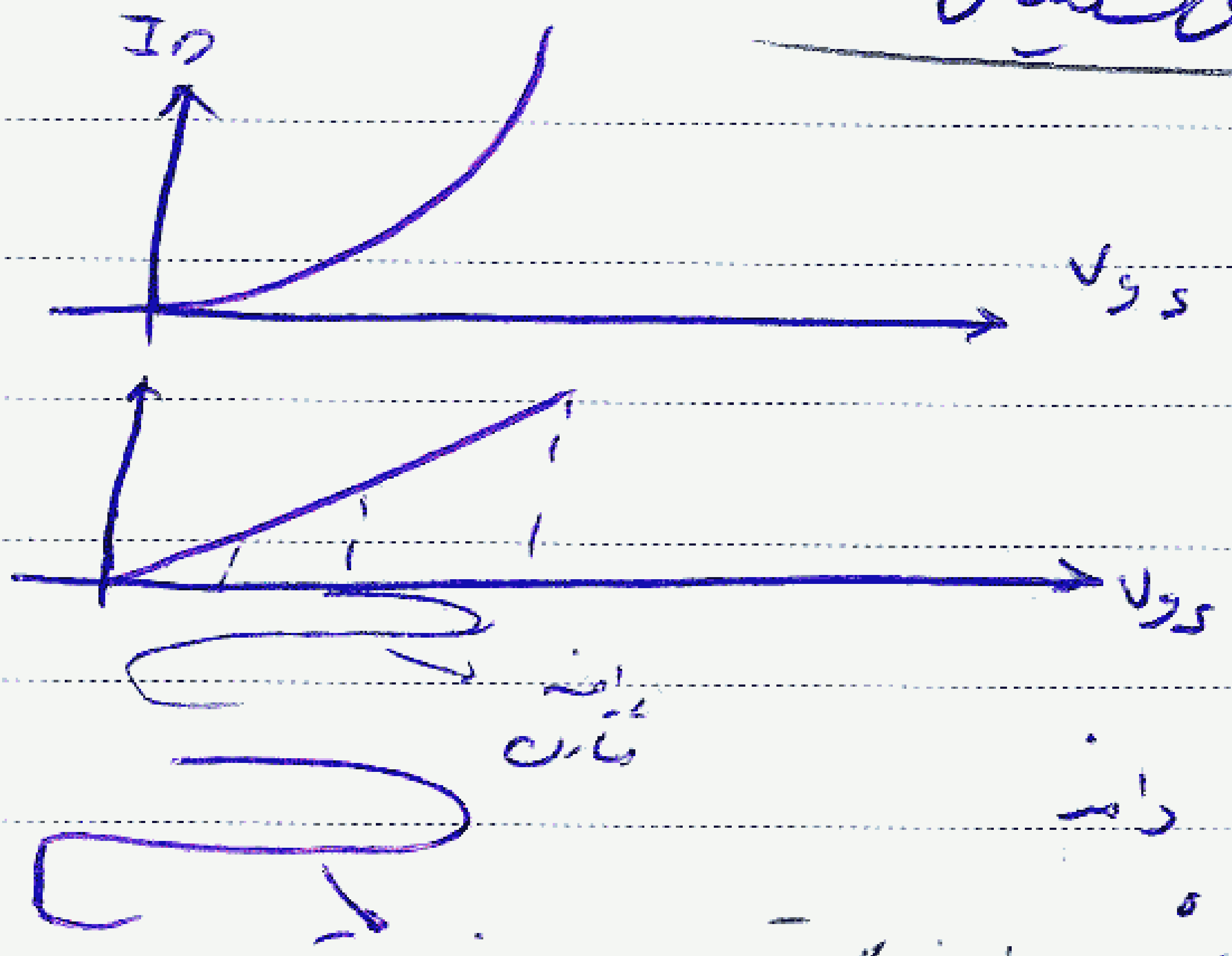
آن جایی کمتر می‌باشد و بلکه بیشتر نخستین تیزی‌ترین f_{IF} را باید انتخاب کنیم بهره خیلی زیاد در [illegible] تضعیف آن زیاد نیست

* استفاده از FET ما آن را در ناحیه قطع یا اشباع نبرد که میکسر ما خطی باشد چون ناحیه غیرخطی درجه ۲ دارد و IF خیلی‌ها بکار می‌برند



$$g_c = \frac{V_{IF}}{V_{RF}} \propto g_m \cdot V_L$$

بهره میکسر هم وابسته به مشخصات داخلی ترانزیستور می‌باشد و هم وابسته به پارامترهای خارجی مثل دامنه سیگنال Local

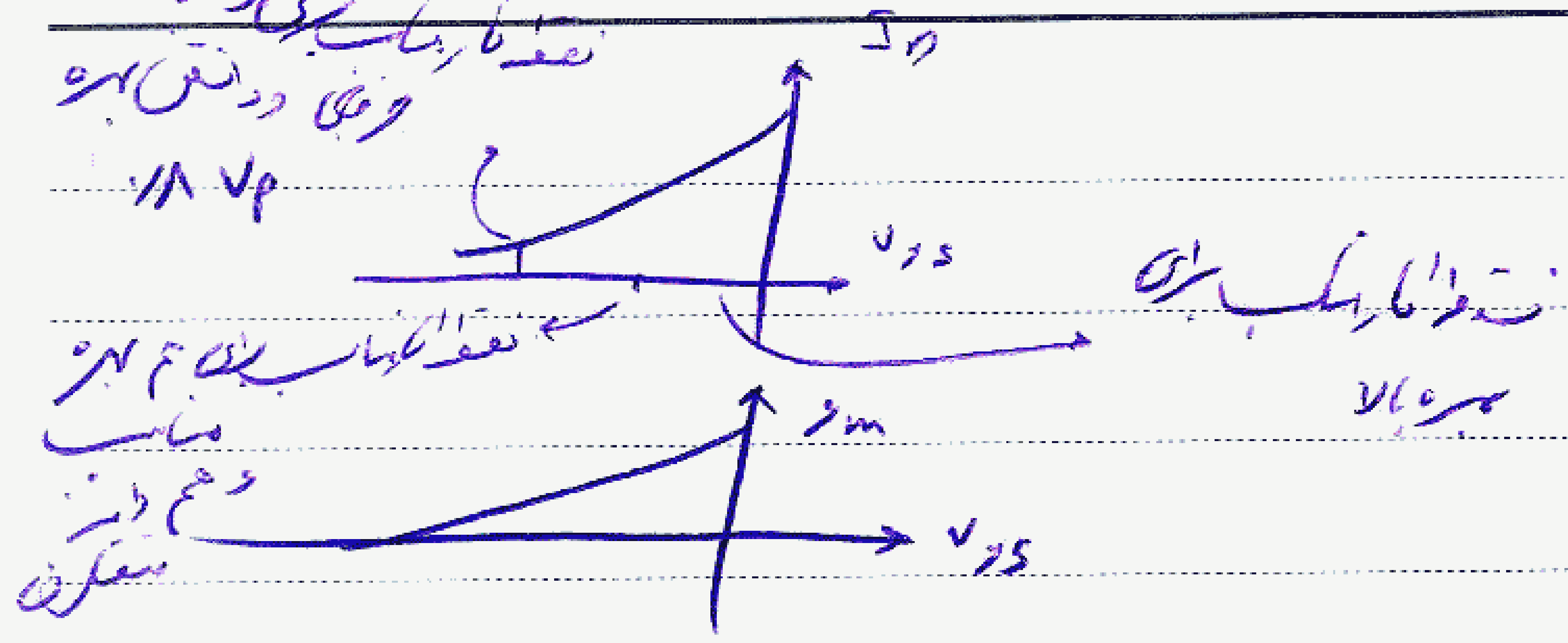


تا آنجا شیفت شد بازه زیاد IF می‌توان ایجاد کرد

در حالت ماکسیمم داریم:

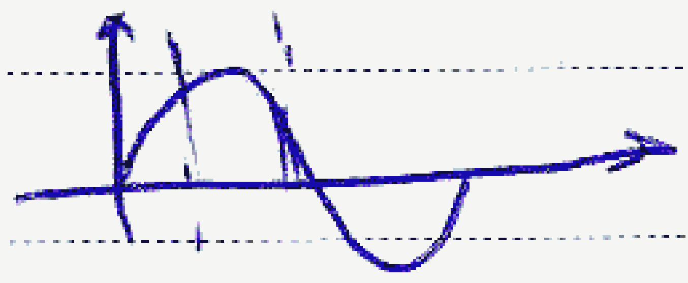
اگر نقطه کار را وسط بگیریم هرچه دامنه نوسان بیشتر می‌شود g_m هم ـ و خطی تغییر نداریم

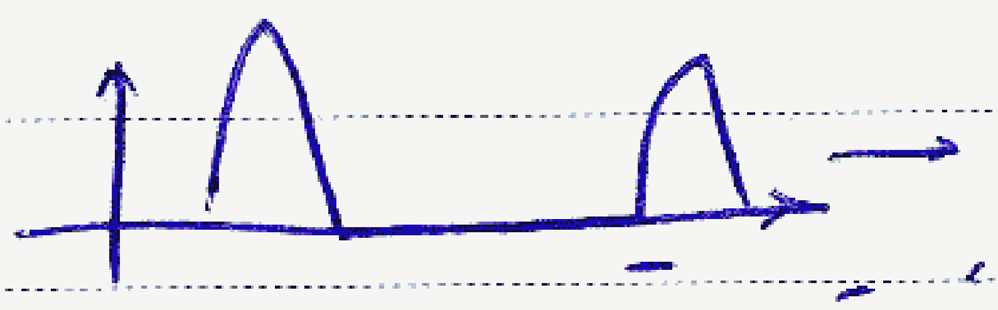
* اگر نقطه کار را ۱/۲ V_P بگیریم max دامنه را داشته باشیم و [illegible] کمی هم نداشته باشیم. در این حالت یک سیگنال داریم که از یک طرف [illegible] و از طرف دیگر [illegible] شود پس اگر [illegible] مشتق [illegible] سیگنالها را در شکل بگیریم این [illegible] دامنه [illegible] خواهد داشت



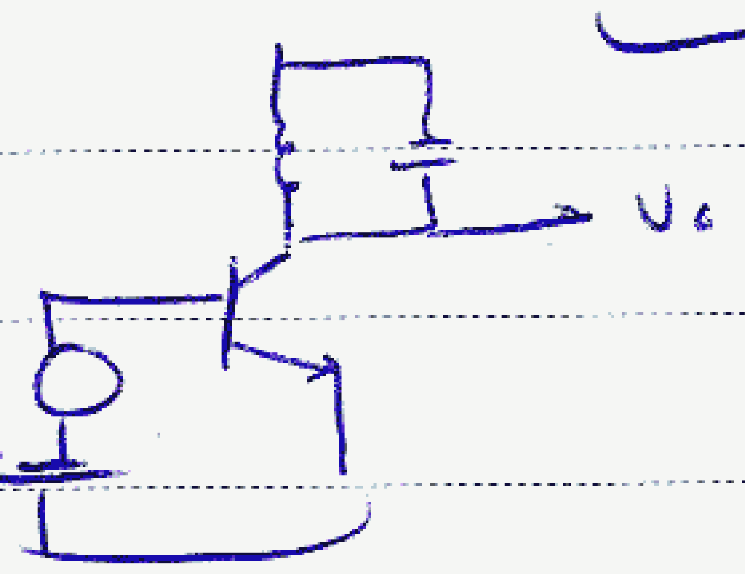
* تقویت کننده کلاس C : با ماسفت

نقطه کار را حتی منفی‌تر می‌بریم تا زمان هدایت کمتر شده و راندمان زیاد شود





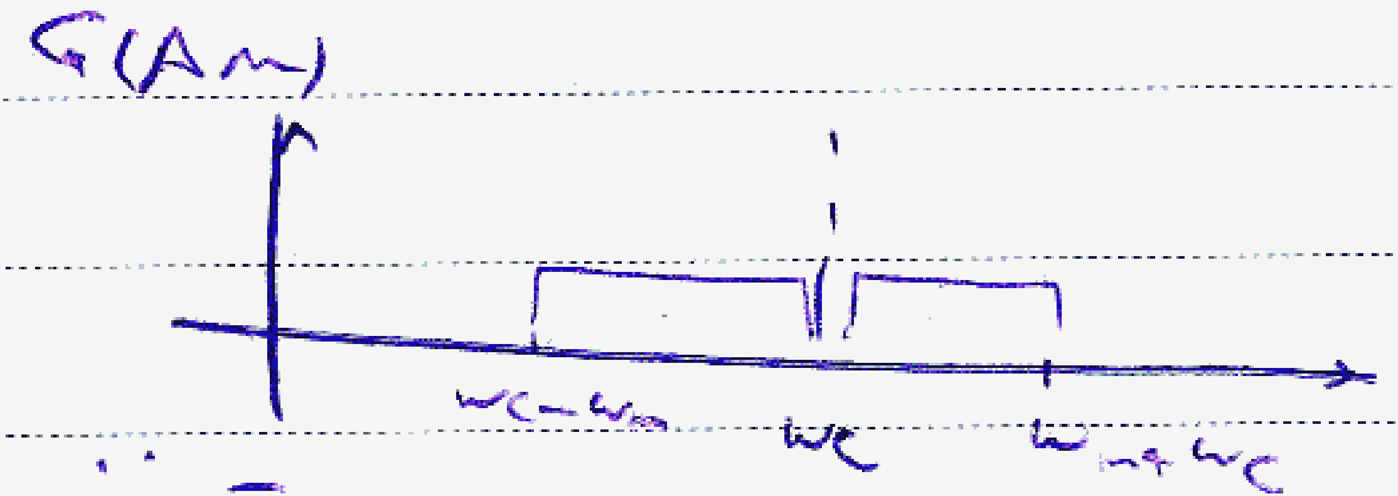
(همراه با داشتن هارمونیک‌ها) : سیگنال IF ۵ میدهد
را تولید کرده ولی با دامنه بیشتر است



تقویت کننده کلاس C با BJT :

مدولاسیون‌ها :

A.M : $F(t) = A(1 + m\cos\omega_m t)\cos\omega_c t$



در کانال‌های تلفنی بین 4kHz – 300Hz می‌باشد زیرا تغییر ω_m در AM تلفنی

هر کانال AM 4kHz می‌باشد و حال اگر این AM به‌صورت SSB نصف عرض باند نصف می‌شود و هر کانال 2kHz می‌باشد که ظرفیت را بالا می‌برد

FM : در مدولاسیون FM عرض هر کانال 200 kHz می‌باشد ولی پهنای باند حدود ۵ تا ۶ برابر AM می‌باشد.

PAPCO

Subject:
Year. Month. Date. ( )

* سیگنال FM عرض باند وسیع‌تری با شدت‌های آرتیفای تعریف شده تعداد ایستگاه‌ها کمتر شود حدود ۸ تا ۱۰ برابر

کم می‌شود

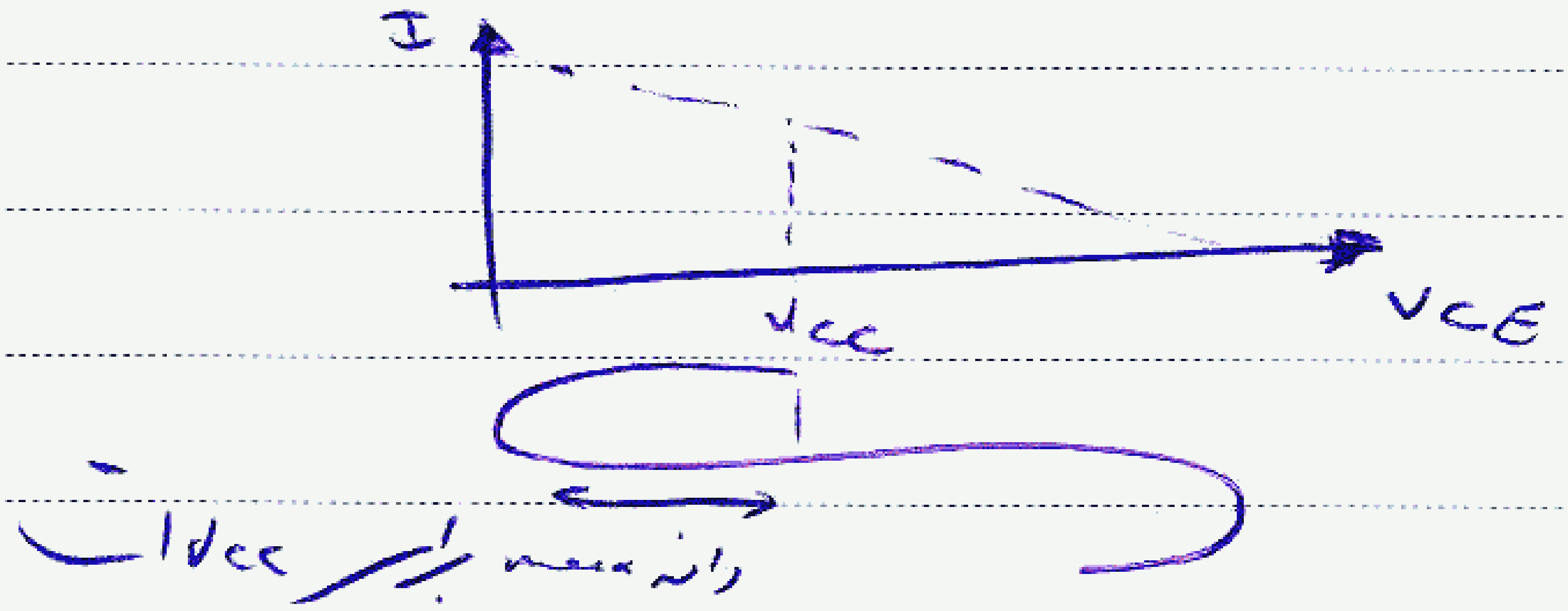
سیستم‌های FM در برابر نویز کمتر حساس است. AM را معمولاً به دلیل بهای ارزان با بالا و افت انرژی کم استفاده می‌کنند.

در تقویت کننده کلاس C اشباع شده و قطع داریم

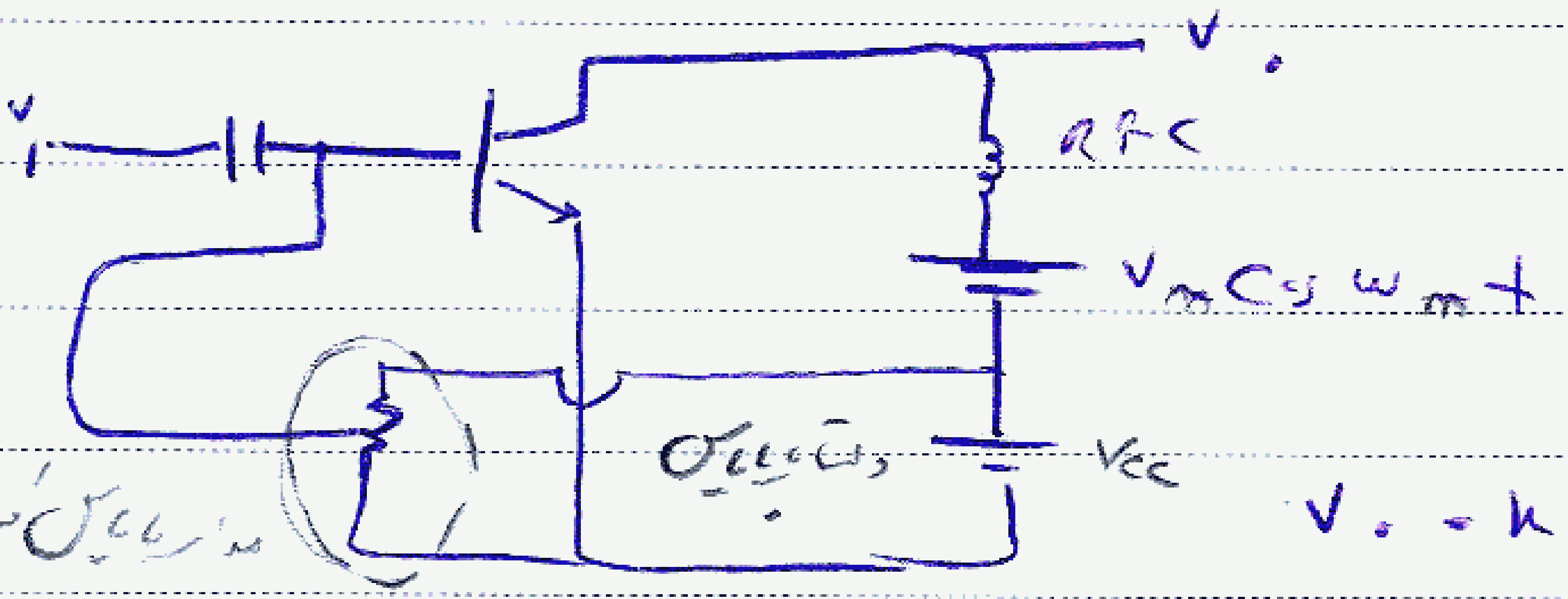
$V_o = kV_{cc}\cos\omega_c t$

ولتاژ خروجی به تغذیه بستگی دارد

پس با تغییر تابع ولتاژ تغذیه استفاده می‌شود که ترانزیستور به ولتاژ تغذیه می‌رسد



تقویت کننده کلاس C برای ایجاد سیگنال AM استفاده می‌شود



مدار بایاس که نقش کننده منبع دارد
عبور سیگنال در کلاس C
نمی‌باشد

$V_o = k(V_1 + V_c)\cos\omega_c t$

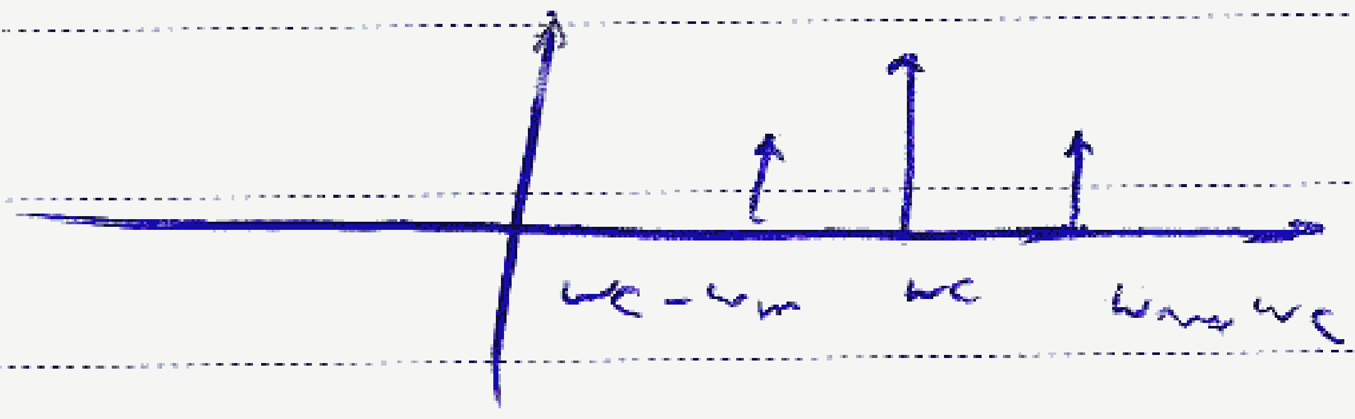
$V_o = \frac{k}{V_{cc}}\left(\frac{V_m\cos\omega_m t}{V_{cc}} + 1\right)\cos\omega_c t$

+ ایزولاسیون منابع RF (منبع ولتاژ) و ω_c (حامل)

این مدار ایزولاسیون خوبی دارد چون سیگنال با فرکانس ω_c به دلیل RFC به درون ω_m نمی‌تواند برود و

سیگنال‌ها نسبت به هم را ایزوله از هم خواهیم داشت.

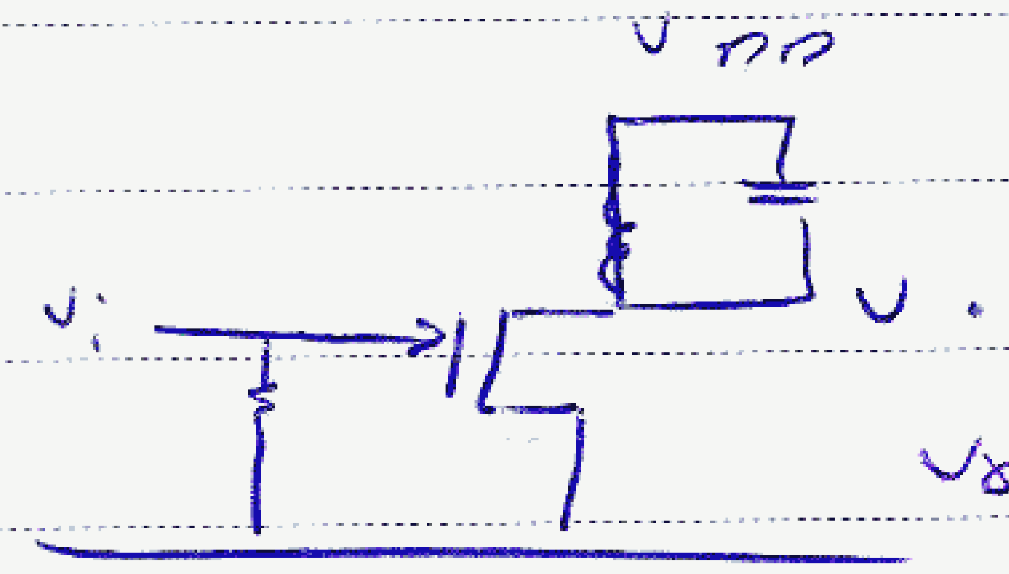
$$v_o = k'(1+m\cos\omega_m t)\cos\omega_c t$$
$$= k'\left[\cos\omega_c t + \frac{m}{2}\cos(\omega_c \pm \omega_m)t\right]$$



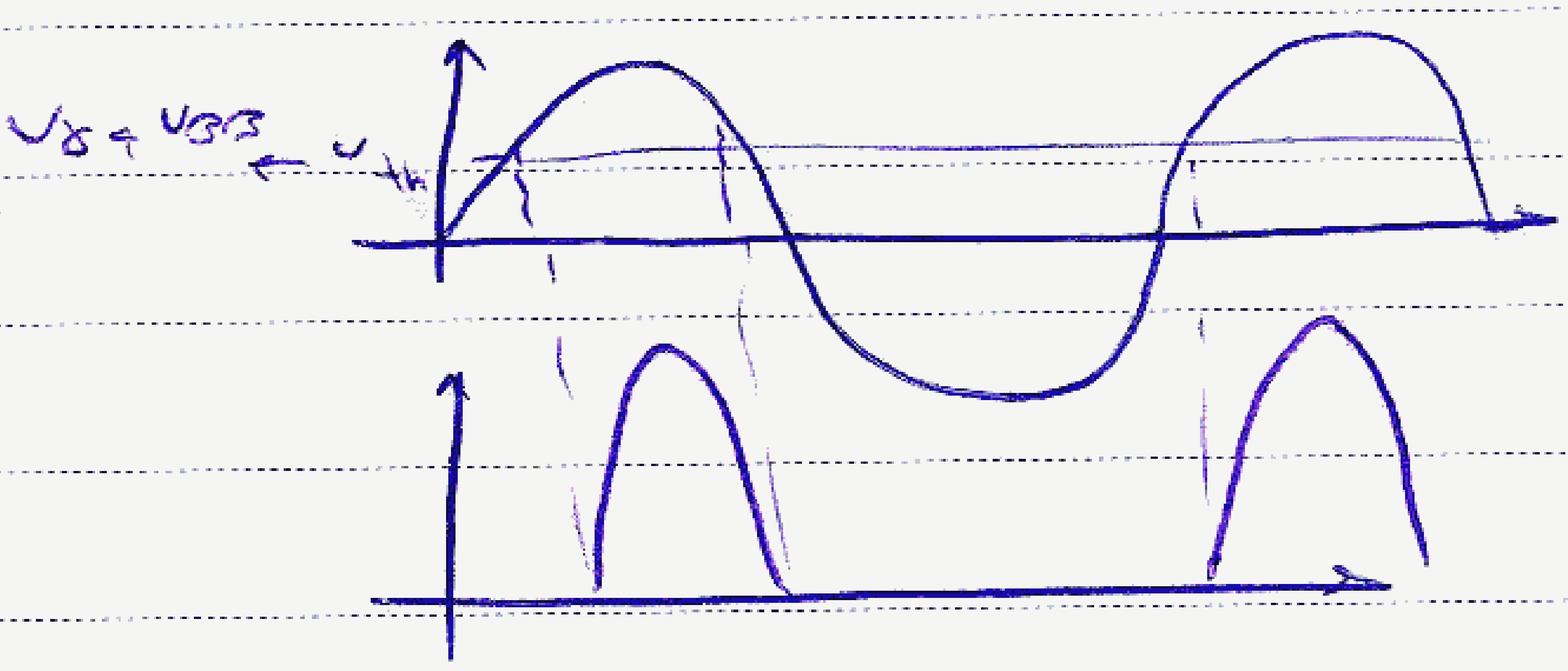
f * بهره توان در AM مناسب نیست

زیرا بهره توان خیلی پایین است و $\frac{1}{6}$ توان روی side band چپ و $\frac{1}{6}$ روی side band راست ارسال می‌شود

و $\frac{2}{3}$ توان روی حامل هدر می‌رود



تقویت کننده کلاس C:



* سیگنال ورودی در کمتر از ۱۸۰ درجه عبور می‌کند سیگنال تقویت شده و بار تانک سیگنال ورودی را هم

می‌سازد یعنی سیگنال با فرکانس اصلی را به سیستم می‌دهد با دامنه بالاتر

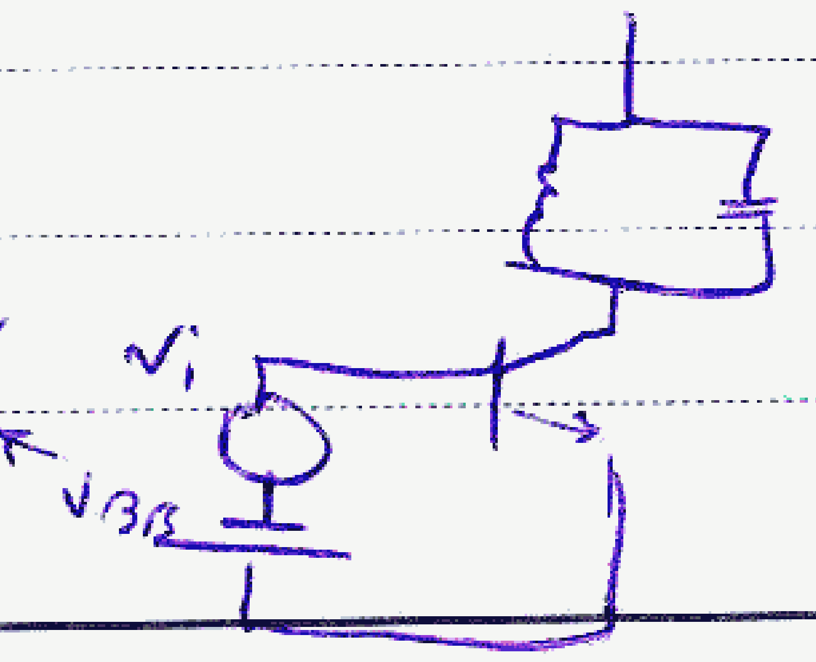
تقویت کننده کلاس C در دوره فرستنده‌ها استفاده می‌شود چون توان بالا می‌خواهیم یعنی تقویت جریان داشته باشیم

و با طبقات قبلی تقویت ولتاژ انجام می‌شود یعنی توان زیادی داریم و مدولاسیون را انجام می‌دهیم.

تقویت کننده توان: Bjt برای اینکه از ... استفاده کنیم Bjt چون ... آن کم ۰.۷ بدهد

با بایاس ... بایاس منفی ایجاد می‌شود ... عبور می‌دهد و توان مصرفی

آن کم شود



افزایش بازده کلاس C ⟵

ایجاد بایاس منفی

مدار ولتاژ منفی

Subject:
Year. Month. Date. ( )

توجه شود:

منحنی توان روی $w_c \pm w_m$ نصف روی w_c است پس توان سیگنال خروجی ها $\frac{1}{2}$ حاصل می باشد

و توان اتلافی زیاد است.

بنابراین دنبال سیستمهایی هستیم AM روی w_c و $w_c \pm w_m$ باشد تا اتلاف توان روی w_c نداریم

حال اگر w_c را حذف کنیم (DSB - sub carrier) داریم که توان موجها کم می شود

تکمیلی:

تمامی مدارات (Double blance) DSB subcarrier می باشد چون ترانس های خروجی (دیود یا ترانزیستوری)

فقط $w_c \pm w_m$ ها شدید و w_c ساخته نمی شود

بنابراین مدولاتورها) فیلترها هستند در ورودی قرار می گیرند

توجه: در بسیاری از مواقع از SSB استفاده می شود یعنی در زمینه توان $w_c \pm w_m$ استفاده می شد

دو کانال توان بیشتر شود آن را به عنوان سیگنال قوی تر و تقویت می کنند و به آنتن به هم می رسد

حال اگر به دلیل fading آن سیگنال قوی تر شده تضعیف شود زیرا چون آشکار شده روی

و کانال دیگر قطع می شود. fading به دلیل multi path و تخریب حذف

چند بار انعکاس می شود که باعث می شود سیگنال اصلی و سیگنال بازتابی در فاز مقابل باشند و یکدیگر را خنثی کنند.

بازتابی
عدم فاز سیگنال

* حال اگر با DSB و SSB ها هم رو به رو خرابیم SSB باید فرکانس اسیلاتور هم جهت باشد

۳۰۰
بین دو طیف در سیگنال صوتی 400Hz می باشد نیاز به یک فیلتر با باند کم داریم

اگر سیگنال ها حدود GHz باشد اگرچه با هم فاصله نسبی آنها 400Hz باشد Q ها بزرگ می شود

یکی از DSB ها با تداخل SSB در فرستنده های ماکروویو ساخت ← توجه

PAPCO

Subject:
Year. Month. Date. ( )

* اگر بخواهیم کیفیت ، اختلاف فرکانس زیاد داشته باشیم باید فرکانس مرکزی زیادی داشته باشیم

اگر یکباره این کار را بکنیم نیاز به فیلتر با Q بالا داریم ولی اگر بخواهیم فرکانس را با چند مرحله انجام دهیم

فیلترها با Q های پایینی رو داریم در هر مرحله این تغییر فرکانس را انجام داد

باند فرستنده

مثال:

500Hz   4MHz

$\omega_{c1} = 10\ MHz$

$\omega_{c1} + \omega_m$ → برداشت
$\omega_{c1} - \omega_m$ → حذف
} → SSB ایجاد شد

⇒ 10,005 → 14 m

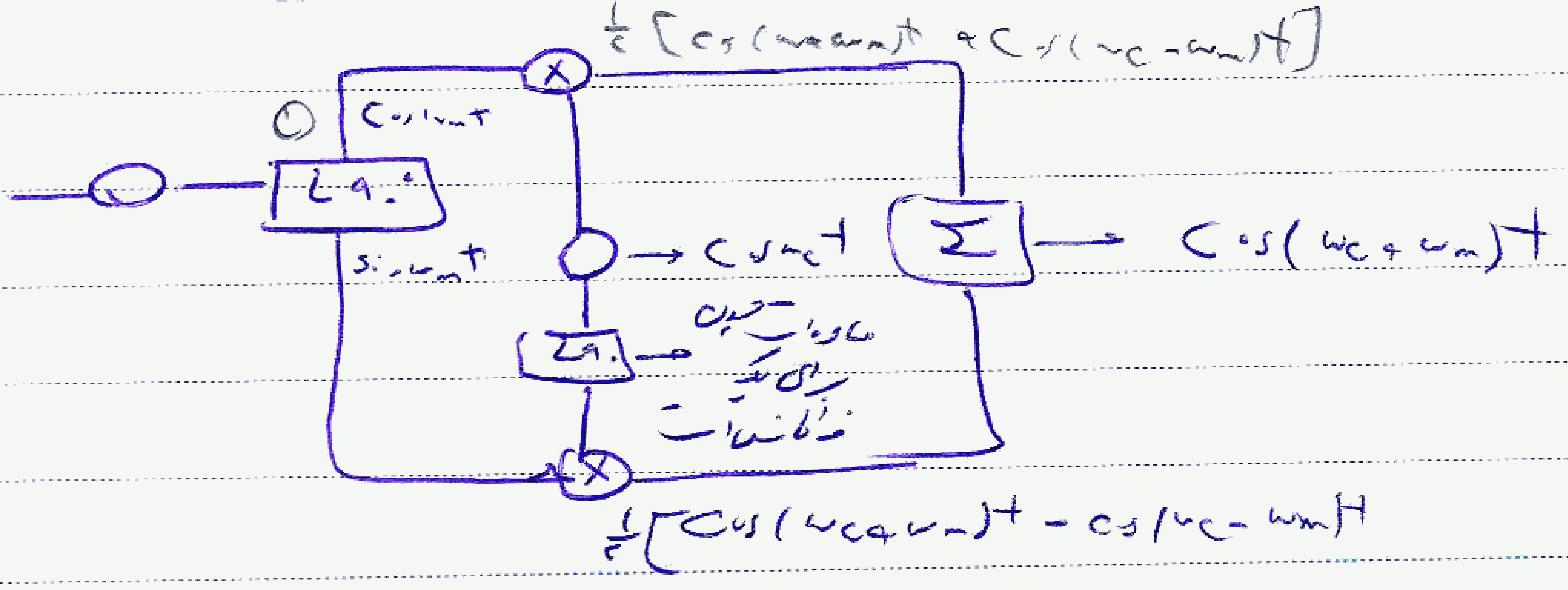
② مرحله $\omega_{c2} = 5\ GHz$

$5GHz \pm (10 \to 14MHz)$ ⇒ $Q = \frac{5GHz}{10MHz}$ Q پایین آمد است

در نتیجه در هر مرحله چند بار باند را بالا می‌بریم تا $Q = \frac{\omega}{2\Delta}$ کم شود و Q پایین آید

* اگر از چند مرحله بیشتر شود چون تک فیلترها و فیلترها SSB دارند امکان ایجاد چند مرحله

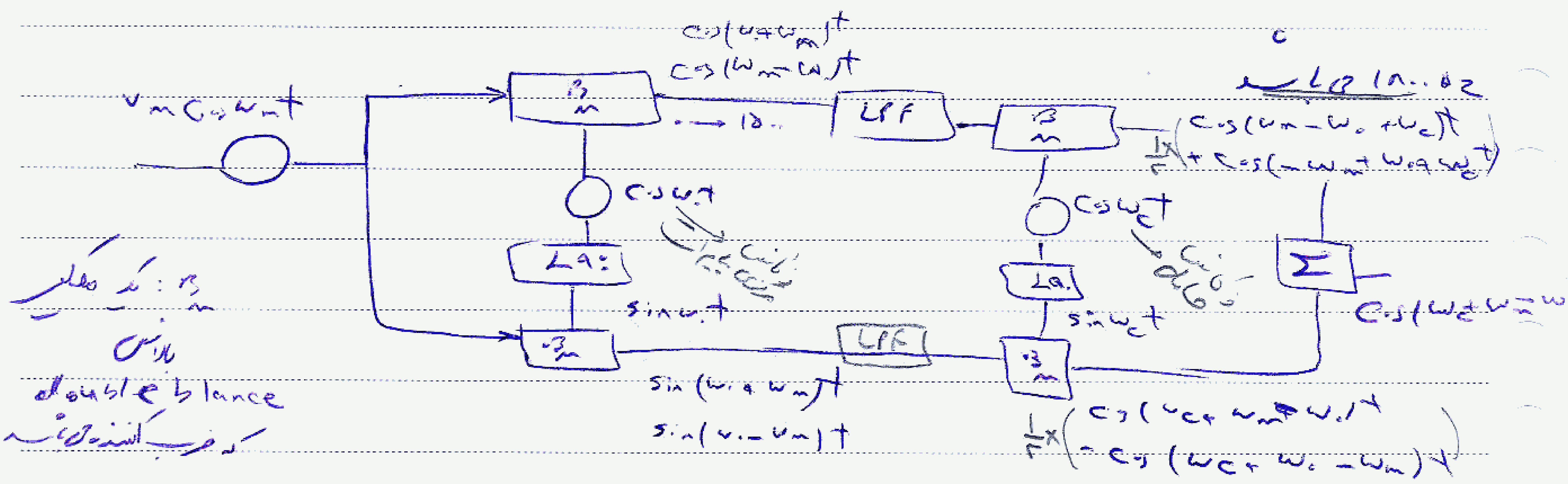
وجود ندارد چون در هر مرحله نیاز به یک فیلتر دقیق با Q بالا داریم و تضعیف پیدا می‌شود



$\frac{1}{2}[\cos(\omega_c+\omega_m)t + \cos(\omega_c-\omega_m)t]$
①
$\cos\omega_m t$
$-90°$
$\sin\omega_m t$
$\cos\omega_c t$
Σ
$\cos(\omega_c+\omega_m)t$
-90
شیفت فاز برای یک فرکانس
$\frac{1}{2}[\cos(\omega_c+\omega_m)t - \cos(\omega_c-\omega_m)t]$

مشکل به ایجاد شیفت دهنده ای که برای کل پهنای باند وسیع اختلاف فاز ۹۰ ایجاد کند امکان پذیر نیست و مشکل می باشد.

+ وقتی سیگنال تلفنی ما بازه ی ۳۰۰Hz - ۳۴۰۰Hz می باشد و باید پهنای این بازه ما)
۳۱۰۰ — ۳۴۰۰



cos(ω₀+ωm)t
cos(ωm−ω₀)t
۱۸۰۰Hz باشد
Vm cos ωm t
Bm
→ ۱۵۰۰
LPF
Bm
½ × (cos(ωm−ω₀+ωc)t + cos(−ωm+ω₀+ωc)t)
cos ω₀ t
cos ωc t
شیفت ۹۰
۹۰
Σ
cos(ωc+ωm−ω₀)
Bm : ضرب کننده بالانس
double blance
که ضرب کننده می شد
sin ω₀ t
sin ωc t
LPF
Bm
sin(ω₀+ωm)t
sin(ω₀−ωm)t
½ × (cos(ωc+ωm−ω₀)t − cos(ωc+ω₀−ωm)t)

مشکل روش دیگر یافتن ضرایب مناسب برای SSB می باشد که نیاز به سیستم پیچیده داریم

مهمترین مشکل SSB تأثیر اعوجاج و تضعیف الکترونیکی شدید و مزیت آن کاهش پهنای باند

و تعداد کانال بیشتری توسط RF می فرستیم و فرصت زیادی شده.

محدودیت پهنای باند سیگنال RF محدود است برای کاهش پهنای باند تا حدی که پهنای باند زیادی دارد

۲۰۰MHz

را با مدولاسیون AM می فرستیم تا حدود ۶۰ کانال در ۱۰٪ فرکانس حاملی که ۳۰۰M می باشد می فرستند

و حالا اگر FM استفاده کنیم در واقع صورت را در مبنا به صورت SSB با پهنای باند ۴KHz با

باند های فرکانسی هم در حدود ۶۰۰ کانال ها اطلاعات را می توان با پهنای باند کمتری را ایجاد می کنند

و سپس از این حالت با FM می فرستیم که در حالت ۲۴۰۰=۶۰۰×۴K FM ابتدا ۲٫۴M تا ۸M

تبدیل می‌شود.

* پهنای باند یک کانال تلویزیونی 4MHz می‌باشد که در حالت SSB فرستاده شود

P. 12MHz از کار سنکرونی سیگنال‌های صوتی برای می‌باشد

با فشرده‌سازی می‌توان پهنای باند سیگنال تصویری را از 4M به ۲۵۰k رساند

مدولاسیون PM:

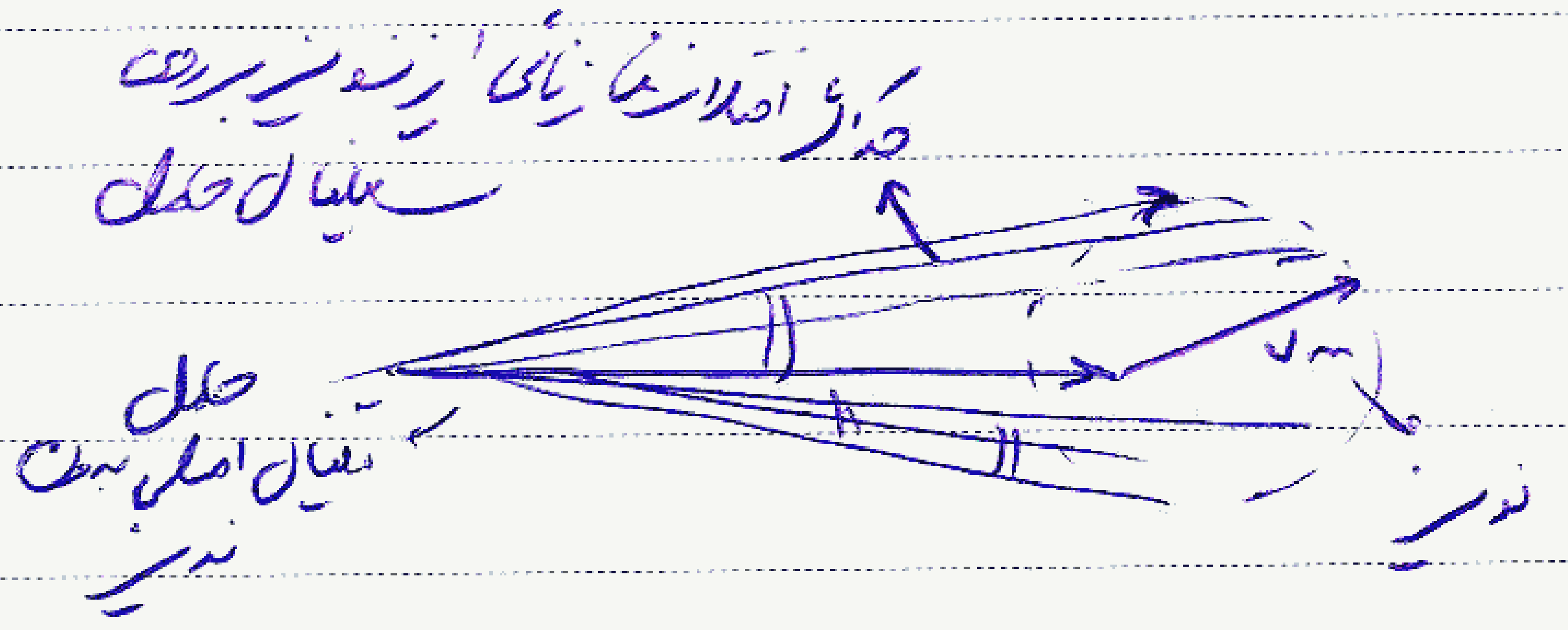
$$F(t) = V\cos(\omega_c t + m_p V_m(t)) \quad PM$$

$$F(t) = V\cos(\omega_c t + m_f \int V_m(t)dt) \quad FM$$

دامنه سیگنال PM و FM بایستی ثابت باشد تا اختلال AM به PM ح شود بنابراین باید

در تمام گیرنده‌های PM یا FM یک limiter می‌گذاریم تا دامنه را ثابت کند و مشکل فوق ایجاد نشود

مدل نویز در FM و PM:



چون نویز از سیگنال ما مستقل است

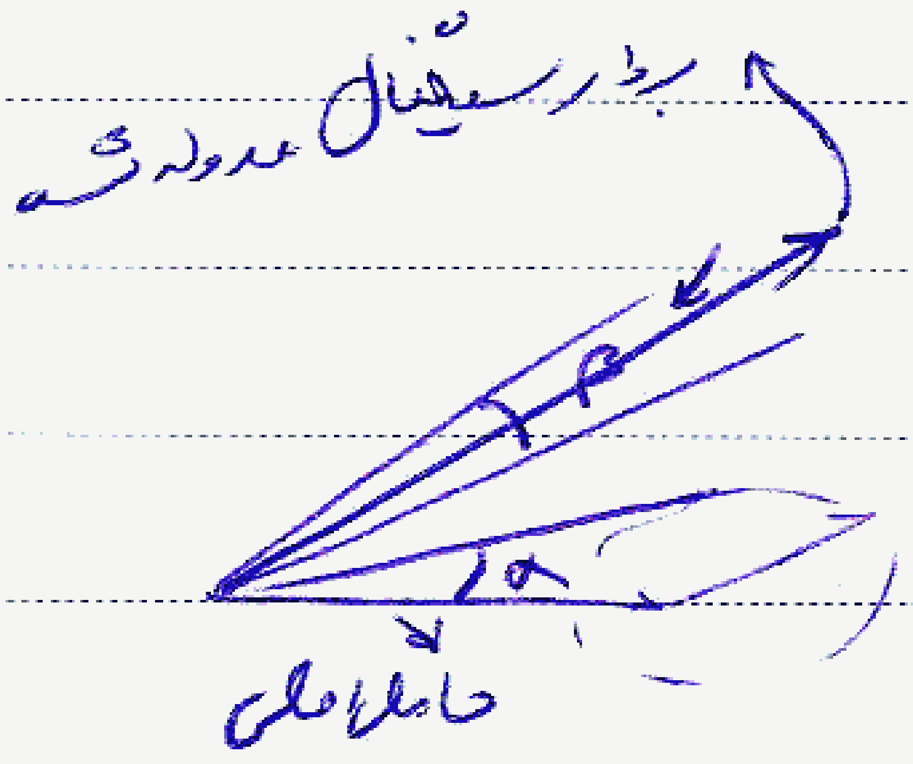
بردار نویز می‌چرخد بنابراین

سیگنال ترکیب به صورت فوق می‌شود

* زاویه‌های ایجاد شده بطور اتفاقی دارای آثاری می‌شوند با سیگنال حامل اصلی از جمع

اگر قرار باشد در گیرنده نویز فاز نداشته باشیم باید بردار حامل ⟶ شود

حالا اگر سیگنال را هم مدوله کنیم بردار سیگنال جابجا می شود در حقیقت به اندازه زاویه بردار نویز حامل



در زاویه max نویز فاز جابجا می شود

$2\alpha = \beta$

* بنابراین نویز فاز تابع دامنه ی نویز می باشد در صورتیکه نویز فرکانس زیادتر شود نویز FM بیشتر است

و نویز PM زیاد نمی شود

چون فرکانس نویز ها بالا باشد سرعت بردار V_n سریع تر بچرخد تغییرات فاز بیشتر می شود

در فرکانسهای بالا نویز زیاد می شود پس در FM نویز های فرکانس بالا زیاد تر شده بیشتر می شود پیش تاکید

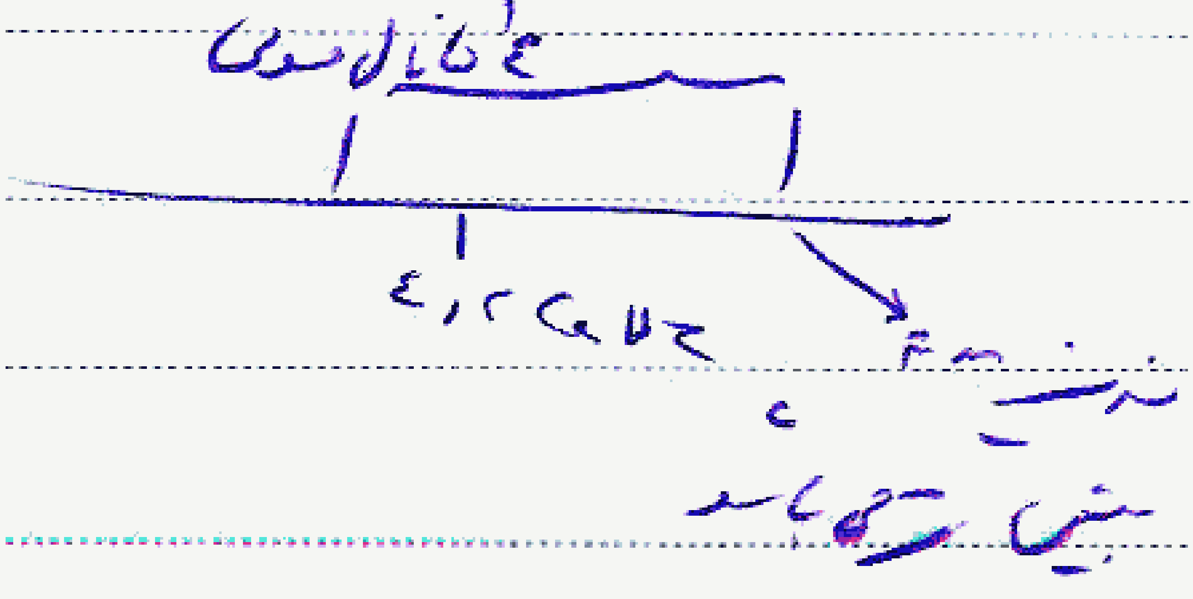
با فیلترها دامنه های بالا را زیاد می کنند و در detector آنها پایین تر می شود

از آنجایی که حدود ۸۰٪ انرژی سیگنال صوتی در بازه ی زیر ۸۰۰Hz در → ۳۰۰۰Hz پس در

بازه ی بالاتر که کانال صوتی تقریبا ضعیف است و چون نویز فرکانس در فرکانس های بالا

زیاد می شود بنابراین 6dB در فرکانس های بالا تقویت می شود مثلا کانالهای انتهایی که نویز بالا

صوتی 6dB تقویت می شود آنها بازه بیشتری دارند

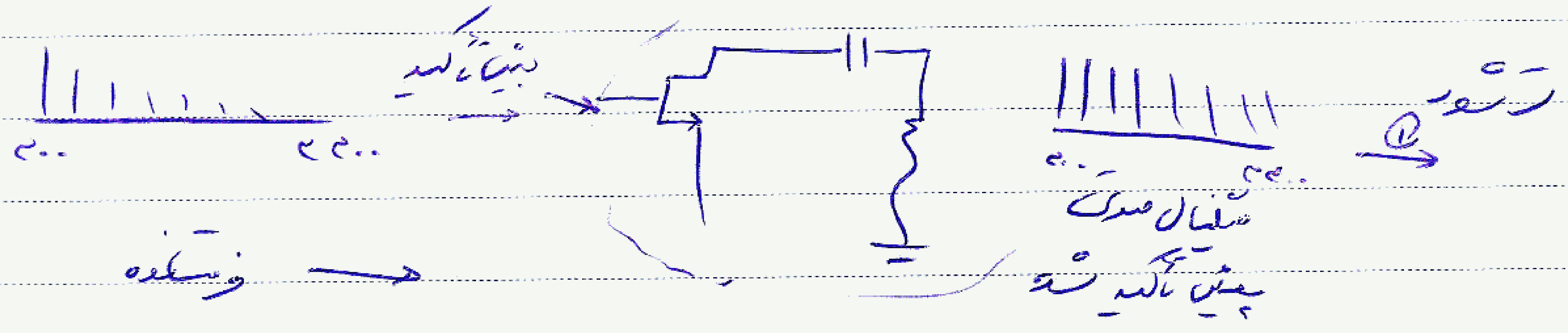


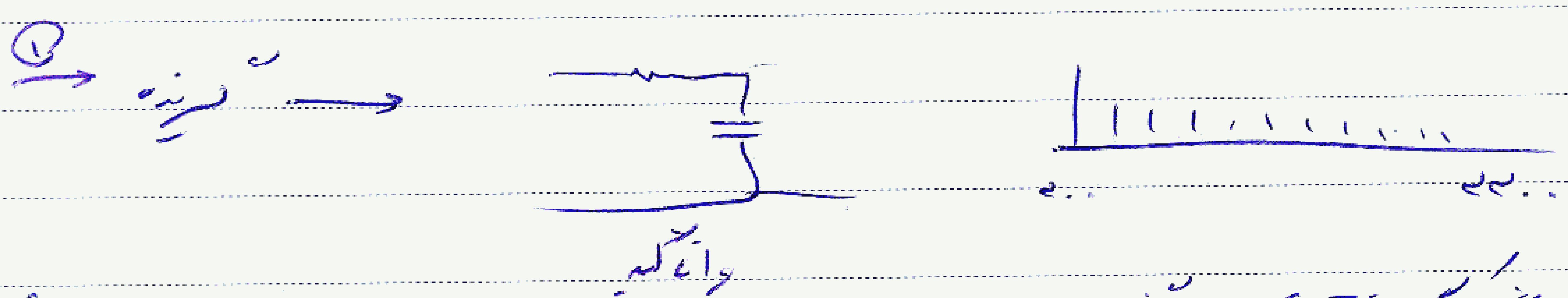
Subject:
Year. Month. Date. ( )

بنابراین در فرکانس بالا نویز FM از PM بیشتر می‌باشد چون PM وابسته به دامنه‌ی نویز است ولی FM به فرکانس سیگنال وابسته است

* برای استفاده از FM و جلوگیری از افت SNR در فرکانس‌های بالا باید

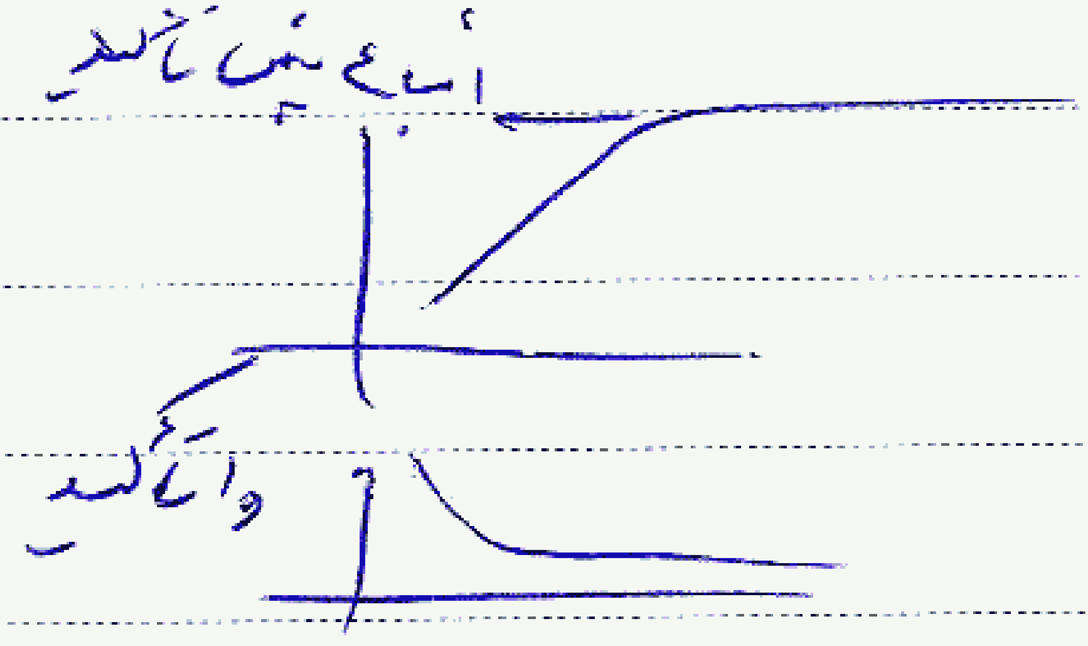
یک فیلتر پیش تأکید قرار دهیم تا فرکانس‌های بالا تقویت کنیم تا آشکارسازی FM راحت


200
2200
پیش تأکید
فرستنده
200
2200
سیگنال صوتی پیش تأکید شده
ترشود
①


①
گیرنده
واتاکید
200
2200

در گیرنده واتاکید گذاشته شده، سیگنال تقویت شده تبدیل به صوتی می‌شود که در فرکانس‌های بالا تضعیف می‌شود

تذکر: مدار پیش تأکید تا حدی باید تقویت کند و از آن به بعد اشباع می‌شود بنابراین فرکانس‌های انتهایی سیگنال باید در ناحیه‌ی اشباع پیش تأکید برود.



* نمونه‌برداری:

توسط نمونه برداری می‌توان ارسال آنالوگ را فشرده سازی انجام داد

طبق نایکوئیست فرکانس نمونه برداری حداقل ۲ برابر max فرکانس باید باشد

تا در هر سیکل فرکانس حداقل ۲ نمونه گرفته باشیم

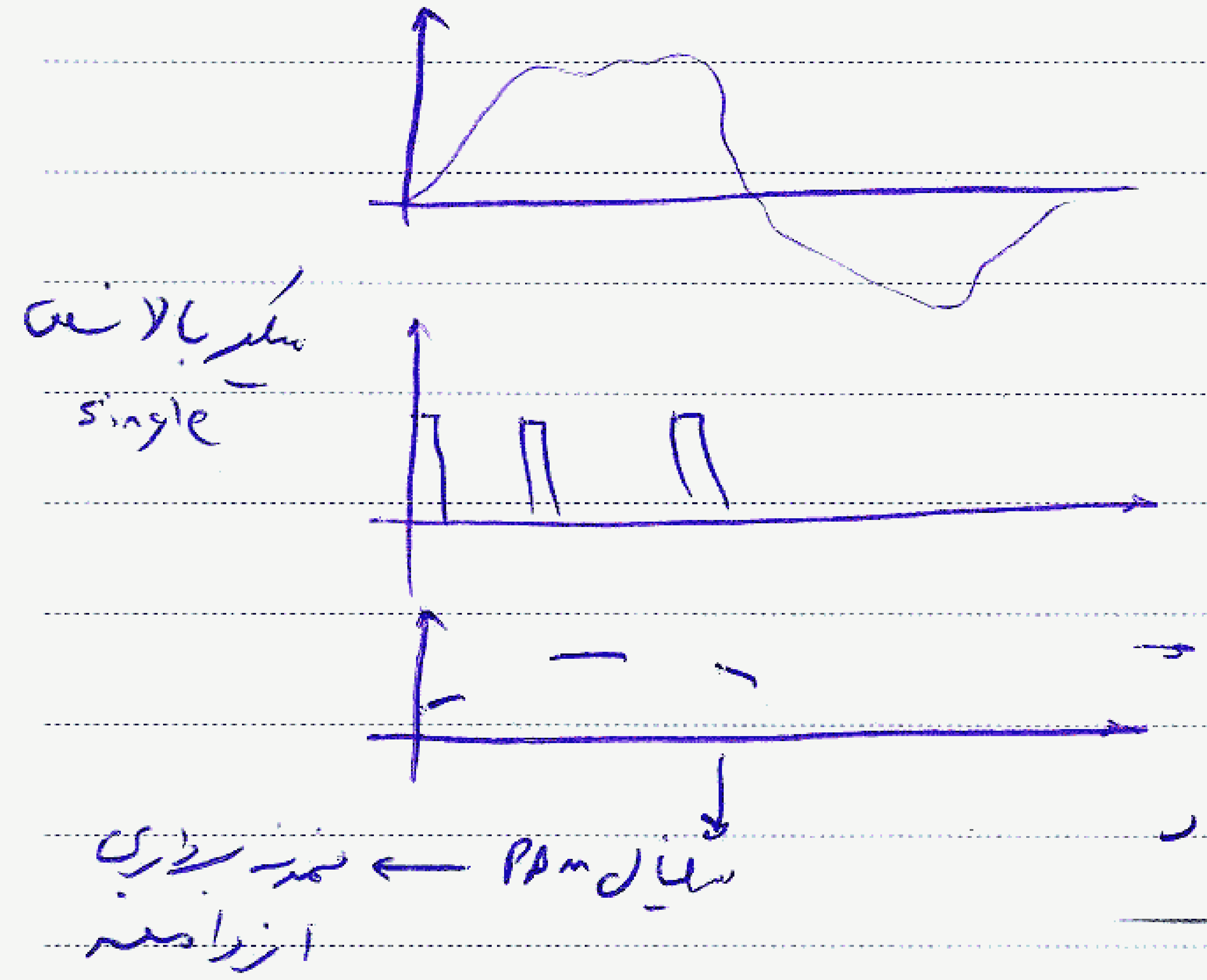
PAPCO

پس سیگنال ۴KHz صوتی را با ۸KHz نمونه برداریم

وقتی با ۴KHz هم سینوس کامل — اگر دو نقطه داشته باشیم $V_m \cos w_m t$ ⟵
۲ نمونه داریم و با دو نمونه — w_m و V_m را بدست آورد
w_m و V_m بدست می‌آید

در اینجا کار زمان چند سیگنال و نمونه‌های ما از سیستم فشرده سازی دقیق‌تر انجام می‌شود

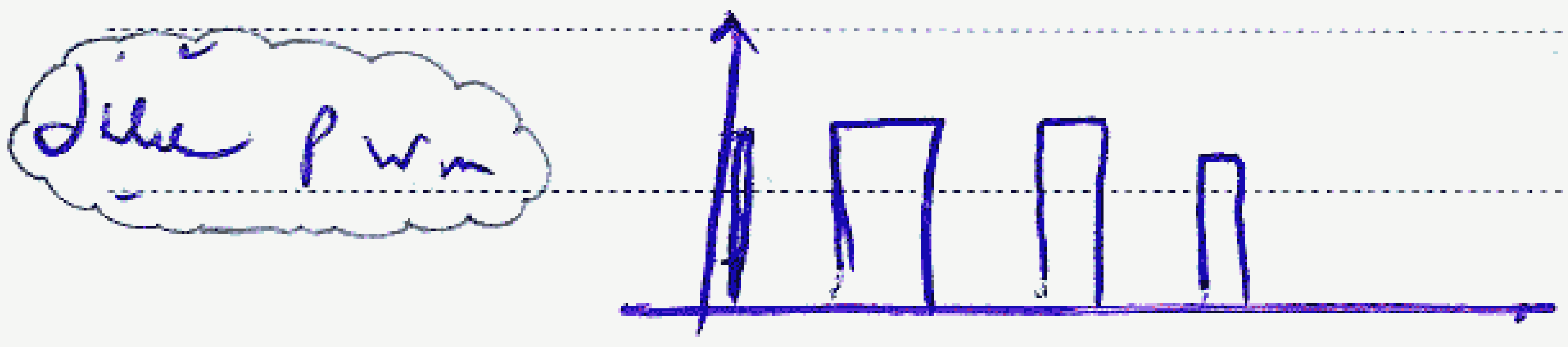
در نهایت پهنای باند کانال صوتی کم می‌شود



* این نمونه‌ها را کوانتیزه باید
کوانتیزه ۸ سطحی دیجیتال
کرده و به صورت دیجیتال فرستاد

حال اگر نمونه برداری به گونه‌ای باشد که در دامنه بالا عرض پالس نمونه بزرگتر شده

مدولاسیون PWM می‌شود



ویژگی‌های مدولاسیون AM :

① نویز پذیر ↓ NF باشد

② D.R آن زیاد باشد یعنی ~~...~~ زیاد باشد که هم سیگنال ضعیف

را بگیریم و هم در نزدیکی فرستنده و امواج زیاد آن اشباع نشود و بهره زیاد هم شد

که اشباع را درست داشته باشیم

Subject:
Year. Month. Date. ( )

③ باید یک AGC داشته باشیم تا بهره کنترل شود

④ نقش‌های تقویت‌کننده قدرت خطی باشد تا distortion کم شود و بهتر است

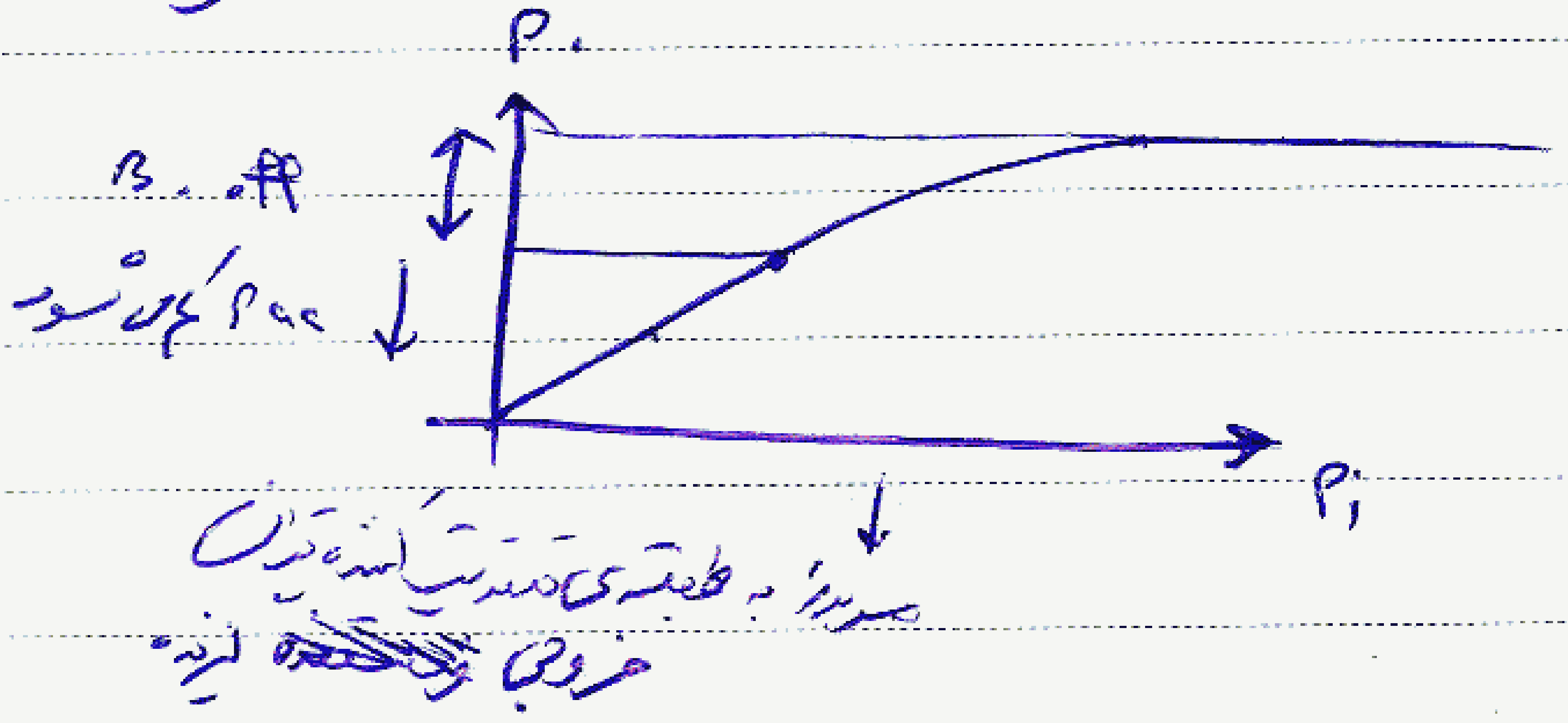
Image کم شود و در نتیجه اختلال باند‌های فرکانسی و تداخل فرکانس‌های داخل طیف به همان

Intermodulation کم باشد ⇐ خطی باشد

Back off : میزان نسبت dB است که از سطح توان خروجی اشباع کم می‌کنیم تا در ناحیه خطی تقویت

کننده قرار بگیریم معمولاً B.off در حدود 3dB می‌باشد یعنی Po max اشباع را نصف کنیم

تا در ناحیه خطی باشیم



از طرفی در ناحیه خطی بودیم η کم می‌شود

و بهره کم می‌شود

توجه: ↓B.off ⟸ $\eta = \frac{P_{ac}}{P_{DC}}$ ⇐ η↓ می‌شود

Pac → کم می‌شود

PDC → ثابت می‌ماند

و بهره کم می‌شود.

⑤ توان مصرفی آن کم باشد

* در طبقات IF که تقویت کننده داریم برای جلوگیری از تقویت فرکانس‌های ناخواسته خارج از باند

ابتدا از فیلتر‌های تیز استفاده کنیم که Q بالایی دارد در اینجا از فیلتر‌های

استفاده می‌کنیم.

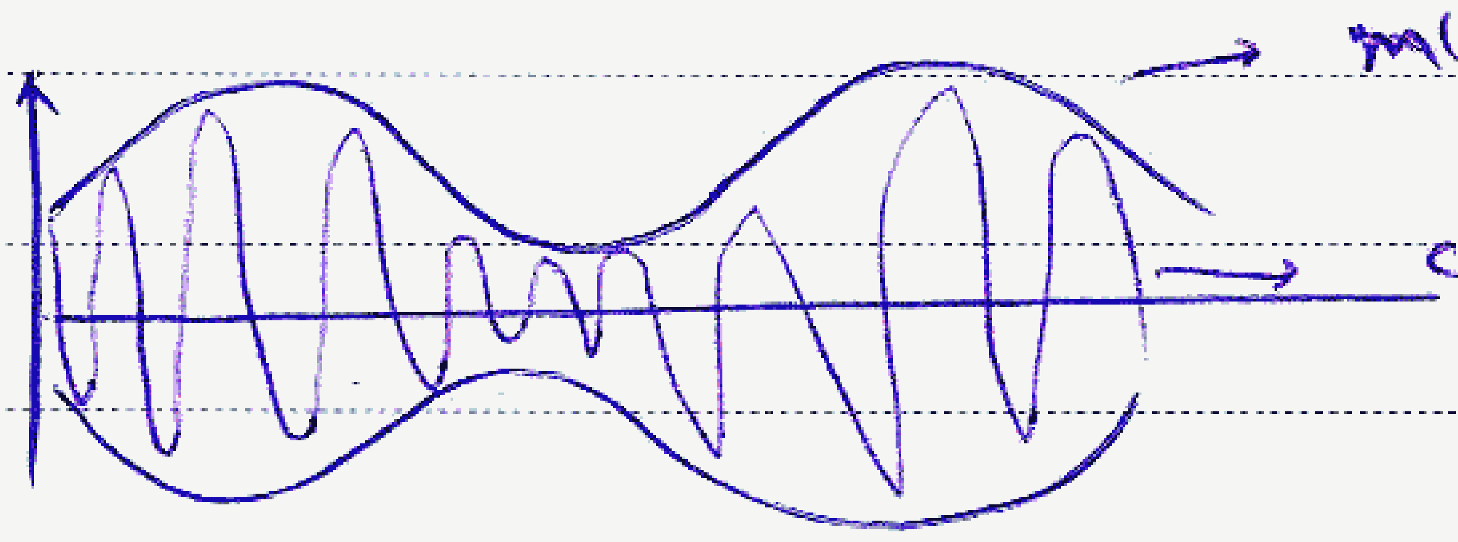
safe Acoustice wave (SAW)

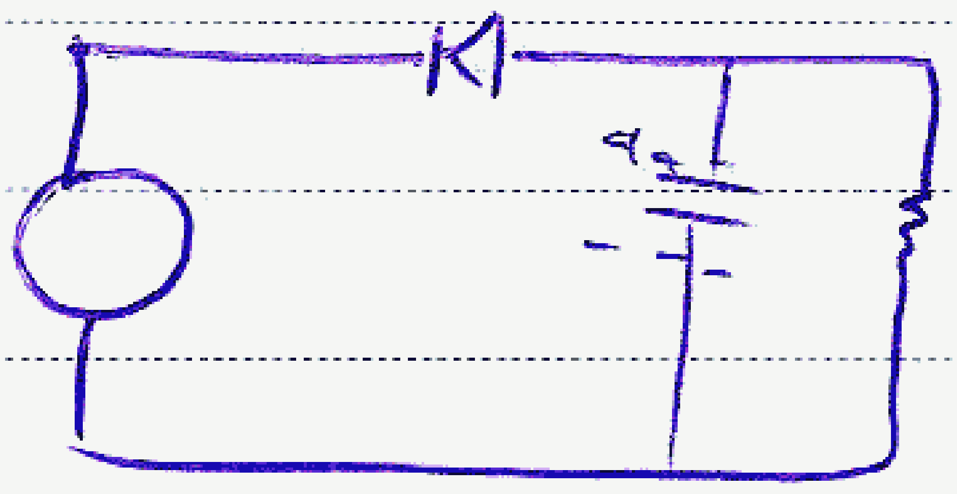
Subject:

Year. Month. Date. ( )

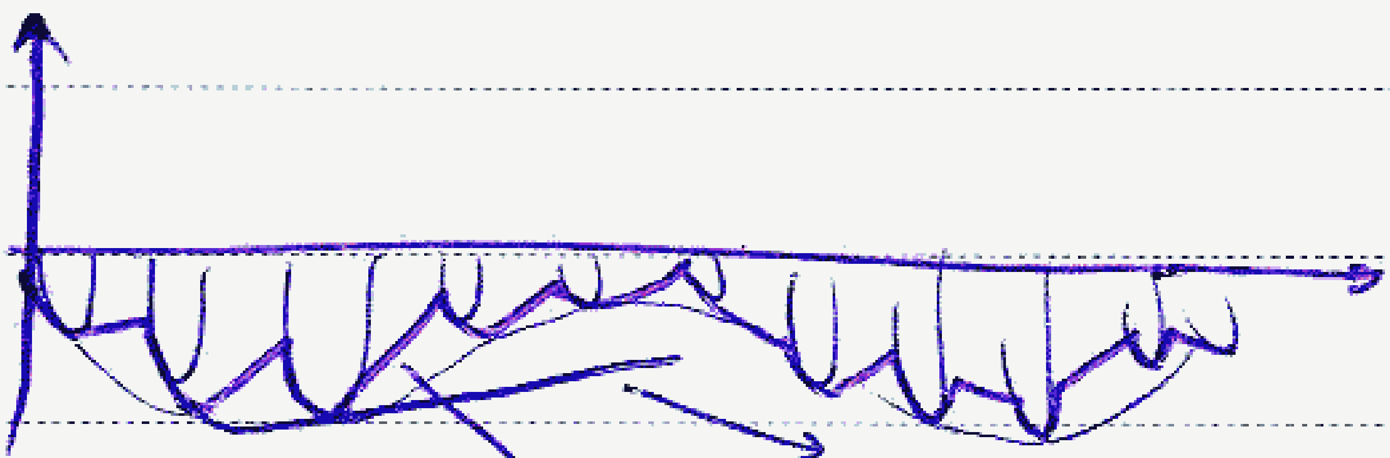
detector : در سیستم‌های گسترده عمدتاً از روش AM و در نتیجه A استفاده می‌کنیم که قبلاً دیدیم که در side band توان $\frac{1}{3}$ توان کل را در سیگنال AM داریم و $\frac{2}{3}$ توان در حامل تلف می‌شود

در ایران ۱۶٪ داریم
(side band درصد)





→ امپدانس ورودی
آنتن تقویت کننده — تقویت کننده صوتی باشد
مرحله بعدی
detector



→ سیگنال نهایی

با انتخاب RC مناسب دنبال

RC ⟵ ⟸ ⟵ ترتیب بزرگ

در صورتی که RC کم شود تا شکل سیگنال بیرون می‌دهد

ثابت زمانی کم شده و اعوجاج پیدا می‌شود و اگر خازن زیاد باشد دیر شارژ می‌شود و ممکن است
(آنتن بیس ...)
که نتواند پوش سیگنال را دنبال کند

* طبق معادله تخلیه خازن حجمی $V_0 e^{-\frac{t-t_0}{RC}}$ داریم حالا اگر RC کم باشد اعوجاج زیاد داریم و اگر RC بزرگ باشد

تیز است پوش دنبال نمی‌شود.

نتیجه: باید شیب تخلیه خازن بزرگتر مساوی شیب ~~[illegible]~~ پوش باشد

PAPCO

Subject:
Year. Month. Date. ( )

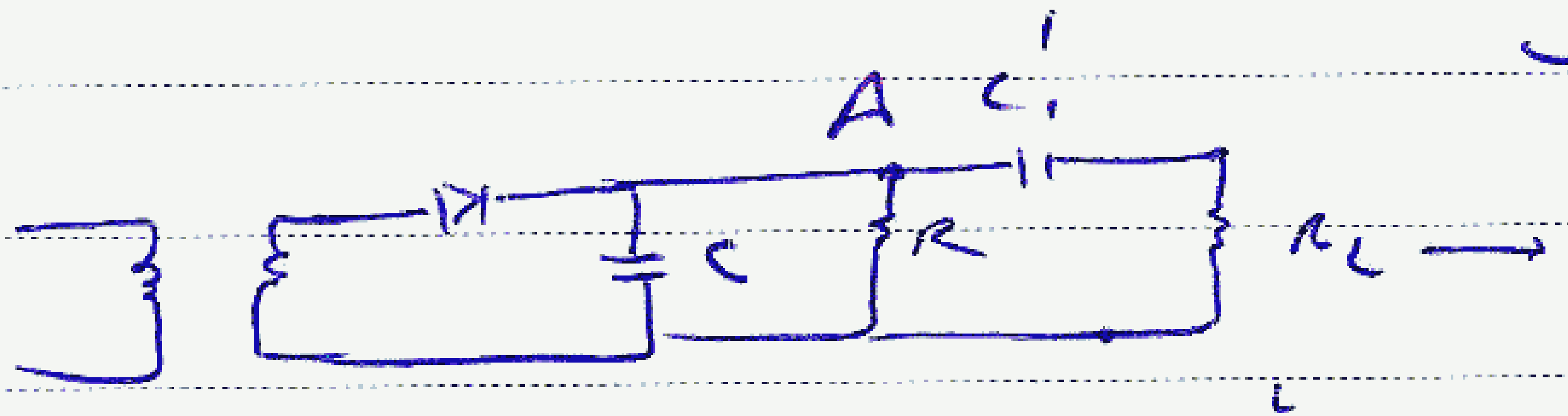
سیگنال AM $= \underbrace{v(1+m\cos\omega_m t)}_{x(t)=\text{پوش}}\cos\omega_c t$

$x'(t) = -m\omega_m \sin\omega_m t$

ولتاژ خازن $v_0 e^{-\frac{t-t_0}{RC}}$ شیب تخلیه خازن $-\frac{1}{RC} v_0 e^{-\frac{t-t_0}{RC}}$

$\frac{1}{RC} v_0 > m\omega_m v_c$

$\frac{1}{RC} v(1+m\cos\omega_m t_0) > m\omega_m v_c \rightarrow$ شرط نداشتن اعوجاج قطری یعنی نبودن حالت RC بزرگ

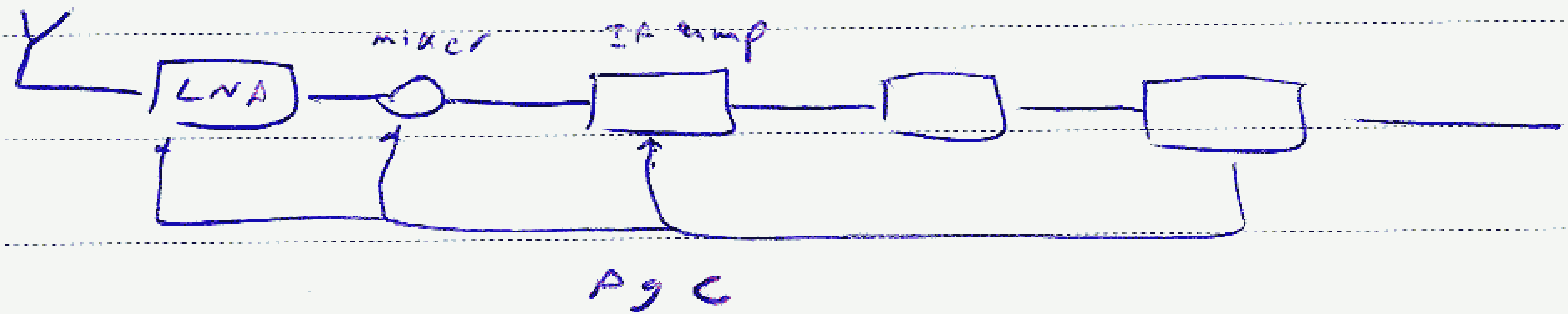


$\rightarrow$ * برای جلوگیری از ریزش DC به تقویت کننده‌های $\circled{=C_1}$ صورت بعد از detector و عدم اشباع آن یک خازن حذف DC می‌گذاریم

توجه: برای ایجاد AGC کنترل بهره طبقات تقویت کننده‌های RF یا IF یا میکسر کنترل کند

DC را قبل از خازن C_1 می‌گیریم و به آن طبقات می‌دهیم تا تنظیم بهره رخ دهد و فیدبک برقرار گردد

اگر تضعیف یا تقویت داریم باید کنترل بهره داشته باشیم.



* AGC یک سیگنال DC تولید می‌کند که بر اساس تقویت یا تضعیف سیگنال در طبقات IF amp یا LNA داریم

A: در نقطه A متناسب با پوش ① و دامنه سیگنال حامل ② که شدیداً تغییر میکند برای ایجاد AGC داریم

PAPCO

R: مقاومت تمام طبقات که فیدبک برای AGC گرفته‌ایم.

Rc: مقاومت طبقات بعد از detector →

خازن که در برابر سیگنال AC فرض اتصال کوتاه، خواهد بود در برابر Rc که فیدبک برای AGC گرفته‌ایم

مدار باز است

$$\frac{V_c}{R} > \frac{m V_c}{R_d \| R_L \| \frac{1}{jC\omega}}$$

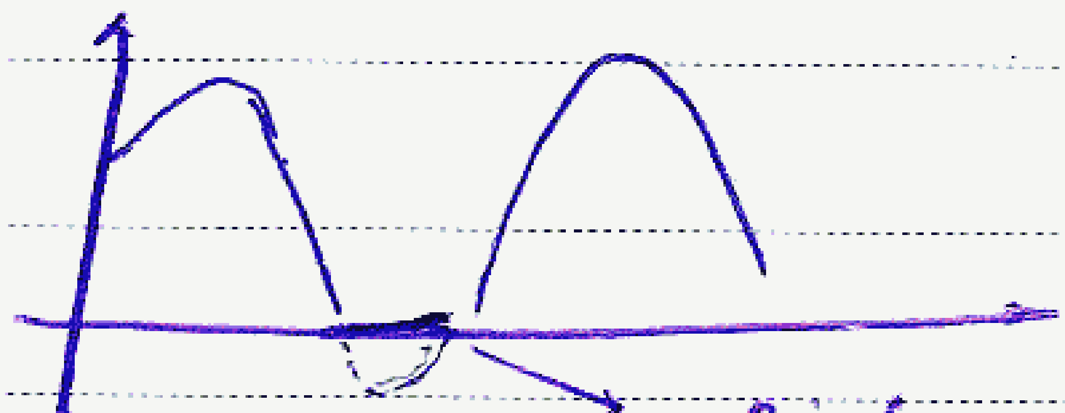
جریان DC که از دیود می‌گذرد — ولتاژ DC مقاومت

دامنه ac ماکزیمم جریان مدار مستقیم

برای اینکه برش پیک را نداشته باشیم

باید جریان dc از جریان ac بزرگتر باشد در شکل ایجاد شده دامنه پایین برش نخورد

و سیگنال را درست ندهیم پس نیاز به طراحی داریم

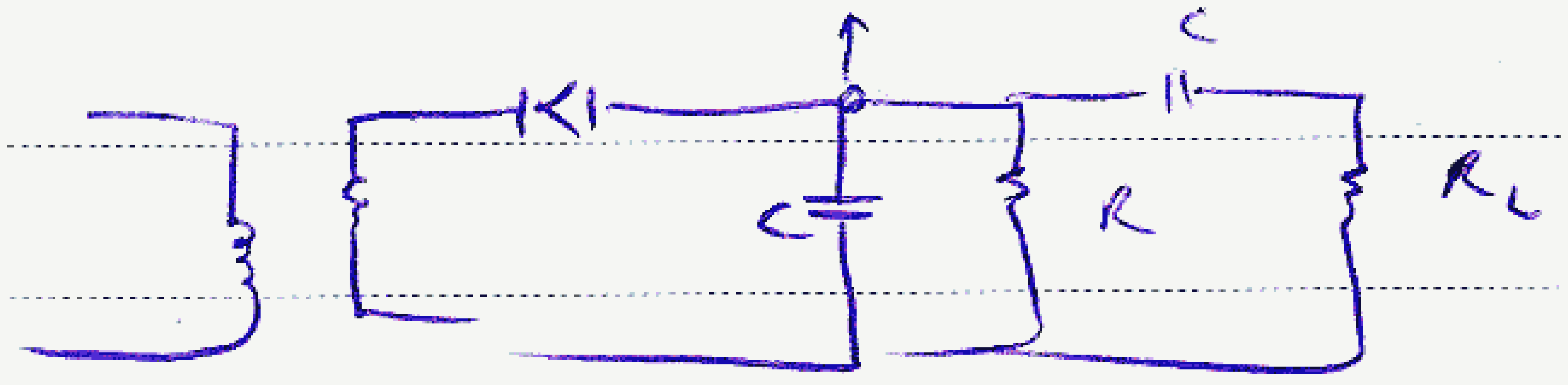


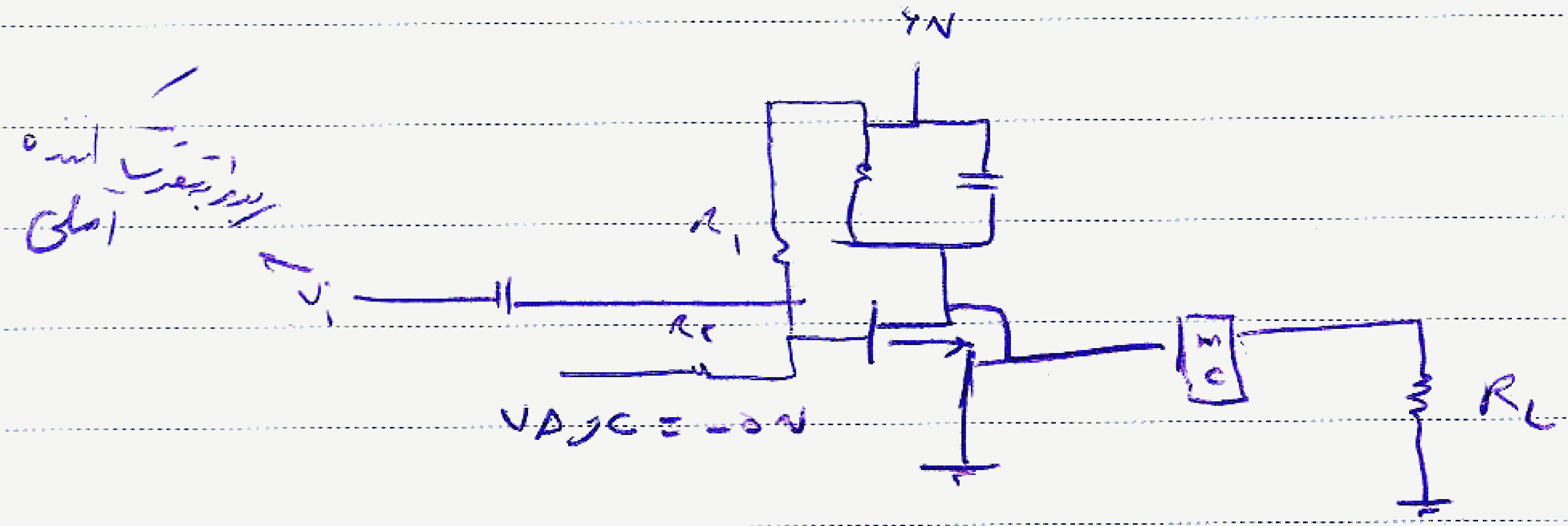
pick clipping → جریان ac از جریان dc بزرگتر شد
برش می‌خورد و پیام را در خروجی نداریم

* دامنه‌ی سیگنال فیدبک متناسب با دامنه سیگنال حامل دریافت شده در خروجی detector می‌باشد
نقطه A می‌باشد. این سیگنال فیدبک جمع شود و به سمت تقویت کننده AGC وارد و تقویت یا تضعیف انجام می‌شود.

Subject:
Year. Month. Date. تضعیف کننده ها

مدار agc:

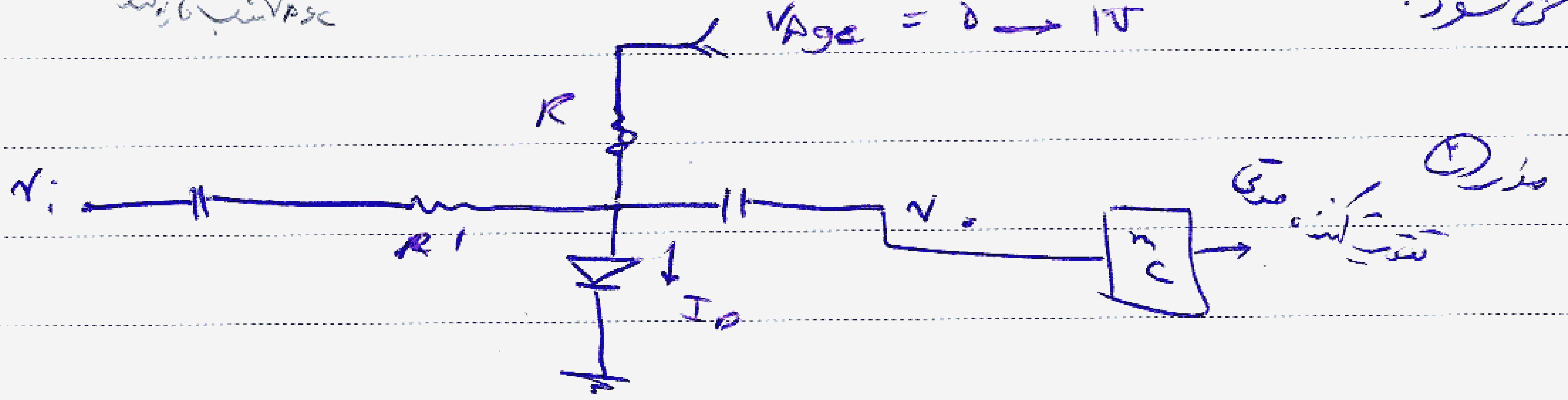



سیگنال تضعیف شده اصلی
V_i
R_1
R_2
12V
VAGC = −5V
mc
R_L

$$g_m = 2\sqrt{KI} \qquad K = \frac{1}{2}\mu_n C_{ox}\frac{w}{L}$$

← در حالتی که دامنه سیگنال ورودی خیلی پایین رود detector نیز VAGC منفی‌تر می‌شود VGS کمتر می‌شود ID کم‌تر می‌شود و بهره کم می‌شود در عکس با بیشتر شدن VGS بهره زیاد می‌شود.

VAGC ثابت باشد


VAgc = 5V → 12V
R
V_i
R'
V_0
I_D
mc
مدار ②
تشخیص کننده پیک

$$I_D = \frac{V_{AGC} - 0.7}{R} \qquad r_d = \frac{V_T}{I_D} \qquad I_D \downarrow \Leftarrow \downarrow V_{AGC} \text{ کم شود}$$

$$A_V \uparrow \Leftarrow r_d \uparrow \Leftarrow$$

$$\frac{V_0}{V_i} = \frac{r_d}{r_d + R'}$$

تذکر: V_0 باید از طبقه تضعیف کننده و یا سیستم‌هایی چون وصله شود و V_0 با ولتاژ ثابت تضعیف کننده، IF که ورودی AGC می‌خواهد به تنهایی متصل شود.

مستقل از بار است که

$R_o = r_d \| R \| (R' + R_{io})$

$= r_d \| R'$

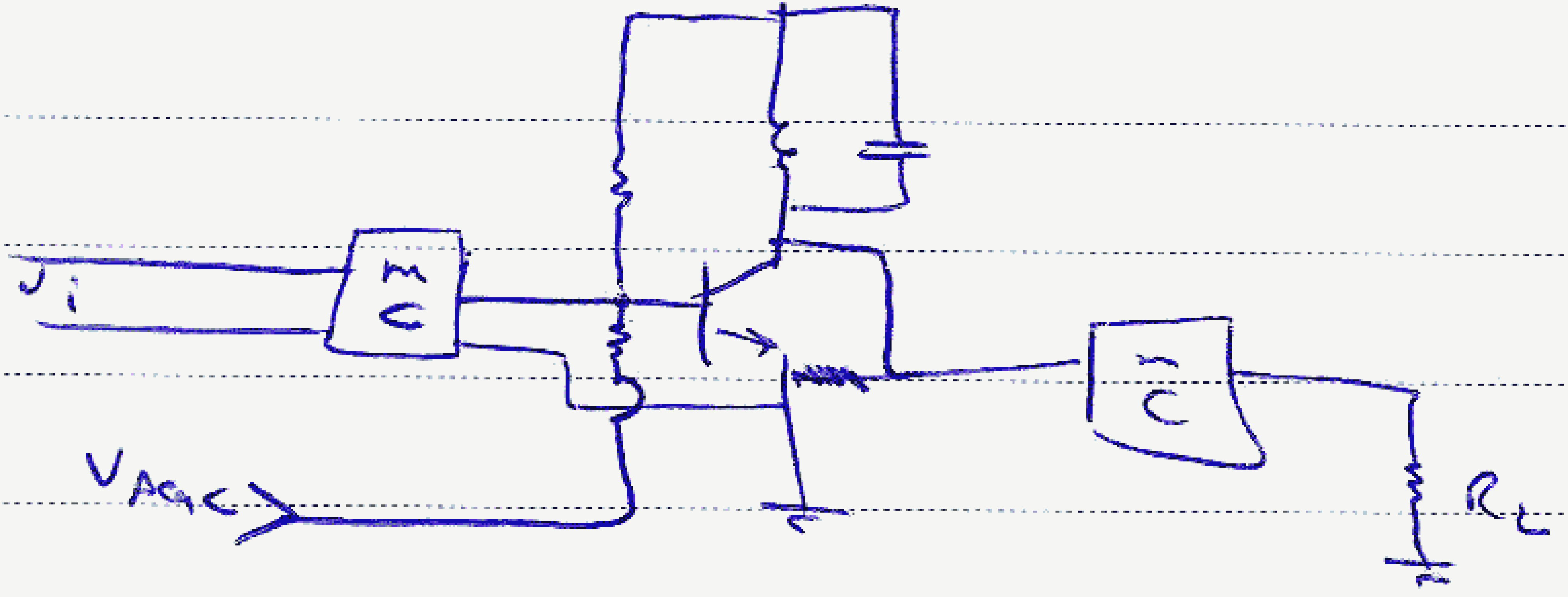
نکته :

چون متناسب با مقاومت زیاد (mc) هم تغییر می‌کند برای تغییر بهره از این مدار استفاده کرده‌اند

matching هم صورت چون هدر رفتن نداریم

* در بین ترانزیستورهای قبلی با تغییر I_D ، r_o تغییر می‌کند و matching بهم می‌خورد

* AGC با BJT :

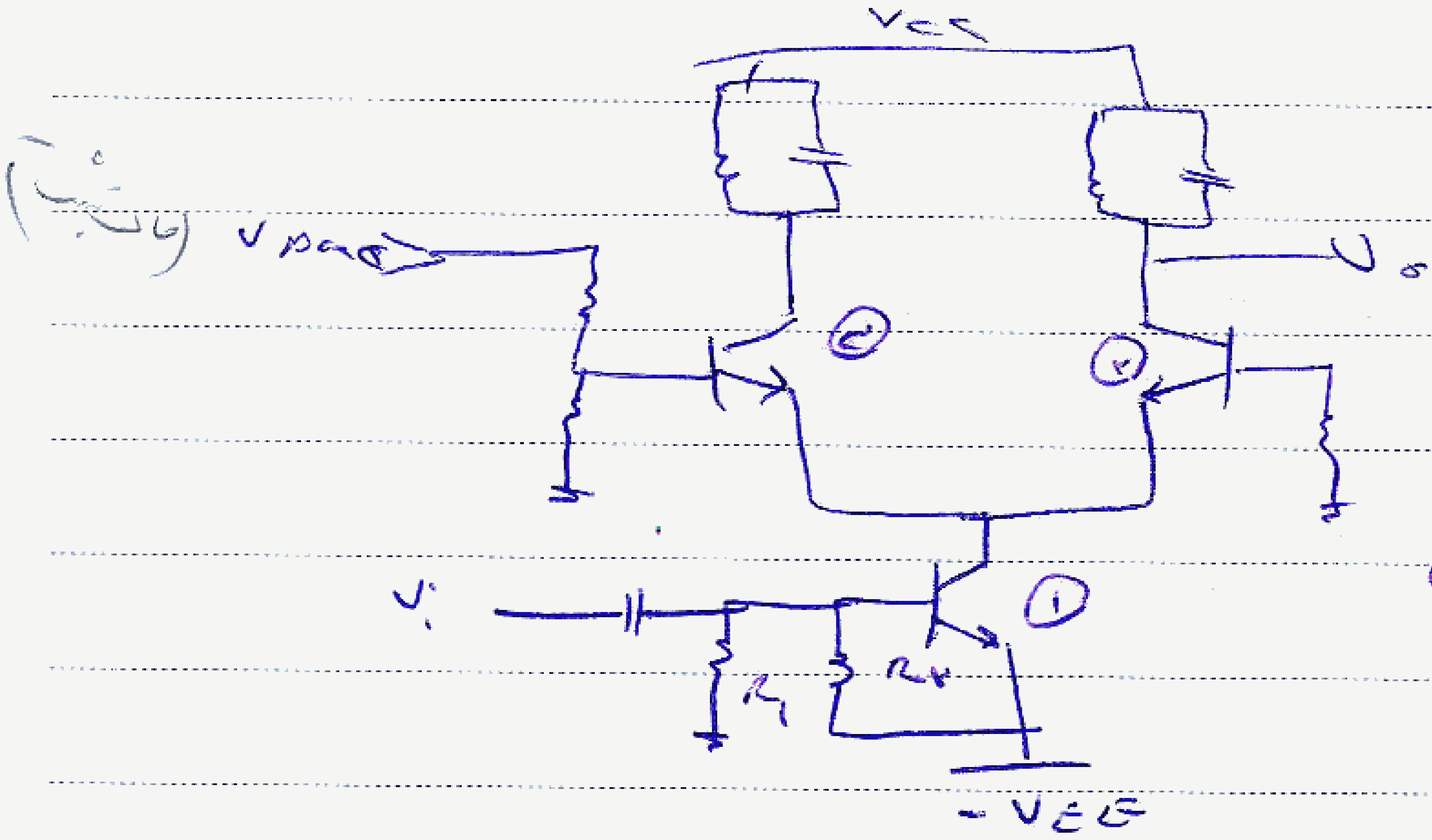


* توجه : اگر V_{AGC} منفی باشد این مدار کاربرد دارد

با کم شدن V_{AGC} بهره به دلیل افزایش V_{BE} زیاد شده و برعکس

اینها بسیار پرکاربرد FET های MOS می‌باشند چون با تغییر I_D در بهره تاثیرگذار باشد r_o هم عوض

می‌شود mc ورودی هم عوض می‌شود و mc خروجی هم عوض می‌شود چون r_o ها عوض شد



تقویت کننده ① و ② با هم که

تقویت کننده cascode می‌باشد

ولتاژ ورودی توسط منبع طبقه را

AGC

تقویت می‌کند و همچنین طبقه ② بیس

مشترک می‌باشد مقاومت خروجی زیاد می‌شود

و بهره خوبی داریم.

Subject:
Year. Month. Date. ( )

توجه: V_0 دامنه سیگنال خروجی mixer یا خروجی آخرین طبقه IF می باشد

حال فرض کنید V_0 بزرگ شود یعنی دامنه سیگنال خروجی آنتن بزرگ می شود بنابراین

تقریباً $V_P = V_{Pk}$ در حالت forward بایاس شده زیاد می شود و جریان دیود زیاد

می شود و جریان ② کم می شود و بهره کل کم می شود و تنظیم داریم.

خوب باید اضافات [illegible] که matching ما به هم نخورده بوده است جریان ② کم می شود

* توجه:

در امیتر که بندوی جریان امپدانس dc بزرگتر از مدار رزونانس می باشد باتری R_0 می بیند

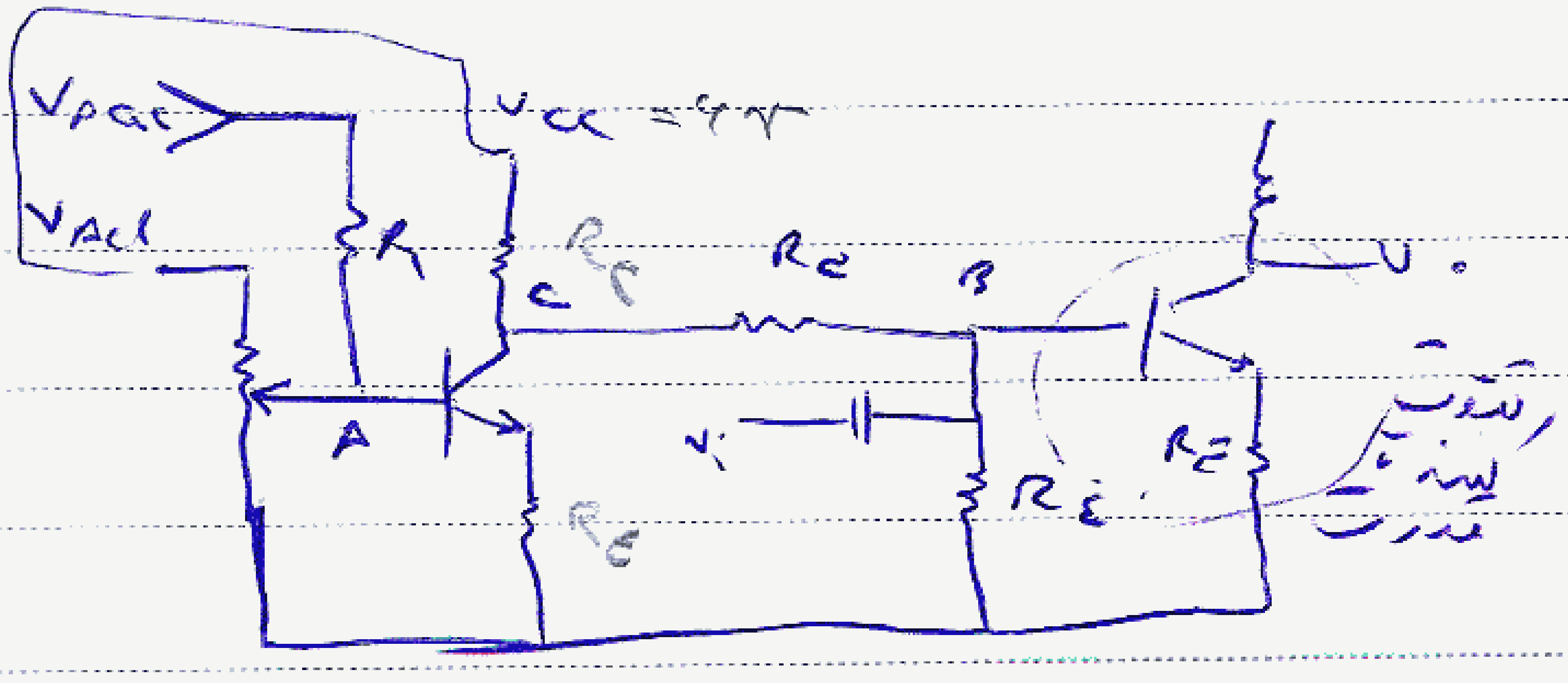
امپدانس حالا اضافه می شد متوسط ac خروجی خوب نمی کند

* همچنین چون امپدانس ورودی بعد از V_0 تغییر کند ac ورودی تضعیف کند و بهره خوبی داریم.

* اگر جهت دیود در detector عوض باشد که Vpeac منفی باشد خروجی را از کلکتور در سطح

به ③ می بریم.

کلید sketch: در حالتی که نویز زیاد باشد $\frac{S}{N}\downarrow \Rightarrow$ سیگنال قطع شود و در حالتی که زیاد باشد وصل شود



ولتاژ منفی شود.

Vpac مثبت است

این مدار رجایی که $\frac{S}{N}$ بالا باشد بخش قدرت کم قطع می شود اما تقویت کننده باید بیدار detector

باشد

~~[illegible]~~ جریان DC ترانزیستور به $\underset{①}{V_{CC}}$ و $\underset{②}{\overset{AGC}{V_{\cancel{dc}}}}$ وابسته می باشد

فرض می شود V_{AGC} منفی می باشد با جهت تعریف شده در مدار V_{AGC} توسط

تقریباً بایاس خطی DC بلند بین V_{CC} حدوداً ۴ ولت می باشد اما ولتاژ جریان DC

ترانزیستور فرض را تعیین می کند اندازه ولتاژ روی R_E یا R_C تعیین می شود

۱- $\longrightarrow$ ۲- (جهت منفی)

حالا اگر V_{AGC} کم شود یعنی از سیگنال رسیده به detector کم شود و $\frac{S}{N}$ کم می باشد حالا باید ترانزیستور

(است یعنی R_{AGC} کم شده و ولتاژ هم زیاد می شود)

③ حلقه بسته شده. ولتاژ نقطه B زیاد می شود و $\uparrow I \Rightarrow$ V_C کم می شود و با تقسیم R_C و R_E

تقسیم می شود و V_{BE} کمتر از ۰٫۷ ولت می شود و ترانزیستور به حالت قطع می شود تا زمانی که $\uparrow V_{AGC}$

و $\uparrow \frac{S}{N} \Rightarrow$ ترانزیستور به حالت تقویت را انجام می دهد و اجازه می دهد سیگنال روی آنتن برود

ـ چون این مدار در مدارات رله قرار دارد به ولتاژ و جریان بیشتری نیازی به طراحی بار ولتاژ پایین نداریم.

فرض: $\beta = ۱۰۰$ $V_C = ۴V$ $R_E = ۱٫۷\,\Omega$ $I_C = ۱A$ ـ تقویت کننده قدرت

$I_B = ۱۰\,mA$

در بایاس به B ولتاژ V_B وابسته به جریان بیس می باشد جریان R_E ۱۰ برابر جریان بیس را در نظر گرفتیم

$I_B = ۱۰\,mA$ $I = ۱۰۰\,mA$ $R_2 = \frac{۴-۲}{۱۰۰\,mA} = ۲۰\,\Omega$

$R_E = \frac{۲}{۹۰\,mA} = ۲۲\,\Omega$

$I_{C2} = ۵۰\ mA \rightarrow$ نصف بیان شده $\frac{۶-۴}{۱۵۰\ mA} = R_5 = ۱۳\Omega$

از R برای صفری که ذکر شده رنج را پیدا کنید

$R_4 = \frac{۱V}{۱۵۰\ mA} = ۲۰\Omega \Leftarrow V_{E_1} = ۱V \Leftarrow V_{CE} = \frac{V_{cc}}{۲}$ چون

$۰/۵\ mA = I_{B_1} \Leftarrow \beta = ۱۰۰$

$\Rightarrow V_{B_2} = ۱/۷۱\ V$

$\Leftarrow$ V_{AGC} متوسط $= -۳V$

جریان $۱۰ I_{B_1} = R_1$ در نظر گرفتیم که V_{B_1} وابسته به تغییر جریان بیس نباشد

$\Rightarrow I_{R_1} = ۱۰ I_B = ۵\ mA$

$R_1 = \frac{۳/۷}{۵\ mA} = ۷۴۰\Omega$ $R_2 = \frac{\overset{۶}{V_{cc}} - ۱/۷}{۵\ mA} = ۸۶۰\Omega$

[illegible] ۱۰ برابر [illegible]

حال اگر $V_{AGC} = -۱$ ولت شود

V_{R2} $۶-(-۱)$

$V_{B3} = ۷ \times \frac{۸۶۰}{۱۶۰۰} = ۳/۸$ $\boxed{۶ - ۳/۸ = ۲/۲ = V_3}$

$I_{C2} = \frac{۲/۲ - ۰/۷}{۲۰\Omega} = \frac{۱/۵}{۲۰} = ۷۵\ mA$

$(I_{C2} + ۷۵\ mA) R_5 > ۴/۵V \rightarrow$ در حالت بالا باید

V_{AGC} باید ترانزیستور قطع شود
پس باید [illegible]

R_5 برابر ۴/۵V است شود

برای اینکه قطع شود باید ولتاژ دو سر R_4 ، ۰/۷ شود $\Leftarrow \frac{V_C \times R_4}{R_C + R_4} \approx ۰/۷ \Rightarrow V_C = ۱/۴۴$

چون فرض ثابت بودن جریان است $I_{R_4} \approx I_{R_C} = \frac{۰/۷}{۲۲} = ۳۱$

$V_C = ۱/۴۴ \Rightarrow V_{R_5} = ۶ - ۱/۴۴ = ۴/۵۶V$

$(۷۵ + ۲۵) R_5 > ۴/۶ \Rightarrow R_5 > ۴۶\Omega$ $R_5 = \boxed{۶۰\Omega}$

با قرار دادن R_5 زمان قطع و وصل بودن ترانزیستور دوم تعیین می‌شود *

P4PCO