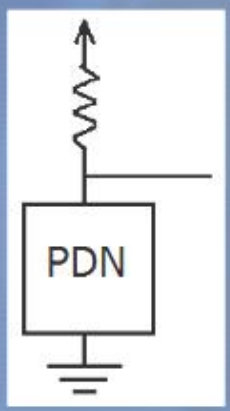
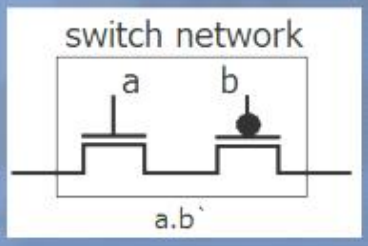
مبانی الکترونیک دیجیتال

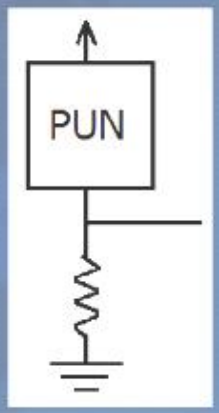
جلسه بیستم

یادآوری منطق کلیدزنی

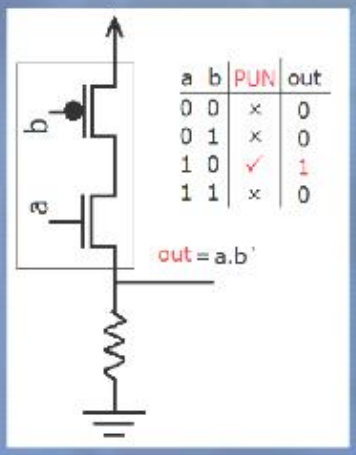
- شبکه های ترانزیستور که با ورودی ها کنترل می شوند Active هستند.
- به شبکه هایی که با ورودی کنترل نمی شوند Load گفته می شود.



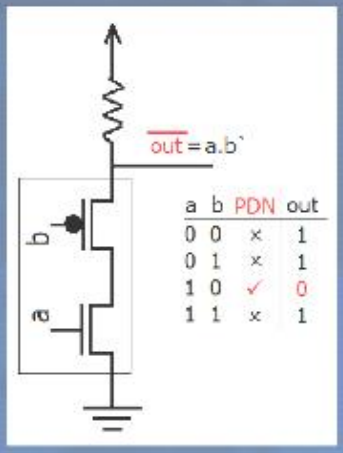




گیت با بار منفعل



a	b	PUN	out
0	0	×	0
0	1	×	0
1	0	✓	1
1	1	×	0

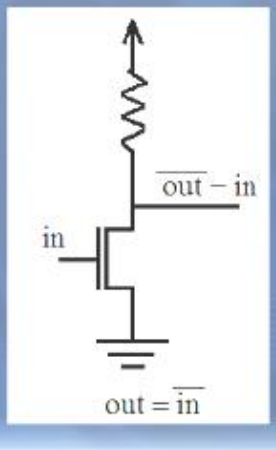


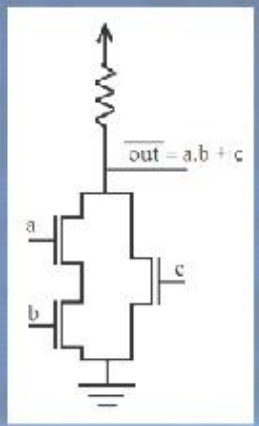
a	b	PDN	out
0	0	×	1
0	1	×	1
1	0	✓	0
1	1	×	1

گیت NMOS با بار مقاومتی

معایب

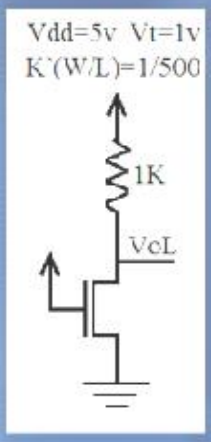
- پیاده سازی مقاومت در مدارهای مجتمع سخت هست و جای زیادی را اشغال می کند.
- در خروجی صفر توان استاتیک مصرف می کند.





حل گیت not با بار مقاومتی

VoL :



Vgs=5-0=5 , 5>1 ; vgd=5-VoL ; ➔ t : Linear

KCL : Ir = It ➔ (5-VoL)/R = 0.5K`(W/L) [2(Vgs-Vt)Vds – Vds^2]

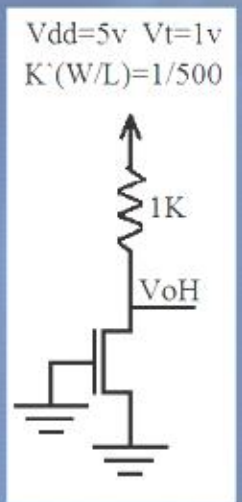
(5-VoL)/1k = 0.5*(1/500) [2(5-0 - 1)VoL – VoL^2]

(5-VoL) = [2(4)VoL – VoL^2] ➔ 5 - VoL = 8VoL – VoL^2

این مقدار برای VoL مناسب نیست. چرا؟

حل گیت not با بار مقاومتی

VoH :



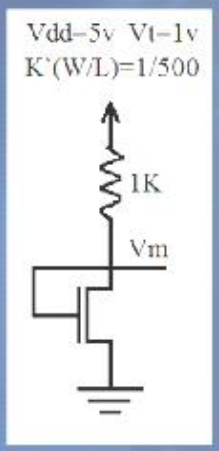
Vgs=0-0=0 , 0<1 ; ➔ t : Cut off

KCL : Ir = It = 0

KVL : 5 – I.R – VoH = 0 ➔ 5 – I.R = VoH

VoH = 5 – 0 = 5

حل گیت not با بار مقاومتی



Vm :

Vgd=Vm-Vm=0 , 0<1 ; ➔ t : Saturation

KCL : Ir = It

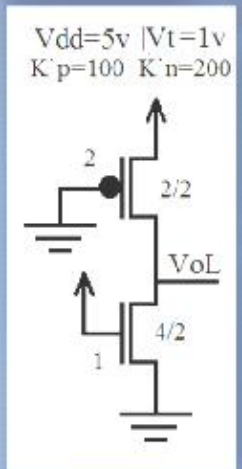
(5-Vm)/R = 0.5K`(W/L).(Vgs-Vt)^2

(5-Vm)/1K = 0.5(1/500).(Vm-0 - 1)^2

5 - Vm = (Vm - 1)^2

حل گیت not شبه NMOS

VoL



1: Vgs=5-0=5 , 5>1 ; vgd=5-VoL ; ➔ t1 : Linear

2: Vgs=0-5=-5 , -5<-1 ; Vgd=0-VoL ; ➔ t2 : Saturation

KCL : It1 = It2

0.5K`(W2/L2).(Vgs-Vt)^2 = 0.5K`(W1/L1) [2(Vgs-Vt)Vds – Vds^2]

(Vgs2 – Vt)^2 = 4 [2(Vgs1 - Vt)Vds – Vds^2]

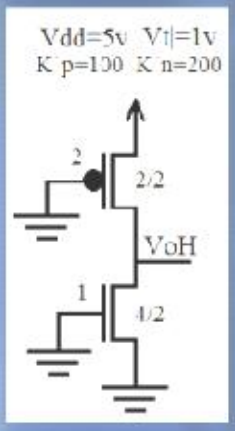
(0-5 – -1)^2 = 4 [2(5-0 - 1)VoL – VoL^2]

16 = 4 [2(4)VoL – VoL^2] ➔ 4 = 8VoL – VoL^2

حتما به جواب آخر برسید و از دو جواب به دست آمده مقدار غلط را مشخص کنید و سپس مقدار دوم را تست کنید.

حل گیت not شبه NMOS

VoH :



1: Vgs=0-0=0 , 0<1 ; ➔ t1 : Cut off

2: Vgs=0-5=-5 , -5<-1 ; Vgd=0-VoL ; ➔ t2 : Linear

KCL : It1 = It2 = 0

0.5K`(W2/L2) [2(Vgs-Vt)Vds – Vds^2] = 0

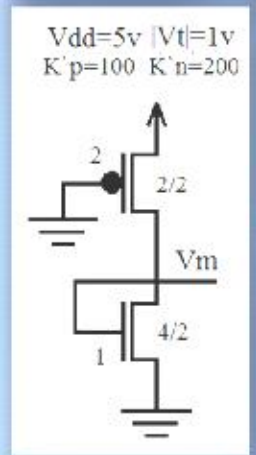
[2(Vgs - Vt)Vds – Vds^2] = 0

[2(0-5 - -1)(VoH - 5) – (VoH - 5)^2] = 0

-8(VoH - 5) - (VoH - 5)^2 = 0 ➔ (VoH - 5) (8+(VoH - 5)) = 0

حل گیت not شبه NMOS

Vm :



1: Vgs=Vm-0=Vm ; vgd=Vm-Vm=0 , 0<1 ; ➔ t1 : Saturation

2: Vgs=0-5=-5 , -5<-1 ; Vgd=0-Vm=-Vm ; ➔ t2 : Linear

KCL : It1 = It2

0.5K`(W1/L1).(Vgs-Vt)^2 = 0.5K`(W2/L2) [2(Vgs-Vt)Vds – Vds^2]

4.(Vgs1 - Vt)^2 = [2(Vgs2 - Vt)Vds – Vds^2]

4.(Vm-0 - 1)^2 = [2(0-5 - -1)(Vm-5) – (Vm-5)^2]

4.(Vm-1)^2 = [-8(Vm-5) – (Vm-5)^2] ; Vm-5=x ➔ Vm-1=x+4

4.(x+4)^2 = -8x – x^2

جلسه آینده...

- خانواده ی NMOS
  - بار اشباع
  - بار تخلیه